



Artigo disponibilizado *on-line*

Revista Ilha Digital

Endereço eletrônico:
<http://ilhadigital.florianopolis.ifsc.edu.br/>



ESTUDO DE RETIFICADORES \dot{C} UK TRIFÁSICOS COM ELEVADO FATOR DE POTÊNCIA: RESULTADOS DE SIMULAÇÃO

Bárbara Coelho¹, João Antônio Cardoso², Flávio Alberto Bardemaker Batista³, Carlos Henrique Illa Font⁴

Resumo: Os conversores eletrônicos de energia têm sido utilizados em grande parte dos equipamentos conectados à rede elétrica, por isso, estudos com a intenção de melhorar o desempenho destes equipamentos tem sido foco na área de eletrônica de potência. Em busca de uma melhor qualidade de energia, equipamentos que operam com alto fator de potência e baixo conteúdo harmônico tem sido desenvolvidos. Neste trabalho, duas propostas de conversores \dot{C} uk trifásicos com elevado fator de potência são estudadas através de simulação digital, a partir de variações de topologias do conversor \dot{C} uk monofásicas propostas em trabalhos anteriores. Para essas estruturas, foi projetado um sistema de controle digital com duas malhas de controle. A modelagem e a metodologia de projeto dos controladores são apresentadas e os resultados de simulação para tensão de entrada de 220 V/60 Hz, potência de saída de 1000 W, frequência de comutação de 50 kHz e tensão de saída de 100 V, comprovam o funcionamento das estruturas.

Palavras-chave: Correção de Fator de Potência, Qualidade de Energia, Retificadores \dot{C} uk Trifásicos.

Abstract: *Power electronic converters have been used in most of the equipment connected to the power grid, so studies to improve the performance of these equipment has been focus in the power electronics. For better power quality, equipment operating with high power factor and low harmonic content has been developed. In this work, two proposed three-phase \dot{C} uk converters with high power factor are studied by digital simulation, based on variations of single-phase \dot{C} uk convert topologies proposed in previous works. For these structures, a digital control system with two control loops was designed. The modeling and the controller design methodology are presented and the simulation results with the input voltage 220 V/ 60 Hz, output power of 1000 W, switching frequency of 50 kHz and output voltage of 100 V, prove the operation of the structures.*

Keywords: *Power Factor Correction, Power Quality, Three-phase \dot{C} uk Rectifiers.*

¹ Graduando do curso de Engenharia Eletrônica do DAELN do IFSC <barbaracoelho1995@gmail.com>.

² Graduando do curso de Engenharia Eletrônica do DAELN do IFSC <joao.maker@gmail.com>.

³ Professor do DAELN do IFSC <flavio@ifsc.edu.br com>.

⁴ Professor do UTFPR – Ponta Grossa <illafont@utfpr.edu.br>.

1 INTRODUÇÃO

A conversão eletrônica de energia está presente em uma grande parte dos equipamentos, desse modo, estudos com o intuito de melhorar o desempenho destes equipamentos tem sido importante na área de eletrônica de potência.

Estudos de conversores que apresentem correção de fator de potência (PFC) com alta eficiência tem sido tema de grande relevância para a comunidade científica atual (QIAO, 2001; SIEBERT, 2002; SINGH, 2004; BATISTA, 2006,

2013, 2014; FRIEDLI, 2011; TOMASELLI, 2011; SOEIRO, 2012, FONT, 2014; LAZZARIN, 2015).

Os retificadores convencionais apresentam distorções nas correntes drenadas da rede e um reduzido fator de potência. Por outro lado, nos retificadores com elevado fator de potência, o comando adequado dos interruptores permite a obtenção de correntes de entrada praticamente senoidais e em fase com as tensões de alimentação e reduzidas taxas de distorção harmônica (THD).

Com base no trabalho de Anderson (2016), no qual foram exploradas topologias monofásicas

para o conversor Ćuk PFC, este trabalho busca desenvolver e simular o controle digital de estruturas mais eficientes que processem maiores quantidades de energia - estruturas trifásicas para conversores Ćuk PFC.

2 TOPOLOGIAS DE RETIFICADORES ĆUK TRIFÁSICOS

A partir das nove topologias monofásicas trabalhadas por Anderson (2016), chegou-se em nove topologias trifásicas, que quando operando com PFC, apenas duas apresentaram um funcionamento adequado (Figuras 1 e 2).

Baseado nos requisitos de projeto apresentados na tabela 1, os dois conversores foram dimensionados. Optou-se por dimensionar os componentes das topologias Ćuk de acordo com as equações de Costa, 2015, referentes a um retificador SEPIC monofásico com PFC

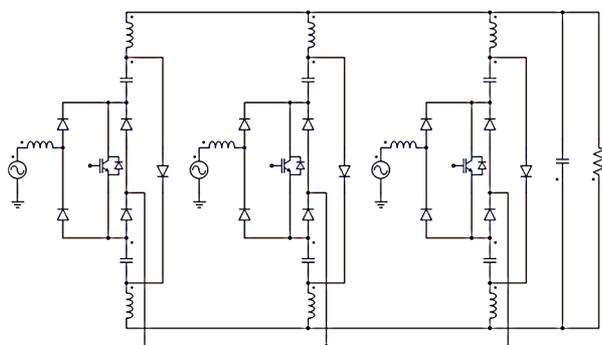


Figura 1 - Retificador Ćuk PFC trifásico -Topologia 1

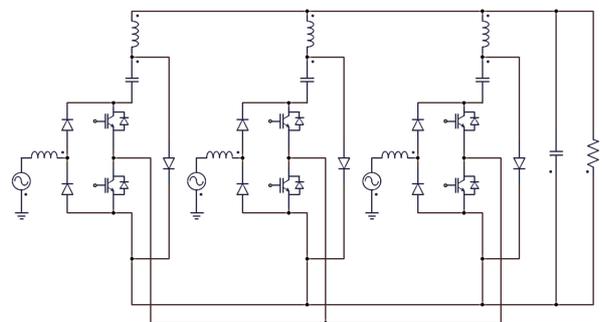


Figura 2 - Retificador Ćuk PFC trifásico -Topologia 2

Tabela 1 - Requisitos do Projeto

Tensão eficaz de entrada	$V_i = 220 \text{ V}$
Tensão de saída	$V_o = 100 \text{ V}$
Potência de saída	$P_o = 1000 \text{ W}$
Frequência da rede	$f = 60 \text{ Hz}$
Frequência de chaveamento	$f_s = 50 \text{ kHz}$
Variação de tensão de entrada	$\Delta V_i = 20\%$
Variação de tensão de saída	$\Delta V_o = 5\%$
Variação de corrente de entrada	$\Delta I_i = 10\%$

Variação de corrente de saída	$\Delta I_o = 10\%$
-------------------------------	---------------------

Tabela 2 – Componentes dimensionados para as topologias de retificadores Ćuk trifásico

Indutores de entrada	$L_i = 3,46 \text{ mH}$
Indutores de saída	$L_o = 1,93 \text{ mH}$
Capacitores de entrada	$C_i = 1 \mu\text{F}$
Capacitor de saída	$C_o = 8,46 \text{ mF}$
Resistor de carga	$R_o = 10 \Omega$

As equações para o cálculo do capacitor e indutor de entrada e saída utilizadas são dadas pelas equações 1, 2, 3 e 4, respectivamente. A tabela 2 mostra o valor dos componentes obtidos.

$$C_i = \frac{V_o \cdot D_{max}}{R \cdot \Delta V_i \cdot V_{i_{pico}} \cdot f_s} \quad [1]$$

$$C_o = \frac{2 \cdot P_o \cdot Thold}{V_o^2 - (0,9 \cdot V_o)^2} \quad [2]$$

$$L_i = \frac{V_{i_{pico}} \cdot D_{min}}{\Delta I_i \cdot I_{L_{i_{pico}}} \cdot f_s} \quad [3]$$

$$L_o = \frac{V_{i_{pico}} \cdot D_{min}}{\Delta I_o \cdot I_{L_{o_{pico}}} \cdot f_s} \quad [4]$$

Onde D_{max} é a razão cíclica máxima, D_{min} a razão cíclica mínima, R a resistência de carga, $Thold$ o tempo que o capacitor consegue fornecer energia para a carga mesmo com a fonte desligada (nesse caso foi utilizado $Thold$ igual a 8 ms), $V_{i_{pico}}$ a tensão de pico da entrada, $I_{L_{i_{pico}}}$ a corrente máxima no indutor de entrada $I_{L_{o_{pico}}}$ a corrente máxima no indutor de saída.

Nota-se que em algumas estruturas de retificadores Ćuk encontra-se dois capacitores ou indutores no caminho de uma mesma corrente, nesses casos deve se dobrar o valor da capacitância e diminuir pela metade o valor da indutância.

3 PROJETO DOS CONTROLADORES DIGITAIS

Para o desenvolvimento dos controladores digitais para retificador Ćuk trifásico, foram empregados os mesmos procedimentos do caso monofásico.

3.1 Modelagem dos retificadores

Na modelagem foi usado como base as etapas de operação do conversor Ćuk original, operando como conversor CC-CC, e depois, adaptando-se ao retificador Ćuk operando como conversor CA-CC. Para isso, foram definidos os parâmetros de cada fase para o conversor CC-CC

equivalente. Estes parâmetros são apresentados na tabela 3.

Tabela 3 – Especificações do conversor Ćuk monofásico CC-CC

Tensão de entrada eficaz	$V_{i_{ef}} = 127 \text{ V}$
Tensão de entrada de pico	$V_{i_{pico}} = 179,6 \text{ V}$
Tensão de saída	$V_o = 100 \text{ V}$
Potência de saída	$P_o = 333 \text{ W}$
Frequência de chaveamento	$f_s = 50 \text{ kHz}$
Período do chaveamento	$T_s = 20 \mu\text{s}$
Duty cycle	$D = 0,3576$
Indutor de entrada	$L_1 = 3,46 \text{ mH}$
Indutor de saída	$L_2 = 1,93 \text{ mH}$
Capacitor de entrada	$C_1 = 1 \mu\text{F}$
Capacitor de saída	$C_2 = 2,82 \text{ mF}$
Resistor de carga	$R_L = 30 \Omega$

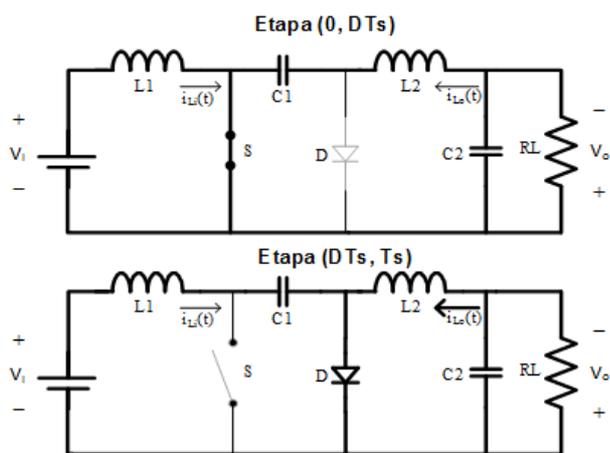


Figura 3 – Etapas de operação do conversor Ćuk CC-CC em CCM

A partir desses valores, foram obtidos os modelos no espaço de estados, considerando as etapas de operação apresentadas na figura 3 e definidas as funções de transferência para o projeto dos controladores das malhas de corrente e tensão.

3.1.1 Etapa de operação (0, DTs)

Essa etapa é separada em duas malhas. A malha de entrada, que é a de tensão do indutor L_1 , é retirada a equação 5 e a segunda malha que é a de tensão no indutor L_2 , a equação 6. Analisando os nós do circuito nessa etapa, é obtido as correntes nos capacitores C_1 e C_2 de acordo com as equações 7 e 8, respectivamente.

$$L_1 \frac{di_{L_1}(t)}{dt} = V_i(t) \quad [5]$$

$$L_2 \frac{di_{L_2}(t)}{dt} = -V_{C_1}(t) + V_{C_2}(t) \quad [6]$$

$$C_1 \frac{dV_{C_1}(t)}{dt} = I_{L_2}(t) \quad [7]$$

$$C_2 \frac{dV_{C_2}(t)}{dt} = -I_{L_2}(t) - \frac{1}{R_L} \cdot V_{C_2}(t) \quad [8]$$

Com base nessas equações, pode-se montar a equação em espaço de estados de acordo com o modelo geral empregado a metodologia do fator K (PACHECO, 2013 e ERICKSON, 1997), exposto nas equações 9 e 10.

$$K \cdot \dot{x}(t) = A_1 \cdot x(t) + B_1 \cdot u(t) \quad [9]$$

$$y(t) = C_1 \cdot x(t) + E_1 \cdot u(t) \quad [10]$$

Onde:

- $x(t)$ = Vetor de estados;
- $u(t)$ = Vetor de entrada independentes;
- $y(t)$ = Vetor de variáveis de saída;
- K = Matriz de capacitâncias e indutâncias;
- A, B, C e E = Matrizes com constantes de proporcionalidade.

Partindo dessas equações monta-se o modelo de espaço em estados (equações 11 e 12).

$$\begin{bmatrix} L_1 & 0 & 0 & 0 \\ 0 & L_2 & 0 & 0 \\ 0 & 0 & C_1 & 0 \\ 0 & 0 & 0 & C_2 \end{bmatrix} \cdot \begin{bmatrix} \dot{i}_{L_1}(t) \\ \dot{i}_{L_2}(t) \\ \dot{v}_{C_1}(t) \\ \dot{v}_{C_2}(t) \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 1 \\ 0 & 1 & 0 & 0 \\ 0 & -1 & 0 & -1/R_L \end{bmatrix} \cdot \begin{bmatrix} i_{L_1}(t) \\ i_{L_2}(t) \\ v_{C_1}(t) \\ v_{C_2}(t) \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot V_i(t) \quad [11]$$

$$\begin{bmatrix} i_{L_1}(t) \\ i_{L_2}(t) \\ v_{C_1}(t) \\ v_{C_2}(t) \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_{L_1}(t) \\ i_{L_2}(t) \\ v_{C_1}(t) \\ v_{C_2}(t) \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \cdot V_i(t) \quad [12]$$

3.1.2 Etapa de operação (DTs, T)

Nessa etapa são obtidas as equações 13, 14, 15 e 16.

$$L_1 \frac{di_{L_1}(t)}{dt} = -V_{C_1}(t) + V_i(t) \quad [13]$$

$$L_2 \frac{di_{L_2}(t)}{dt} = V_{C_2}(t) \quad [14]$$

$$C_1 \frac{dV_{C_1}(t)}{dt} = I_{L_1}(t) \quad [15]$$

$$C_2 \frac{dv_{C2}(t)}{dt} = -I_{L2}(t) - \frac{1}{RL} \cdot V_{C2}(t) \quad [16]$$

Com isso é possível montar a equação em espaço de estados (equações 17 e 18).

$$K \cdot \dot{x}(t) = A_2 \cdot x(t) + B_2 \cdot u(t) \quad [17]$$

$$y(t) = C_2 \cdot x(t) + E_2 \cdot u(t) \quad [18]$$

Baseando-se nessas equações obtêm-se o modelo de espaço em estados (equações 19 e 20).

$$\begin{bmatrix} L1 & 0 & 0 & 0 \\ 0 & L2 & 0 & 0 \\ 0 & 0 & C1 & 0 \\ 0 & 0 & 0 & C2 \end{bmatrix} \cdot \begin{bmatrix} \dot{i}_{L1}(t) \\ \dot{i}_{L2}(t) \\ \dot{v}_{C1}(t) \\ \dot{v}_{C2}(t) \end{bmatrix} = \begin{bmatrix} 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \\ 0 & -1 & 0 & -1/RL \end{bmatrix} \cdot \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ v_{C1}(t) \\ v_{C2}(t) \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot V_i(t) \quad [19]$$

$$\begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ v_{C1}(t) \\ v_{C2}(t) \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ v_{C1}(t) \\ v_{C2}(t) \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \cdot V_i(t) \quad [20]$$

3.1.3 Função de transferência usando equação de espaço de estados

Usando as equações obtidas anteriormente, encontra-se para cada período de comutação, as matrizes médias. No conjunto de equações 21 “D” é a razão cíclica, onde a etapa (0, DTs) é representada por “D” e a etapa (DTs, Ts) por “(1 - D)”.

$$\begin{cases} A = D \cdot A_1 + (1 - D) \cdot A_2 \\ B = D \cdot B_1 + (1 - D) \cdot B_2 \\ C = D \cdot C_1 + (1 - D) \cdot C_2 \\ E = D \cdot E_1 + (1 - D) \cdot E_2 \end{cases} \quad [21]$$

Quando as entradas CC são aplicadas ao sistema, ou seja, $d(t) = D$ e $u(t) = U$, o conversor opera em regime permanente quando a derivada dos elementos $\dot{x}(t)$ são zero. Chegando assim a equação 22.

$$\begin{cases} 0 = A \cdot X + B \cdot U \\ Y = C \cdot X + E \cdot U \end{cases} \quad [22]$$

Em regime permanente, tem sua solução apresentada na equação 23.

$$\begin{cases} X = -A^{-1} \cdot B \cdot U \\ Y = (-C \cdot A^{-1} \cdot B + E) \cdot U \end{cases} \quad [23]$$

Segundo (ERICKSON, 1997) tem-se a necessidade de se perturbar e linearizar o sistema.

$$\left\{ \begin{array}{l} \dot{x}(t) = X + \hat{x}(t) \\ \dot{u}(t) = U + \hat{u}(t) \\ \dot{y}(t) = Y + \hat{y}(t) \\ d(t) = D + \hat{d}(t) \rightarrow d'(t) = (1 - D) - \hat{d}(t) \\ \downarrow \\ \|U\| \gg \|\hat{u}(t)\| \\ D \gg |\hat{d}(t)| \\ \|X\| \gg \|\hat{x}(t)\| \\ \|Y\| \gg \|\hat{y}(t)\| \end{array} \right. \quad [24]$$

Com o modelo CC do conversor, aplica-se a metodologia apresentada em (ERICKSON, 1997) para se obter o modelo CA de pequenos sinais. Assim, como a matriz K não é singular e invertível, as equações são apresentadas nas equações 25 e 26.

$$\dot{x}(t) = A_p \cdot \hat{x}(t) + B_p \cdot \hat{u}_p(t) \quad [25]$$

$$y(t) = C_p \cdot \hat{x}(t) + E_p \cdot \hat{u}_p(t) \quad [26]$$

A equação 27 apresenta a matriz linearizada A_p .

$$A_p = K^{-1} \cdot A \quad [27]$$

A equação 28 apresenta a matriz linearizada B_p .

$$B_p = [K^{-1} \cdot B \cdot K^{-1} \{ (A_1 - A_2) \cdot X + (B_1 - B_2) \cdot U \}] \quad [28]$$

A equação 29 apresenta a matriz linearizada C_p .

$$C_p = C \quad [29]$$

A Equação 30, apresenta a matriz linearizada E_p .

$$E_p = [E \{ (C_1 - C_2) \cdot X + (E_1 - E_2) \cdot U \}] \quad [30]$$

Com as matrizes linearizadas, é possível obter as funções de transferência de acordo com a equação 31, retirada de Ogata (2003) e Pacheco (2013).

$$G(s) = C \cdot (sI - A)^{-1} \cdot B + E \quad [31]$$

A equação 32 apresenta a função de transferência no plano s, que é a relação da corrente de entrada $I_{L1}(s)$ com a razão cíclica aplicada $d(s)$.

$$Gi(s) = \frac{I_{L1}(s)}{d(s)} = \quad [32]$$

$$\frac{80,81 \cdot 10^3 \cdot s^3 + 964,3 \cdot 10^6 \cdot s^2 + 15,01 \cdot 10^{12} \cdot s + 356,7 \cdot 10^{12}}{s^4 + 11,9 \cdot s^3 + 185,7 \cdot 10^6 \cdot s^2 + 2,21 \cdot 10^9 \cdot s + 22,08 \cdot 10^{12}}$$

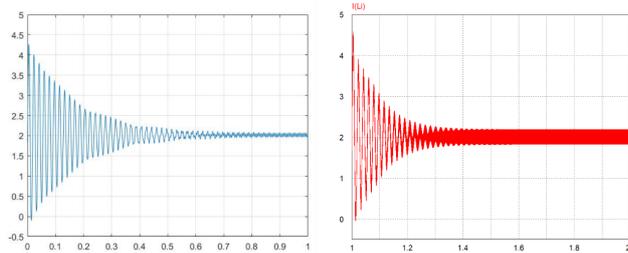


Figura 4 – Resposta a perturbação na FT de corrente, no MATLAB e no PSIM, respectivamente

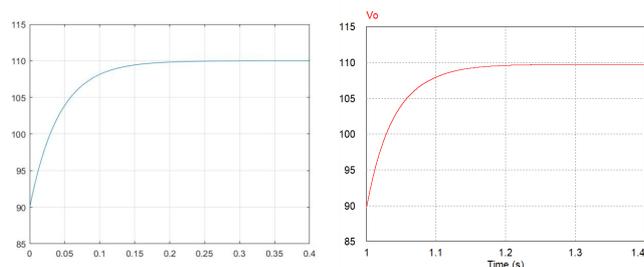


Figura 5 – Resposta a perturbação na FT de corrente, no MATLAB e no PSIM, respectivamente

A equação 33 é a relação entre a tensão de saída $V_o(s)$ e a corrente de entrada $I_{L1}(s)$.

$$Gv(s) = \frac{V_o(s)}{I_{L1}(s)} = \quad [33]$$

$$\frac{51,77 \cdot 10^6 \cdot s^2 - 34,36 \cdot 10^{12} \cdot s + 9,61 \cdot 10^{15}}{80,81 \cdot 10^3 \cdot s^3 + 964,3 \cdot 10^6 \cdot s^2 + 15,01 \cdot 10^{12} \cdot s + 356,7 \cdot 10^{12}}$$

Para se verificar se as funções de transferências se comportam realmente como a planta, foram-se aplicadas perturbações de mesma proporção nas funções de transferência usando o MATLAB e no conversor por meio do *software* PSIM. A figura 4 apresenta um transitório na planta de corrente, podendo perceber um comportamento semelhante entre a simulação do conversor e a função de transferência. Ocorrendo o mesmo para a planta de tensão na figura 5.

3.2 Projeto do controlador digital de corrente

Foi projetado um controlador para a malha de corrente, sendo considerado o filtro passa baixa utilizado na amostragem, desse modo, para obter a função de transferência de corrente, foi multiplicada a equação 32, que é o $Gi(s)$, pela função de transferência do filtro de corrente $G_{fi}(s)$ (equação 34), obtendo a equação 35.

$$G_{fi}(s) = \frac{Vof(s)}{Vif(s)} = \frac{\frac{1}{Rb.Ca}}{s + \frac{1}{Ra.Ca}} = \frac{66,67e^3}{s + 66,67e^3} \quad [34]$$

$$Gp_i(s) = \quad [35]$$

$$\frac{5,39 \cdot 10^9 \cdot s^3 + 64,28 \cdot 10^{12} \cdot s^2 + 1,00 \cdot 10^{18} \cdot s + 23,78 \cdot 10^{18}}{s^5 + 66,68 \cdot 10^3 \cdot s^4 + 186,5 \cdot 10^6 \cdot s^3 + 12,39 \cdot 10^{12} \cdot s^2 + 169,3 \cdot 10^{12} \cdot s + 1,47 \cdot 10^{18}}$$

Como foi pretendido trabalhar com controle digital, foi necessário discretizar a função de transferência $Gp_i(s)$, passando-a para o domínio Z. Para isso, definiu-se um período de amostragem (T_A), o escolhido para este caso foi 40 μs , esse valor foi escolhido pois ele é a metade da frequência de chaveamento ($f_A = 25 \text{ kHz}$), e o processador consegue calcular as equações de controle antes que uma nova interrupção seja solicitada. A equação 36, apresenta a função de transferência da planta de corrente.

$$Gp_i(z) = \quad [36]$$

$$\frac{1,128 \cdot z^5 - 0,463 \cdot z^4 - 2 \cdot z^3 + 1,181 \cdot z^2 + 0,873 \cdot z - 0,718}{z^5 - 3,58 \cdot z^4 + 4,914 \cdot z^3 - 2,944 \cdot z^2 + 0,468 \cdot z + 0,143}$$

Para projetar o controle, usou-se as funções de transferência com transformada W (OGATA, 1995 e UNITRODE, 1984), para que isso ocorra a variável z é substituída por uma relação com w . Essa relação é apresentada na equação 37.

$$z = \frac{1 + \frac{T_A}{2} w}{1 - \frac{T_A}{2} w} \quad [37]$$

A equação 38, apresenta o compensador escolhido para ser usado nesse projeto, o qual apresenta dois polos e dois zeros.

$$C_i(w) = K_{Ci} \frac{(w + v_{z1}) \cdot (w + v_{z2})}{w \cdot (w + v_p)} \quad [38]$$

No projeto do controle de corrente, foi escolhido como frequência de corte um valor dez vezes menor que a frequência de comutação dos semicondutores (fs), o qual é apresentado nas equações 39 e 40.

$$fc_i = \frac{fs}{10} = 5000 \text{ Hz} \quad [39]$$

$$\omega_{ci} = 2 \cdot \pi \cdot fc_i = 31415 \text{ rad/s} \quad [40]$$

Usando o diagrama de bode, foi dimensionado este compensador analisando sua resposta em frequência.

Desse modo, alocou-se um polo em uma frequência maior que a frequência de corte do sistema, atenuando os sinais de alta frequência. O outro posicionou-se na origem, garantindo erro nulo para entrada do tipo degrau.

Os zeros aumentam a margem de fase e o ganho nas baixas frequências, desse modo, eles foram alocados entre os polos da planta. Nas equações 41 a 46, são apresentadas as frequências do polo fora da origem e a dos zeros, onde as frequências calculadas dos polos da planta são $fpolo1$ e $fpolo2$.

$$fz_1 = \frac{fpolo1 + fpolo2}{2} = 1,11 \text{ kHz} \quad [41]$$

$$\omega_{z1} = 2 \cdot \pi \cdot fz_1 = 6985 \text{ rad/s} \quad [42]$$

$$fz_2 = \frac{fpolo1 + fpolo2}{2} = 1,11 \text{ kHz} \quad [43]$$

$$\omega_{z2} = 2 \cdot \pi \cdot fz_2 = 6985 \text{ rad/s} \quad [44]$$

$$fp = 1,5 \cdot fc_i = 7,5 \text{ kHz} \quad [45]$$

$$\omega_p = 2 \cdot \pi \cdot fp = 47124 \text{ rad/s} \quad [46]$$

Para corrigir as distorções nas frequências de corte dos zeros e do polo do controlador, que ocorrem quando a transformada w é realizada, são usadas as equações de 47 a 51. A frequência de amostragem é chamada de f_A e o seu período de T_A .

$$fv_{ci} = \frac{f_A}{\pi} \cdot \tan\left(\pi \frac{fc_i}{f_A}\right) = 5,78 \text{ kHz} \quad [47]$$

$$v_{ci} = 2 \cdot \pi \cdot fv_{ci} = 36327 \text{ rad/s} \quad [48]$$

$$v_{z1} = 2 \cdot f_A \cdot \tan\left(\frac{\omega_{z1}}{2 \cdot f_A}\right) = 7030 \text{ rad/s} \quad [49]$$

$$v_{z2} = 2 \cdot f_A \cdot \tan\left(\frac{\omega_{z2}}{2 \cdot f_A}\right) = 7030 \text{ rad/s} \quad [50]$$

$$v_p = 2 \cdot f_A \cdot \tan\left(\frac{\omega_p}{2 \cdot f_A}\right) = 68819 \text{ rad/s} \quad [51]$$

O ganho do controlador é obtido pela equação 52, com base na frequência de corte que se pretende obter.

$$K_{Ci} = \frac{1}{\left| \frac{(w+v_{z1}) \cdot (w+v_{z2})}{w \cdot (w+v_p)} \cdot Gp_i(w) \right|_{w=v_{ci}}} = 0,9874 \quad [52]$$

Calculando a margem de fase do controlador de corrente é obtido $80,78^\circ$. A função de transferência é retornada para o domínio Z, com o objetivo de analisa-la via diagrama de bode. Utilizando a relação apresentada na equação 37. As equações de 53 a 57, apresentam os cálculos e a equações de 58, apresenta a função de transferência do controlador.

$$a = \frac{K_{Ci}}{2} \cdot \frac{(v_{z1} \cdot T_A + 2) \cdot (v_{z2} \cdot T_A + 2)}{v_p \cdot T_A + 2} \quad [53]$$

$$b = \frac{v_{z1} \cdot T_A - 2}{v_{z1} \cdot T_A + 2} \quad [54]$$

$$c = \frac{v_{z2} \cdot T_A - 2}{v_{z2} \cdot T_A + 2} \quad [55]$$

$$d = \frac{v_p \cdot T_A - 2}{v_p \cdot T_A + 2} \quad [56]$$

$$C_i(z) = \frac{(a) \cdot z^2 + (a \cdot (b + c)) \cdot z + (a \cdot b \cdot c)}{z^2 - (d - 1) \cdot z + d} \quad [57]$$

$$C_i(z) = \frac{U(z)}{E(z)} = \frac{0,5406 \cdot z^2 - 0,8146 \cdot z + 0,3069}{z^2 - 0,8416 \cdot z - 0,1584} \quad [58]$$

O diagrama de bode para a função de transferência de malha aberta em corrente é apresentado na figura 6, podendo se notar que a margem de fase e a frequência de corte apresentam valores bem próximos aos definidos para controlador.

A equação 59, apresenta a equação recursiva do controlador.

$$u(k) = 0.540579 \cdot e(k) - 0.814596 \cdot e(k - 1) + 0.306877 \cdot e(k - 2) + 0.841616 \cdot u(k - 1) + 0.158384 \cdot u(k - 2) \quad [59]$$

A equação 60 apresenta a função de transferência de malha fechada para o controle de corrente onde a resposta a um degrau unitário é apresentada na figura 7.

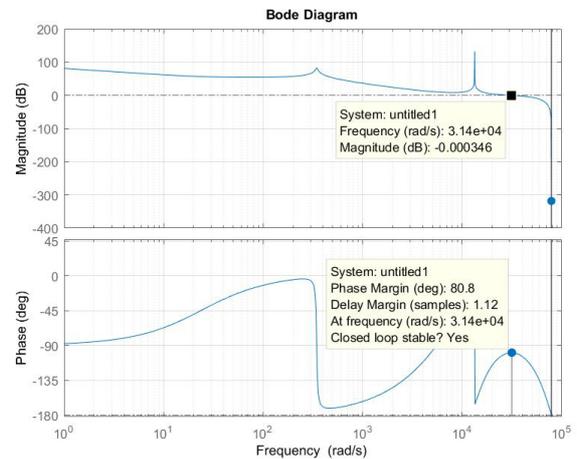


Figura 6 – Diagrama de bode do controlador de corrente

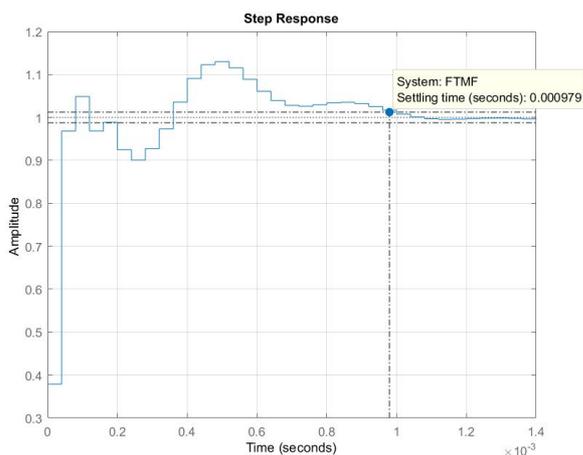


Figura 7 – Resposta ao degrau unitário para malha fechada de corrente

$$FTMF_i(z) = \frac{Gp_i(z) \cdot C_i(z)}{1 + Gp_i(z) \cdot C_i(z)} \quad [60]$$

Analisando a figura 7, mesmo que a entrada característica do conversor na prática não seja um degrau, pode se tirar algumas conclusões. Para uma variação abrupta de referência, o sistema consegue, em menos de 1 ms, estabilizar-se, ou seja, para uma variação mais suave como uma senóide de um período de 16,6 ms, o comportamento sistema será satisfatório.

Com o objetivo de obter um ponto de operação semelhante ao que se espera ter na prática, na função de transferência de malha fechada de corrente, foi aplicado uma entrada em senóide com a frequência de 60 Hz, utilizando a função *lsim* do software MATLAB. Na figura 8, percebe-se que o sinal de saída, representado pelos asteriscos, acompanha o sinal de entrada, representado pela linha contínua.

3.3 Projeto do controlador digital de tensão

Usando os mesmos métodos para calcular a malha de corrente, foi projetado o controlador para a malha de tensão. O controlador escolhido foi um proporcional integral (PI), apresentado na equação 61. (TOMASELI, 2001, OGATA, 1995, BUSO e MATTAVELLI, 2006).

$$C_v(w) = K_{Cv} \cdot \frac{(w + v_{zv})}{w} \quad [61]$$

A equação 62, apresenta a função de transferência da planta de tensão no domínio Z. Foi usada a equação 37, já usada anteriormente, para transformá-la para o domínio w.

$$G_v(z) = \frac{V_o(z)}{I_{L1}(z)} = \quad [62]$$

$$\frac{8,78 \cdot z^2 + 0,04318 \cdot z}{z^3 - 0,6728 \cdot z^2 + 9,053 \cdot 10^{-18} \cdot z + 1,209 \cdot 10^{-36}}$$

A frequência de amostragem (f_{a_v}) do controlador de tensão foi definida como a mesma da rede (60 Hz), gerando um período de amostragem (T_{a_v}) de 16,67 ms.

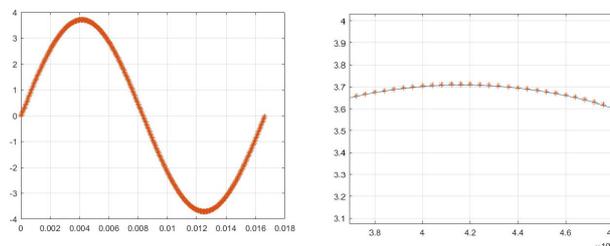


Figura 8 – Resposta do sistema para uma entrada senoidal de 60 Hz

Definindo a frequência de corte do controlador para 4 vezes menor do que a frequência da rede, têm -se $f_{c_v} = 15 \text{ Hz}$ ou $\omega_{c_v} = 94,25 \text{ rad/s}$.

Este valor foi escolhido por ser menor que a de amostragem da malha de tensão e por apresentar uma boa resposta dinâmica nas análises por simulação.

As equações 63 e 64, apresentam a frequência do zero do controlador PI.

$$f_{z_v} = \frac{1}{2 \cdot \pi \cdot R_o \cdot C_o} = 1,89 \text{ kHz} \quad [63]$$

$$\omega_{z_v} = 2 \cdot \pi \cdot f_{z_v} = 11,90 \text{ rad/s} \quad [64]$$

Usando os mesmos métodos das equações 49, 50 e 51, para conseguir as frequências corrigidas. A frequência de corte corrigida ficou em $v_{c_v} = 120 \text{ rad/s}$ e a frequência do zero corrigida em $v_{z_v} = 11,94 \text{ rad/s}$.

O ganho do controlador de tensão para a frequência de corte calculada, tem de ser $K_{Cv} = 0,1366$, usando o modelo apresentado anteriormente na equação 52.

A equação 65, apresenta a função de transferência do controlador de volta ao domínio Z.

$$C_v(z) = \frac{I_{ref}(z)}{E_v(z)} = \frac{0,1502 \cdot z - 0,123}{z - 1} \quad [65]$$

Calculando-se a margem de fase do controlador é obtido $50,11^\circ$. Com o objetivo de verificar que o controlador apresenta os valores de frequência de corte e margem de fase calculados, usou-se uma análise da função de transferência de malha aberta via diagrama de bode, apresentado na figura 9.

A equação 66, apresenta a equação positiva envia um para o bloco e quando negativa

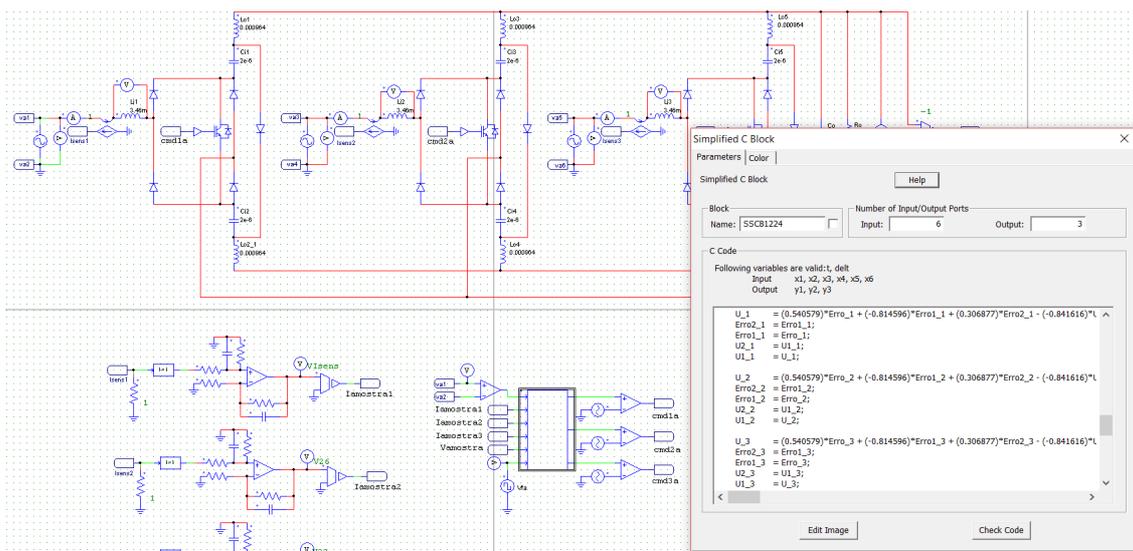


Figura 11 - Bloco de programação do PSIM

recursiva do controlador de tensão, de modo que ela possa ser implementada no processador digital de sinais.

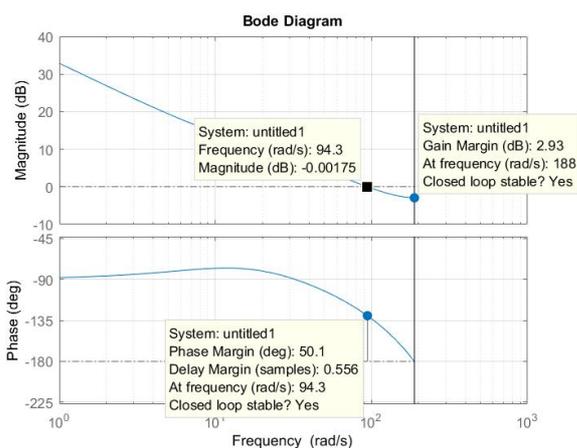


Figura 9 – Diagrama de bode do controlador de tensão

4 RESULTADOS DE SIMULAÇÃO

O PSIM, *software* de simulação usado para simular o conversor, permite que seja inserido no circuito um bloco de programação C. Desse modo, é possível obter a validação das equações recursivas de controle projetadas anteriormente.

Para o funcionamento do bloco de programação para uso em controladores digitais é necessário realizar uma leitura das referências desejadas e executar a ação de controle num período T, simulando assim uma interrupção. A figura 10 mostra o fluxograma simplificado do controlador programado em linguagem C no PSIM.

Para que a corrente de entrada esteja em fase com a tensão de entrada, foi usado um circuito de sincronismo, onde quando a tensão de entrada é

envie zero. E para que a corrente de entrada seja senoidal, foi utilizada uma tabela 417 pontos, que apresenta um período de uma senoide modulada em 60 Hz, com pico a pico de 1.

Para tornar esse controle de um conversor monofásico em trifásico, foi usado apenas uma tabela, no entanto, como na rede trifásico cada fase tem uma defasagem de 120°, a corrente de referência foi multiplicada por um valor diferente da tabela, ou seja, enquanto na primeira fase a corrente é multiplicada pelo primeiro valor da tabela, a da segunda é multiplicada pelo 139 e a da terceira é multiplicada pelo 228, conseguindo assim com que as correntes estejam defasadas entre si em 120°.

A figura 11, apresenta o bloco de programação usado para se fazer o controle do conversor. E a figura 12, apresenta as tensões de e as correntes de entrada em cada fase.

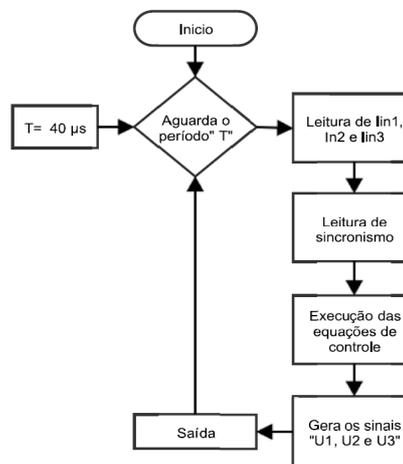


Figura 10 – Fluxograma simplificado do controle digital aplicado na simulação

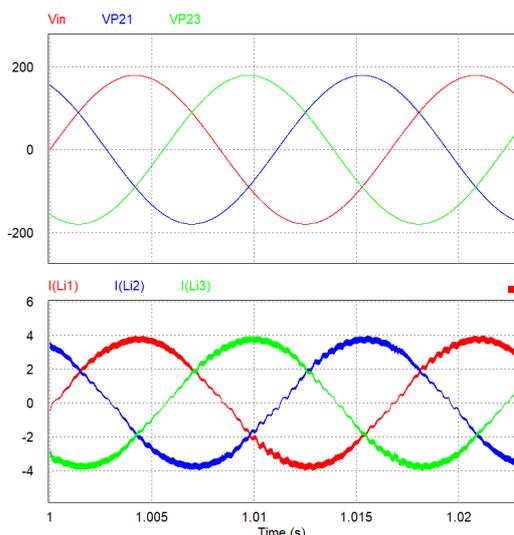


Figura 12 – Tensão e corrente de entrada em cada fase

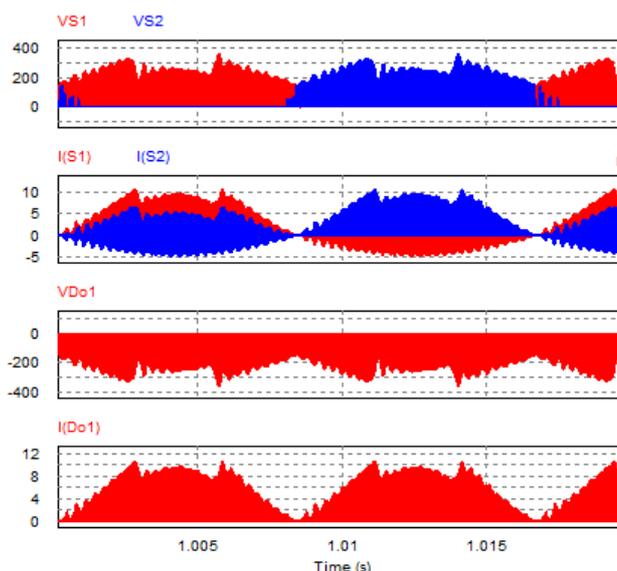


Figura 14 - Tensão e corrente na chave e diodo de saída, Topologia 2

As formas de onda de tensão e corrente nas chaves e diodo de saída para as topologias 1 e 2 podem ser analisadas nas figuras 13 e 14, respectivamente.

A figura 15 apresenta a corrente no indutor de entrada, nos indutores de saída, tensão nos capacitores de entrada e no de saída, as duas topologias apresentam os mesmos resultados. Verifica-se uma forma de onda praticamente senoidal para a corrente e em fase com a tensão.

Nestas simulações tais estruturas apresentaram um fator de potência de cerca de 0,99, ficando com uma taxa de distorção harmônica (THD) na corrente de entrada em aproximadamente 4,3%.

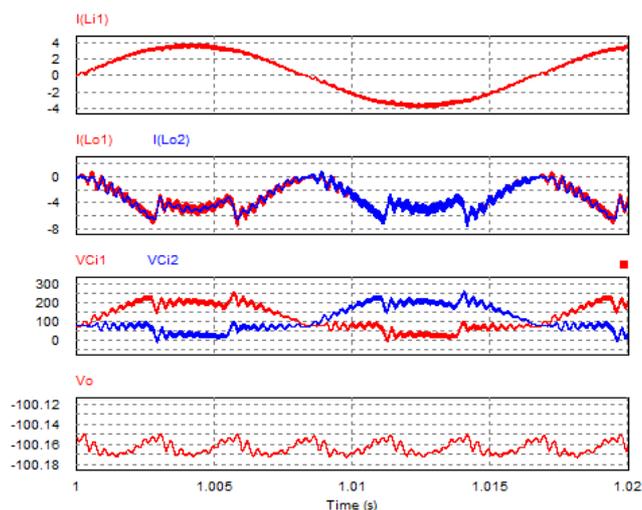


Figura 15 – Corrente no indutor de entrada, nos indutores de saída, tensão nos capacitores de entrada e saída – Topologia 1 e 2.

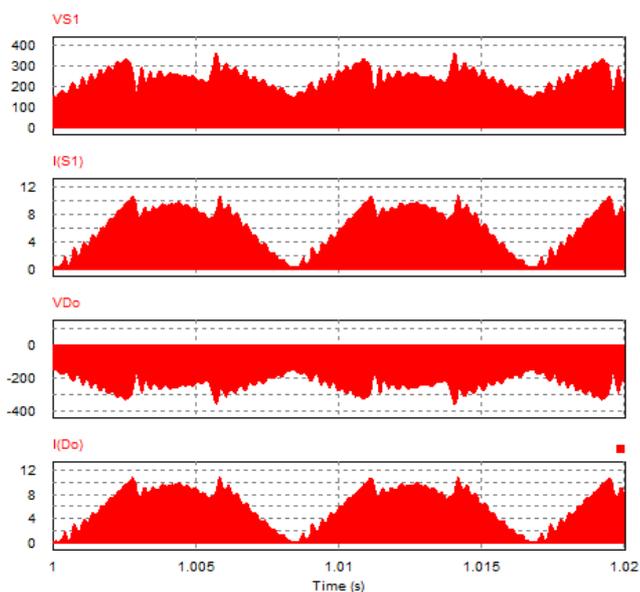


Figura 13 - Tensão e corrente na chave e diodo de saída, Topologia 1

Para se fazer os cálculos dos índices de desempenho das topologias, foram utilizadas as equações 67 até a 70. Onde os primeiros fatores a serem calculados são os de utilização dos interruptores e dos diodos, apresentados respectivamente nas equações 67 e 68. Quanto maior o valor desses fatores, menor é a potência comutada pelos semicondutores.

$$u_s = \frac{P_o}{\sum_n V_{S_{nmax}} \cdot I_{S_{nmax}}} \quad [67]$$

$$u_d = \frac{P_o}{\sum_n V_{D_{nmax}} \cdot I_{D_{nmax}}} \quad [68]$$

Outros fatores a serem calculados são os de perdas por condução nos interruptores e nos diodos,

que são apresentados, respectivamente, nas equações 69 e 70.

Esses fatores indicam a eficiência, quanto maior o seu valor, menor a eficiência da estrutura.

$$p_s = \frac{\sum_n I_{s_{nmed}}}{I_o} \quad [69]$$

$$p_d = \frac{\sum_n I_{d_{nmed}}}{I_o} \quad [70]$$

Comparando os índices de desempenho das topologias 1 e 2 monofásicas, apresentadas por Anderson (2016) (tabela 3), com as suas equivalentes trifásicas (tabela 4), pode-se notar que não houveram muitas mudanças.

Os índices de desempenho para duas topologias trifásicas, ficaram bem próximos, indicando uma viabilidade técnica semelhante para suas implementações.

Tabela 3 – Índices de desempenhos das topologias monofásicas.

Topologias	u_s	u_d	p_s	p_d
1	0,1034	0,0403	0,820	2,628
2	0,0499	0,0387	1,264	2,264

Tabela 4 – Índices de desempenhos das topologias trifásicas.

Topologias	u_s	u_d	p_s	p_d
1	0,0848	0,0345	0,690	2,432
2	0,0426	0,0321	0,673	2,141

5 CONCLUSÃO

O trabalho apresenta o estudo inicial de retificadores Ćuk trifásicos com elevado fator de potência. Nele também foi apresentado uma metodologia e projeto de controladores digitais para os retificadores propostos.

São apresentados os resultados de simulação, onde verifica-se que os retificadores estudados apresentam elevado fator de potência, reduzida taxa de distorção harmônica das correntes de entrada e controle da tensão de saída.

Como continuidade do trabalho, é pretendido obter os resultados experimentais do conversor, com o objetivo de mostrar que as operam com elevado fator de potência e reduzida taxa de distorção harmônica para as correntes de entrada, conforme apresentado nas simulações.

Agradecimentos

Os autores agradecem ao Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina (Edital Universal de Pesquisa nº

02/2016/PROPI) e à FAPESC (Chamada Pública 04/2012 - T.O. 11.340/2012-9) pelo apoio financeiro para o desenvolvimento do projeto.

REFERÊNCIAS

ANDERSON, José A. **Controle digital aplicado em retificadores Ćuk para correção de fator de potência**. IFSC, 2016.

ANDERSON, J. A.; ANDRADE J. M.; BATISTA, Flávio. A. B.; COELHO, B.; FONT, C. H. I. **Estudo de retificadores Ćuk monofásicos com elevado fator de potência**. INDUSCON 2016.

BATISTA, Flávio. A. B. **Modulação Vetorial Aplicada a Retificadores Trifásicos PWM Unidirecionais**. Florianópolis, Tese de Doutorado em Engenharia Elétrica – INEP, UFSC, 2006.

BATISTA, Flávio. A. B.; Barbi, Ivo. **Space Vector Modulation for Two-Level Unidirectional PWM Rectifiers**. IEEE Trans. Power Electron., vol. 25, 2010, pp. 178-187. 2010.

BATISTA, Flávio. A. B.; ILLA Font, C. H. **Proposal of Three-phase Two-level Unidirectional SEPIC PWM Rectifiers with High Power Factor**. X Conferência Internacional de Aplicações Industriais, 2012, Fortaleza. INDUSCON 2012, v. X. p. 01-06.

BATISTA, Flávio. A. B.; GEHLEN, A.; Ribeiro, J. R.; Cardoso, J. A.; Dutra, M. V.; Seidler, R. V. **Estudo de Retificadores SEPIC Trifásicos com Elevado Fator de Potência**. Revista Ilha Digital, v. 4, p. 31-38. 2013.

BATISTA, Flávio. A. B. ; GEHLEN, A. ; FONT, C. H. I. **Aplicação de Algoritmos PLL Digital para Obtenção de Sinais de Referência em Retificadores Trifásicos PWM: Resultados de Simulação**. 4º Seminário de Pesquisa, Extensão e Inovação do IFSC, 2014, Gaspar SC. Anais do 4o Seminário de Pesquisa, Extensão e Inovação do IFSC. 2014.

BUSO S. and MATTAVELLI P. **Digital Control in Power Electronics**. 1 ed. Morgan & Claypool. 2006.

CHEN, Yong. **Classification and Comparison of BPF Techniques: A Review**. 2013.

COSTA, P. J. Silva. **Retificadores SEPIC monofásicos e trifásicos aplicados no processamento da energia elétrica proveniente de aerogeradores de pequeno porte**. Ponta

Grossa, 2015.

ERICKSON, Robert. W. **Fundamentals of Power Electronics**. University of Colorado, 1997.

FARDON, Abbas A; ISMAILA, Esan H; SABZALI, Ahmad J; AL-SAFFAR, Mustafa A. **A Comparison between Three Proposed Bridgeless Ćuk Rectifiers and Conventional Topology for Power Factor Correction**. 2010.

FARDON, Abbas A; ISMAILA, Esan H; SABZALI, Ahmad J; AL-SAFFAR, Mustafa A. **New Efficient Bridgeless Ćuk Rectifiers for PFC Applications**. IEEE Transactions on Power Electronics, vol. 27, no. 7, pp. 3292 – 3301, 2012

FONT, C. H. I.; NASCIMENTO, C. B.; PEREIRA, E. I.; BATISTA, Flabio. A. B.; JUNIOR, J. A. V.; GUEDES, J. A. M.; PERAÇA, M. T.; ALVES, R. L. **Família de conversores boost para a correção do fator de potência de fontes de alimentação monofásicas**. INEP, 2003.

FONT, C. H. I.; BATISTA, Flabio. A. B.; HIRTH, M. P.; SILVA, M. A. C. **Conversor CA-CA de Estágio Único com Elevado Fator de Potência e Isolação em Alta Frequência Empregando o Conversor SEPIC com Interruptores no Lado CA**. Revista Ilha Digital, v. 5, p. 25-34, 2014.

FONT, C. H. I.; BATISTA, Flabio. A. B.; COSTA, P. J. S. **Retificadores SEPIC com Elevado Fator de Potência com Um e Dois Interruptores Controlados Operando no Modo de Condução Descontínua**. 11th IEEE/IAS International Conference on Industry Applications - INDUSCON 2014, 2014, Juiz de Fora/MG. Proceedings of 11th IEEE/IAS International Conference on Industry Applications - INDUSCON 2014.

FONT, C. H. I.; BATISTA, Flabio. A. B.; HIRTH, M. P. **Fonte de Alimentação Monofásica de Estágio Único Empregando o Conversor SEPIC com Interruptores do Lado CA**. 11th IEEE/IAS International Conference on Industry Applications - INDUSCON 2014, Juiz de Fora/MG. Proceedings of 11th IEEE/IAS International Conference on Industry Applications - INDUSCON 2014.

LAZZARIN, T. B.; BATISTA, Flabio. A. B.; COSTA, P. J. S. ; FONT, C. H. I. **Proposal of a modular three-phase SEPIC-DCM rectifier for small wind energy conversion systems**. 2015 IEEE 24th International Symposium on Industrial Electronics (ISIE), 2015, Buzios. p. 398. 2015.

LIN, Bo-Tao; LEE, Yim-Shu. **Power-factor**

correction using Ćuk converters in discontinuous-capacitor-voltage mode operation. IEEE Transactions on Industrial Electronics, vol. 44, no. 5, pp. 648 - 653, October, 1997.

OGATA, Katsuhiko. **Discrete Time Control Systems**. 2ª edição, Prentice-Hall. New Jersey, 1995.

OGATA, Katsuhiko. **Engenharia de Controle Moderno**. 4ª edição, Prentice Hall, São Paulo, 2003.

PACHECO, J. O.; **Conversor CA-CC Ćuk Baseado na Célula de Comutação de Três Estados com Correção de Fator de Potência Aplicado em Carregador de Banco de Baterias**. Fortaleza, Dissertação de Mestrado em Engenharia Elétrica – UFC, Fortaleza, 2014.

QIAO, C.; SMEDLEY, K. M. **A Topology Survey of Single-Stage Power Factor Corrector with a Boost Type Input-Current-Shaper**. IEEE Transactions on Power Electronics, vol.16, no. 3, pp. 360 – 368, 2001.

SABZALI, A.; ISMAIL, E. H.; AL-SAFFAR, M.; FARDOUN, A.; **New bridgeless DCM sepic and Ćuk PFC rectifiers with low conduction and switching losses**. IEEE Trans. Ind. Appl., vol. 47, no. 2, pp. 873–881, Mar./Apr. 2011.

SIMONETTI, D. S. L.; SEBASTIAN, J; UCEDA, J. **Design criteria for SEPIC and Ćuk converters as power factor preregulators in discontinuous conduction mode**. International Conference on Industrial Electronics, Control, Instrumentation, and Automation, vol. 1, pp. 283 – 288, 1992.

SIMONETTI, D. S. L.; SEBASTIAN, J; UCEDA, J. **The discontinuous conduction mode Sepic and Ćuk power factor preregulators: analysis and design**. IEEE Trans. on Industrial Electronics, vol. 44, no. 5, pp. 630 – 637, October, 1997.

SIEBERT, A.; TROEDSON, A.; EBNER, S. **AC to DC Power Conversion Now and in the Future**. IEEE Transactions on Industry Applications, vol. 38, no. 4, p. 934-940, 2002.

SINGH, B.; SINGH, B. N.; CHANDRA, A.; et al. **A Review of Three-Phase Improved Power Quality AC-DC Converters**. IEEE Transactions on Industrial Electronics, New York, USA, vol. 51, no. 3, p. 641-660, 2004.

SOEIRO, T. B.; FRIEDLI, T.; KOLAR, J. W. **Swiss Rectifier - A Novel Three-Phase Buck-**

Type PFC Topology for Electric Vehicle Battery Charging. twenty-seventh annual ieee applied power electronics conference and exposition, pp. 2617-2624, 2012.

SOEIRO, T. B.; FRIEDLI, T.; KOLAR, J. W. **Three-Phase High Power Factor Mains Interface Concepts for Electric Vehicle Battery Charging Systems.** twenty-seventh annual ieee applied power electronics conference and exposition, pp. 2603-2610, 2012.

TOMASELLI, L. C. **Controle de um pré-regulador com alto fator de potência utilizando o controlador DSP TMS320F243.** INEP – UFSC, 2001.

UNITRODE CORPORATION. **Unitrode switching regulated power supply design seminar manual.** 1984.

YANG, Hong-Tzer; CHIANG, Hsin-Wei; CHEN, Chung-Yu. **Implementation of Bridgeless Ćuk Power Factor Corrector With Positive Output Voltage.** Taiwan, 2015.