

REVISTA ILHA DIGITAL

A REVISTA ILHA DIGITAL é uma publicação semestral *on-line* do Departamento Acadêmico de Eletrônica, *campus* Florianópolis, do Instituto Federal de Educação Ciência e Tecnologia de Santa Catarina (IF-SC).

Os artigos publicados são de total responsabilidade de seus autores. Todos os artigos podem ser apropriados para fins que não sejam comerciais, resguardada a citação da fonte.

Contribuições para publicação na próxima edição devem ser feitas *on-line* através da página da revista na Internet: <http://ilhadigital.florianopolis.ifsc.edu.br/>

Conselho Editorial	Corpo de Revisores	
Joel Lacerda	André Luís Dalcastagnê	Carlos Gontarski Speranza
Leandro Schwarz	Charles Borges de Lima	Cláudio Luís Ebert
Luiz Alberto de Azevedo	Clóvis Antônio Petry	Delmar Carvalho de Souza
Marco Antônio Quirino Pessoa	Everton Luiz Ferret dos Santos	Fernanda Isabel Marques Argoud
Muriel Bittencourt de Liz	Fernando Luiz Rosa Mussoi	Fernando Santana Pacheco
Wilson Berckembrock Zapelini	Flábio Alberto Bardemaker Batista	Golberi de Salvador Ferreira
	Jony Laureano Silveira	João Goulart Júnior
	Marco Valério Miorim Villaça	Maurício Gariba Júnior
	Luis Carlos Martinhago Schlichting	Paulo Ricardo Telles Rangel
	Mauro Tavares Peraça	

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA
Campus Florianópolis

Departamento Acadêmico de Eletrônica (DAELN)
Avenida Mauro Ramos, 950 – Florianópolis/Santa Catarina
CEP: 88.020-300 – Telefone: (48) 3221-0565 e Fax: (48) 3224-1500
e-mail: ilhadigital@ifsc.edu.br
<http://ilhadigital.florianopolis.ifsc.edu.br>



EDITORIAL

O Departamento de Eletrônica está comemorando seu jubileu de prata num momento em que a própria Instituição e o mundo do trabalho passam por profundas e revigoradas transformações. Durante estes 25 anos, o Depto. de Eletrônica construiu sua história acadêmica com muito trabalho, dedicação, inovação e ousadia. Nesse sentido, ao coincidir o lançamento de nosso terceiro número da Revista Ilha Digital com esta comemoração, aproveitamos para fazer um breve relato de nossa história, onde professores, técnico-administrativos, alunos e ex-alunos foram fiéis protagonistas, contribuindo para a construção de uma Instituição mais eficiente e mais democrática, oferecendo para a sociedade um ensino técnico e tecnológico de reconhecida qualidade.

Atendendo a um mercado de trabalho que exigia profissionais habilitados, a ETF/SC (assim era denominada na época: Escola Técnica Federal de SC) implanta em agosto de 1987 o Curso Técnico de Eletrônica. Neste processo, um grupo de seis professores, originalmente vinculados ao Curso Técnico de Eletrotécnica, planeja a estrutura curricular do Curso de Eletrônica. Para isso, foram efetuadas consultas a diversas empresas da área e outras escolas técnicas que já tinham o curso. Posteriormente, o grupo, amparado nas consultas efetuadas, define a grade curricular, ementas de disciplinas e infra-estrutura mínima para instalação e funcionamento do curso.

Inicialmente, o Curso de Eletrônica utiliza as mesmas instalações do Curso de Eletrotécnica, já que tais cursos estavam vinculados a um mesmo Núcleo. Em 1988, efetua-se a desvinculação e o Núcleo de Eletrônica transfere-se para o local do antigo Setor de Manutenção, hoje ocupado por laboratórios do Depto. de Construção Civil. Em 1990, após inúmeras intervenções junto à Direção Geral, o Núcleo consegue a sua definitiva transferência para o atual local.

Apesar das grandes deficiências de laboratórios e equipamentos, ao final de 1989, ocorre a formatura da primeira turma. A inserção dos técnicos no mercado de trabalho é imediata, face à inexistência de cursos de Eletrônica na região e, com isso, a enorme carência de profissionais neste campo.

Em junho de 1990, ocorre o I Seminário de Avaliação do Curso Técnico de Eletrônica, uma iniciativa já idealizada quando da implantação do Curso. Deste Seminário, foram levantados problemas e propostas de melhoria, onde suas conclusões apontavam para “... um grupo de alternativas que serão destrinchadas, discutidas as melhores formas de implementação, enfim, (...) garantir que cada novo passo, nos mantenha atentos aos elementos primeiros de nossa preocupação: o aluno”. Deste Seminário, surge o projeto de reformulação curricular, onde são apresentados: o ingresso dos alunos no curso diretamente

na primeira fase, a duração de oito semestres, uma maior abrangência de áreas, a certificação de segundo grau ao final da sexta fase, um sistema de avaliação diferenciado em forma de projeto piloto.

Em julho de 1995, realiza-se o II Seminário de Avaliação do Curso Técnico de Eletrônica. As conclusões deste evento apontam que “proporcionou o despertar de todos os participantes para assuntos e temas normalmente restritos a coordenadores e diretores. (...) teve uma contribuição muito importante na aproximação entre professores, alunos e funcionários, o que, certamente, será essencial no processo de construção coletiva do curso”.

No segundo semestre de 1996, é implantado na ETF/SC o primeiro curso técnico especial, o de Eletrônica, oferecido aos alunos que já possuíam o Ensino Médio. Uma iniciativa que antecipava as tendências apontadas na construção do primeiro Plano Político Pedagógico e na Reforma do Ensino Técnico.

Em outubro de 1996, o Núcleo de Eletrônica organiza e realiza o 11º ENPEL (Encontro Nacional de Professores de Eletrônica, Telecomunicações e Informática Industrial) em Florianópolis, com a participação representativa de professores de toda a rede federal de educação profissional e tecnológica.

Num lance de nova ousadia, o Núcleo busca a sua expansão e diversifica sua área de atuação. Em outubro de 1997, é aprovado pelo Colegiado da ETF/SC-Florianópolis, o projeto de implantação dos cursos técnicos especiais de Manutenção de Equipamentos Médico-hospitalares e de Radiologia. Tais cursos seriam implantados no primeiro semestre de 1998. Atualmente, tais cursos estão vinculados ao Depto. de Saúde e Serviços.

Em agosto de 2002, após inúmeros estudos e pesquisas efetivadas por uma Comissão de implantação, tem início o Curso Superior de Tecnologia em Sistemas Digitais. O Curso tem por objetivo formar um profissional com foco de atuação nas aplicações de tecnologias eletro-eletrônicas, mais especificamente, naquelas aplicações que utilizam dispositivos de processamento digital, tais como microprocessadores, microcontroladores, dispositivos de lógica programável (PLDs e FPGAs) e processadores de sinais digitais (DSPs). Recentemente, o Curso passou por uma reformulação curricular e com uma nova denominação: Curso Superior de Tecnologia em Sistemas Eletrônicos.

A partir de 2006, o DAELN passa a oferecer novamente o Curso Técnico Integrado de Eletrônica, uma modalidade que havia sido extinta por imposição do Governo Federal e que, agora, possibilita aos alunos poderem realizar o Ensino Médio integrado ao Curso Técnico de Eletrônica, com duração efetiva de quatro anos.

Ainda no segundo semestre de 2006, o Departamento inicia sua incursão pela pós-graduação, com a implantação do Curso de Especialização em Desenvolvimento de Produtos Eletrônicos, um curso em nível *lato sensu* de 360 horas, orientados a alunos egressos de cursos de graduação em Engenharia ou Cursos Superiores de Tecnologia nas áreas de Sistemas Eletrônicos, Eletrotécnica, Eletrônica, Produção Elétrica, Automação e Sistemas e áreas afins, que pretendam aumentar as suas chances no mercado de trabalho.

Atualmente, estão em estudos dois novos cursos para implantação: Engenharia Eletrônica e Mestrado Profissional na área de Eletrônica. Outras possíveis ofertas de cursos também fazem parte de seu escopo de análise, estudos e pesquisas, de tal modo que se procura manter uma sintonia fina com a evolução tecnológica e as tendências e necessidades do mercado de trabalho.

O Departamento Acadêmico de Eletrônica tem procurado construir seus próprios espaços e, ao mesmo tempo, contribuir para o coletivo da Instituição, propondo, interferindo e atuando nos momentos educativos, pedagógicos, administrativos, políticos e sociais. Sua

atuação, ao longo destes vinte e cinco anos, às vezes, tem sido polêmica. Porém, esta atuação reflete sempre uma preocupação com a modernização constante da Instituição, uma ousadia na medida em que procura diversificar, aprofundar e disseminar suas atividades.

Este Departamento pretende continuar contribuindo, participando, colaborando, buscando parcerias, enfim, manter a ousadia para o enfrentamento de novos desafios e novos empreendimentos. Neste momento de celebração, conclamamos você, leitor, a participar de nossas atividades comemorativas, as quais serão devidamente divulgadas em nosso site: <http://eletronica.florianopolis.ifsc.edu.br>. Fique atento e boa leitura.

Conselho Editorial



AMPLIFICADORES OPERACIONAIS

Leandro Schwarz¹

Resumo: Este artigo tem a premissa de apresentar um histórico dos amplificadores operacionais e das descobertas e invenções que levaram ao seu desenvolvimento, e explicar o funcionamento das principais aplicações de amplificadores operacionais. Neste artigo, será abordado o princípio de funcionamento do amplificador operacional ideal, os circuitos com amplificadores operacionais ideais em malha aberta e grande parte dos circuitos com amplificadores operacionais em malha fechada com realimentação negativa resistiva. Para cada topologia demonstrada, é explicado o funcionamento do circuito, as equações que o regem e um exemplo de aplicação, e, em algumas topologias, são estudados casos particulares sobre o funcionamento do circuito em função dos valores dos resistores apresentados.

Palavras-chave: Amplificadores operacionais. Topologias de AmOps. Amplificação de sinal.

Abstract: *This premise of this article is to present the history of operational amplifiers and the discoveries and inventions that led to its development, and explain the operation of the main applications of operational amplifiers. In this article, we will describe the principle of the ideal operational amplifier, the circuits using ideal operational amplifiers in open-loop and most of the circuits with operational amplifiers in closed loop with resistive negative feedback. For each topology shown, the operation of the circuit is explained, the equations governing it are shown, and an application example is shown. For some topologies, particular cases are studied regarding the resistor values.*

Keywords: Operational amplifiers. OpAmp topologies. Signal amplification.

¹ Professor do DAELN do campus Florianópolis do IFSC <schwarz@ifsc.edu.br>.

1. INTRODUÇÃO

Os Amplificadores Operacionais (AmpOps) são amplificadores de alto ganho, geralmente configurados em *loopings* de realimentação.

Os AmpOps atuais são circuitos integrados disponíveis em um único componente, utilizados amplamente em circuitos analógicos. No entanto, antes da miniatrização, os AmpOps passaram por longos períodos de desenvolvimento.

2. LINHA DO TEMPO

O primeiro passo em direção ao AmpOp foi dado por J. A. Fleming, em 1904, através do retificador baseado em duas válvulas, chamado de diodo de Fleming (FLEMING, 1905).

O segundo passo foi o desenvolvimento da válvula triodo por Lee De Forest, em 1906. Esta válvula foi o primeiro elemento ativo capaz de produzir amplificação (DE FOREST, 1907).

O terceiro passo foi a descoberta do efeito amplificador realimentado no Bell Telephone Labs entre o final da década de 1920 e o início da década de 1930 (BLACK, 1934).

Após a segunda guerra mundial, as válvulas continuaram a ser melhoradas e refinadas, mas, mesmo assim, os amplificadores construídos com elas eram grandes, volumosos e consumiam muita energia.

Até 1947, quando o termo “amplificador operacional” foi cunhado, os AmpOps não tinham este nome; eram chamados de diversas formas possuíam funções muito diferentes dos AmpOps atuais.

Ainda em 1947, John Bardeen, Walter Brattain e William Shockley (todos trabalhando no Bell Telephone Labs) descobriram o efeito transistor. Esta descoberta permitia a substituição das válvulas por dispositivos de estado sólido (no caso, germânio) (BARDEEN e BRATTAIN, 1947).

Nas décadas de 1940 e 1950, o processo de miniaturização e a utilização de dispositivos de estado sólido começaram a substituir efetivamente as válvulas.

Em maio de 1954, Gordon Teal, da Texas Instruments, desenvolveu o primeiro transistor de silício, que operava em temperaturas de até 150 °C.

Em 1956, Robert Page Burr e Thomas Brown fundaram a Burr-Brown, que tornou-se uma das maiores fabricantes de AmpOps modulares, com uma ampla linha de produtos de amplificadores de precisão. Em 2000, a Texas Instruments comprou a Burr-Brown por US\$ 7,6 bilhões.

Em 1958, Jack Kilby, da Texas Instruments, inventou o circuito integrado (CI). Discute-se muito a autoria desta descoberta, principalmente porque no início de 1959, Robert Noyce, da Fairchild Semiconductor também apresentou o conceito. O conceito de Noyce é mais próximo dos CIs atuais que o de Kilby. Muitos anos de discussão se passaram. Atualmente, considera-se que ambos descobriram independentemente a tecnologia.

George A. Philbrick, da GAP/R (George A. Philbrick Research), definiu parâmetros para a otimização dos AmpOps e então, Alan Pearlman desenvolveu o P65, em 1961, depois melhorado por Bob Malter.

Outro AmpOp da GAP/R foi o P45, desenvolvido por Bob Pease, em 1963, cujo esquemático e “encapsulamento” podem ser vistos na Figura 1.

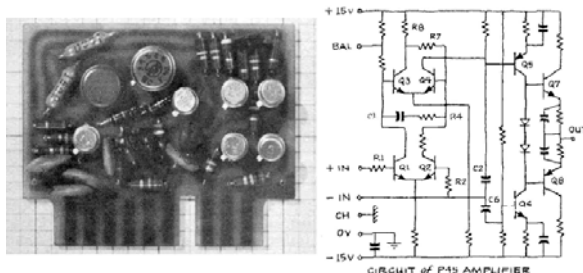


FIGURA 1 – Foto e diagrama esquemático do amplificador operacional P45 da GAP/R.

Fonte: ANALOG DEVICES, 2006.

Em 1963, Robert J. (Bob) Widlar, da Fairchild Semiconductors, projetou o $\mu A702$, reconhecido como o primeiro AmpOp monolítico do mundo. Embora não tenha feito sucesso comercial, o $\mu A702$ estabeleceu uma nova tendência na fabricação de AmpOps.

Em janeiro de 1965, Matt Lorber e Ray Stata fundaram a Analog Devices Inc. A Analog Devices competiu fortemente com a GAP/R, em grande parte por causa dos dispositivos projetados por Lewis R. Smith, em especial o modelo 310 e 311, ambos utilizados até hoje.

Também em 1965, o próprio George A. Philbrick desenvolveu uma variação do P65, chamado de PP65, mostrado na Figura 2. A grande vantagem deste amplificador operacional modular da GAP/R era o encapsulamento mais amigável, que possibilitava sua implementação em placas de circuito impresso.

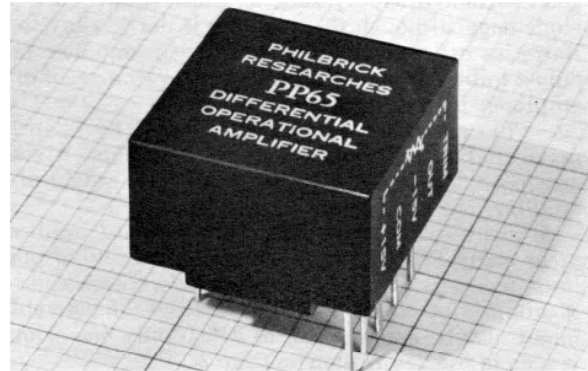


FIGURA 2 – Amplificador operacional PP65 da GAP/R.

Fonte: ANALOG DEVICES, 2006.

Ainda em 1965, Bob Widlar projetou o sucessor do $\mu A702$, o $\mu A709$, tornando-se rapidamente um padrão no mercado, foi produzido e utilizado por décadas (Figura 3). O $\mu A709$ marcou o que se chama de AmpOps de primeira geração.

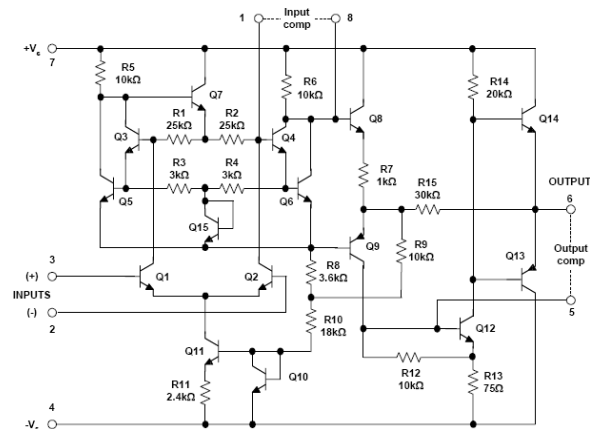


FIGURA 3 – Diagrama esquemático do $\mu A709$ da Fairchild Semiconductors.

Fonte: ANALOG DEVICES, 2006.

Outro modelo de grande sucesso, da Analog Devices, foi o modelo 121, projetado por Dick Burwen em 1966.

Bob Widlar saiu da Fairchild Semiconductors e foi trabalhar na National Semiconductor Corporation. Em 1967, ele projetou o LM101, que marcou a segunda geração dos AmpOps.

Menos de um ano depois do lançamento do LM101, a Fairchild Semiconductors produziu o $\mu A741$. Projetado por Dave Fullagar e introduzido

em 1968, ele era muito similar ao LM101, porém por incorporar um capacitor de compensação de 30 pF no próprio *chip*, ele tornou-se rapidamente um padrão; isto comprova que, muitas vezes, facilidade no uso é mais importante que flexibilidade.

A popularização do $\mu A741$ proporcionou o projeto de dispositivos que incluíam dois ou quatro AmpOps em um mesmo *chip*, sendo os mais utilizados na época o MC4741, da Motorola, e o LM148, da National Semiconductors.

Em 1970, John Cadigan, da Analog Devices, desenvolveu os modelos 45, 44 e 48, caracterizados por possuir entradas com transistores FET.

Em 1972, Ronald Russel e Thomas Fredriksen, da National Semiconductors, introduziram uma técnica para alimentação de AmpOps com alimentação simples, surgindo assim, o LM324.

O modelo FET mais rápido surgiu em 1973, chamado de modelo 50 (Analog Devices), e, em 1977, antes de ser comprada pela Analog Devices, a Computer Labs criou o AmpOp híbrido com as características do modelo 50, chamado de HOS-050, ilustrado na Figura 4.

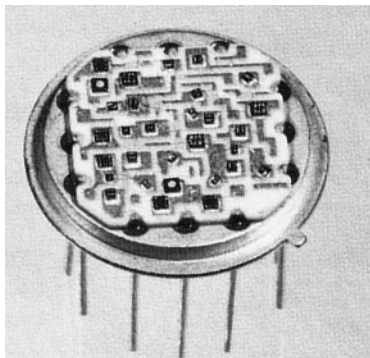


FIGURA 4 – Amplificador operacional HOS-050, da Computer Labs.

Fonte: ANALOG DEVICES, 2006.

Em 1978, a Texas Instruments entrou no mercado de amplificadores FETs, com as séries TL06x, TL07x e TL08x. Estes dispositivos se tornaram padrão no mercado e mesmo atualmente são comercializados.

Em 1980, foram lançados o AD542 e o AD544, projetados por Lew Counts, da Analog Devices, específicos para altas frequências.

Em 1984, a Burr-Brown introduziu um dos primeiros AmpOps monolíticos eletrométricos, o OPA111, projetado por Steve Millaway. Um amplificador eletrométrico é um dispositivo cuja corrente de entrada é menor que 1 pA.

Em 1987, a Analog Devices lançou o AD549, projetado por JoAnn Close e Lew Counts. O AD549 era encapsulado em metal e o pino 8 era conectado à carcaça para blindagem eletromagnética. Em

1988, baseado no AD549, foi lançado o AD546, projetado por JoAnn Close. Este componente foi produzido em encapsulamento plástico com relaxação nas especificações.

Os anos seguintes se caracterizaram pelo aprimoramento das tecnologias desenvolvidas e pela miniaturização extrema dos dispositivos existentes.

Atualmente, praticamente todos os fabricantes de *chips* de silício possuem uma linha de AmpOps disponível para comercialização.

Como exemplo, o modelo 741 é produzido pela ST Microelectronics, National Semiconductors, Fairchild Semiconductors, Texas Instruments, SGS Thomson, Intersil, dentre outros.

3. O AMPOP IDEAL

O amplificador operacional, ou AmpOp, é um amplificador diferencial de corrente contínua linear, com elevado ganho de tensão e que usa uma rede de realimentação externa para controlar suas características de operação. Ele recebeu este nome por ter sido inicialmente utilizado para executar operações matemáticas em computação analógica (GRUITER, 1988).

O amplificador operacional ideal é considerado como sendo perfeito, ou seja, possui parâmetros construtivos e de desempenho considerados ideais. Embora o AmpOp ideal não exista, grande parte dos amplificadores operacionais comerciais podem ser considerados como próximos da idealidade quando operados em determinadas condições específicas. As características principais em um AmpOp ideal é a impedância de entrada infinita, o ganho infinito e a impedância de saída zero.

A impedância de entrada infinita resulta em corrente nula proveniente do circuito para dentro do AmpOp. Desta forma, o amplificador operacional atua sem interferir na corrente do circuito ao qual suas entradas estão conectadas. Uma vez que a corrente de entrada em ambas entradas inversora e não-inversora é nula, a diferença de potencial entre estas entradas é também nula, constituindo o que se chama de **nulador**, ou **curto-circuito virtual**.

Um nulador é um circuito linear e invariante no tempo, que possui corrente elétrica nula e tensão elétrica nula entre seus terminais. Os nuladores parecem circuitos impraticáveis, pois possuem simultaneamente as características de um curto circuito (tensão elétrica nula) e de um circuito aberto (corrente elétrica nula). Eles também não são fontes de corrente, nem fontes de tensão, e ao mesmo tempo, são ambas (VERHOEVEN et al., 2003).

Inserir um nulador em um circuito impõe uma restrição de como aquele circuito deve se comportar, forçando o circuito a se adaptar de modo

a obedecer àquela restrição. Quando o amplificador operacional ideal trabalha com realimentação negativa, ele se comporta como um nulador, pois drena corrente nula e possui diferença de potencial nula entre seus terminais.

O diagrama simplificado das características ideais de amplificador operacional é indicado na Figura 5.

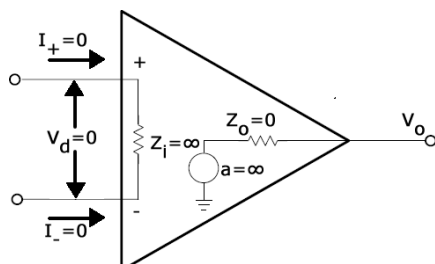


FIGURA 5 – Diagrama esquemático representado um AmpOp ideal.

Fonte: MANCINI, 2002, modificado.

O ganho infinito significa que o AmpOp ideal é capaz de fornecer qualquer tensão em sua saída, independente da frequência de trabalho, enquanto que a impedância de saída nula permite que qualquer valor de corrente seja entregue ao circuito. Estas duas características fazem com que o AmpOp ideal não sofra saturação de sua saída, seja por tensão, corrente ou frequência de trabalho.

Estas características podem ser resumidas na Tabela 1, cujos valores serão referenciados durante o resto deste artigo.

TABELA 1 – Valores dos parâmetros do amplificador operacional ideal.

Parâmetro	Valor
Impedância de Entrada	$Z_i = \infty$
Corrente na entrada inversora	$i_+ = 0$
Corrente na entrada não-inversora	$i_- = 0$
Diferença de potencial nas entradas inversora e não-inversora	$V_d = 0$
Ganho em malha aberta	$A = \infty$
Impedância de saída	$Z_o = 0$

O amplificador operacional é, essencialmente, um amplificador diferencial, ou seja, amplifica a diferença de tensão entre os terminais de entrada. O AmpOp ideal deve responder apenas à tensão diferencial aplicada nos dois terminais de entrada, portanto, um sinal variando positivamente, aplicado na entrada não-inversora, gera na saída uma variação positiva, enquanto que o mesmo sinal, aplicado na entrada inversora, gera na saída uma variação negativa (GRUITER, 1988).

4. AMPOP IDEAL EM MALHA ABERTA

O amplificador operacional, atuando em malha aberta, comporta-se como um amplificador

diferencial, cuja tensão de saída depende da tensão diferencial nas suas entradas e do ganho em malha aberta, conforme demonstrado na Equação 1.

$$V_o = A \cdot (V_+ - V_-) \quad [1]$$

Uma vez que o ganho de tensão em malha aberta é elevado (idealmente infinito), pequenas variações de sinal na entrada podem provocar elevadas tensões de saída. Em um AmpOp ideal, a tensão de saída pode elevar-se até o infinito, entretanto, em AmpOps reais, a excursão da tensão de saída é limitada pela tensão de alimentação, ocorrendo o que se chama de **saturação**.

Os circuitos com AmpOp em malha aberta mais comuns são os comparadores de tensão.

Um comparador de tensão é um circuito que utiliza a propriedade do ganho elevado do AmpOp em malha aberta para transformar um sinal analógico em um sinal digital, ou seja, um sinal com apenas dois níveis de tensão.

Os comparadores de tensão apropriam-se do ganho de malha aberta para levar a saída para a saturação positiva ou para a saturação negativa, dependendo do sinal da tensão diferencial.

O comparador de tensão pode ser projetado em configuração não-inversor ou inversor.

4.1. Comparador de tensão não-inversor

O comparador de tensão não-inversor é construído utilizando-se um AmpOp em malha aberta, com a entrada não-inversora conectada ao sinal a ser comparado e a entrada inversora conectada ao sinal de referência, conforme ilustrado pela Figura 6.

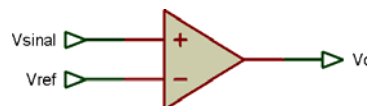


FIGURA 6 – Diagrama esquemático do comparador de tensão não-inversor.

O circuito comporta-se obedecendo à Equação 1, entretanto, como o ganho em malha aberta do AmpOp é muito elevado, quando a tensão do sinal eleva-se levemente acima do nível de tensão de comparação (V_{ref}), a tensão de saída torna-se positiva com valor extremamente alto. Quando o nível de tensão do sinal diminui levemente abaixo do nível de tensão de comparação, a tensão de saída torna-se negativa com valor extremamente elevado.

Os AmpOps reais não fornecem níveis de tensão suficientes para manter a linearidade do sistema, a saída, então, satura em valor próximo da tensão de alimentação, tanto para os valores positivos, quanto para os valores negativos.

Os valores de saturação dos amplificadores operacionais dependem da tensão de alimentação e dos parâmetros construtivos. A tensão de saturação de um AmpOp 741 típico (no caso, $\mu A741$, da Texas Instruments) tende a variar entre 1 e 2 volts abaixo da tensão de alimentação (TEXAS

INSTRUMENTS, 2010). Isto significa que, se um $\mu A741$ for alimentado com ± 15 V, a excursão máxima de saída estará entre ± 13 V e ± 14 V.

A Figura 7 ilustra o funcionamento do comparador de tensão.

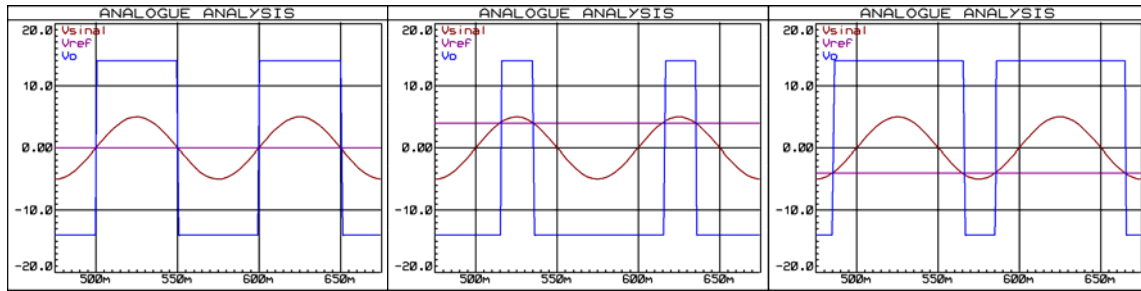


FIGURA 7 – Comportamento do comparador de tensão não-inversor com nível de tensão de comparação em (a) aterrado, (b) tensão positiva e (c) tensão negativa.

A linha constante (roxo) mostra o nível de comparação do circuito. Quando a tensão senoidal (vermelha) é superior a este nível, a tensão de saída (azul) satura positivamente e, quando é inferior ao nível, a tensão de saída satura negativamente. O resultado é uma forma de tensão quadrada na saída com ciclo de trabalho (*duty cycle*) de 50% para a tensão de comparação 0 V (Figura 7(a)), menor que 50% para tensões de comparação negativas (Figura 7(b)) e maior que 50% para tensões de comparação positivas (Figura 10(c)). Nota-se, também, que nos três casos, a frequência é a mesma, ou seja, o ciclo de trabalho pode ser alterado pela tensão da comparação, entretanto, a frequência da saída do circuito é a mesma do sinal de entrada.

Os comparadores de tensão possuem diversas aplicações, uma delas é o simples *bargraph*, ilustrado na Figura 8.

Podem-se identificar quatro comparadores não-inversores interligados por uma malha resistiva na forma de divisores de tensão. Desta forma, quando a tensão V_{in} estiver entre zero e um quinto da tensão de alimentação, todos os LEDs estarão desligados. Quando a tensão V_{in} estiver entre um quinto e dois quintos da tensão de alimentação, apenas o primeiro LED estará aceso. Um LED adicional acenderá para cada faixa de quinto de tensão V_{in} , até que esta fique entre quatro quintos e a tensão de alimentação, quando todos os LEDs estarão acesos.

As faixas podem ser alteradas através do rearranjo de resistores e mais níveis podem ser obtidos pelo acréscimo de comparadores. Nesta configuração, quando estiverem acesos, os AmpOps estarão fornecendo corrente para os LEDs. Os resistores de limitação da corrente devem ser dimensionados para que a corrente nos LEDs não exceda 20 mA. Uma boa prática é utilizar a alimentação simples em vez de alimentação dupla, ou seja, alimentar os AmpOps com +Vcc na

alimentação positiva e 0 V na alimentação negativa. Desta forma, a saída do circuito excursionará por estes níveis de tensão.

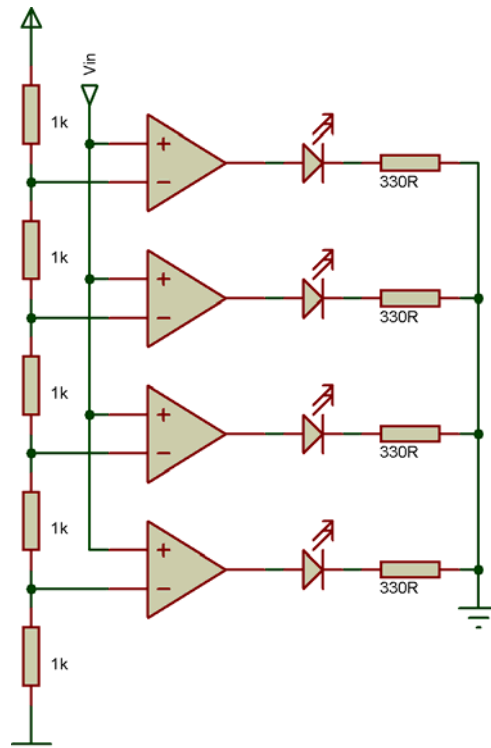


FIGURA 8 – Diagrama esquemático de um bargraph de cinco níveis utilizando comparadores não-inversores.

4.2. Comparador de tensão inversor

O comparador de tensão inversor é construído da mesma forma que o comparador não-inversor, porém, a entrada inversora é conectada ao sinal a ser comparado e a entrada não-inversora é conectada ao sinal de referência, conforme ilustrado pela Figura 9.

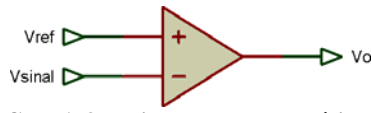


FIGURA 9 – Diagrama esquemático do comparador de tensão inversor.

Da mesma forma que o comparador não-inversor, quando a tensão do sinal eleva-se acima do nível de comparação, a tensão de saída tende à saturação negativa. Analogamente, quando o nível de tensão do sinal diminui abaixo do nível de tensão da referência, a tensão de saída rapidamente tende à

saturação positiva. O comportamento do circuito é expresso pela Figura 10.

A linha constante (roxo) mostra o nível de comparação do circuito. Quando a tensão senoidal (vermelha) é superior a este nível, a tensão de saída (azul) satura negativamente e, quando é inferior ao nível, a tensão de saída satura positivamente. O resultado é uma forma de tensão quadrada na saída com ciclo de trabalho (*duty cycle*) de 50% para a tensão de comparação em 0 V (Figura 10(a)), maior que 50% para tensões de comparação negativas (Figura 10(b)) e menor que 50% para tensões de comparação positivas (Figura 10(c)).

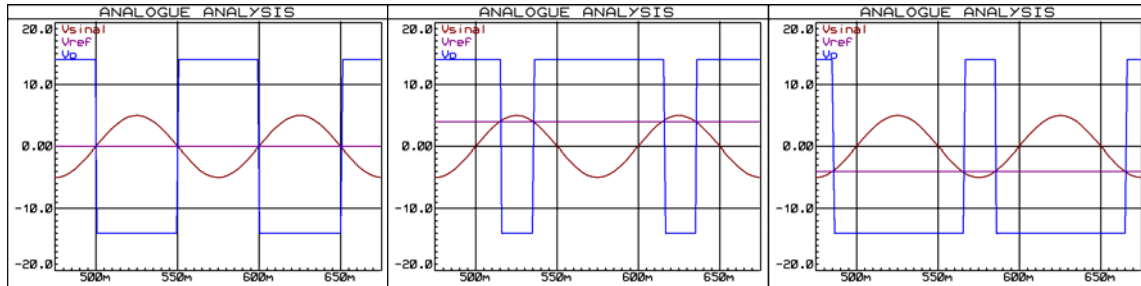


FIGURA 10 – Comportamento do comparador de tensão inversor com nível de tensão de comparação em (a) zero, (b) tensão positiva e (c) tensão negativa.

O resultado é, como o nome sugere, exatamente o contrário do comparador não-inversor. Novamente, nos três casos, apenas o ciclo de trabalho pode ser alterado pela tensão de comparação, entretanto, a frequência da saída do circuito é a mesma do sinal de entrada.

Um controlador de temperatura simples de três estágios pode ser construído através da utilização de um comparador inversor e de um comparador não-inversor em conjunto, conforme ilustra a Figura 11.

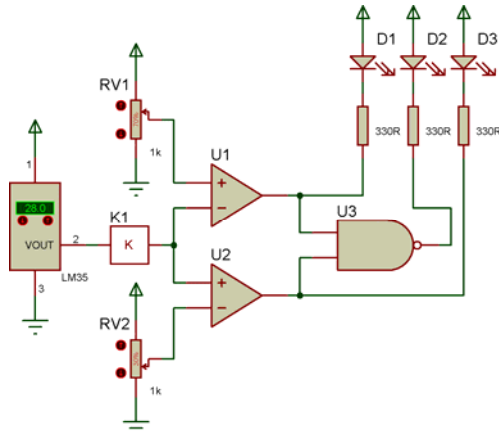


FIGURA 11 – Diagrama esquemático do comparador de tensão inversor.

O circuito deve ser alimentado em alimentação simples, devido à presença da porta lógica U3. Os LEDs foram montados em lógica invertida, portanto, irão acender quando a saída dos componentes estiver em nível lógico baixo.

O AmpOp U1 está em configuração comparador inversor, e, portanto, irá apresentar nível lógico baixo na saída quando o sensor de temperatura registrar uma temperatura superior à configurada no potenciômetro RV1, ativando o LED D1. Desta forma, o LED D1 aceso simboliza temperatura crítica.

O AmpOp U2 está configurado como comparador não-inversor, logo, apresentará nível lógico baixo na saída quando o sensor registrar temperatura inferior à configurada em RV2, ativando o LED D2. Portanto, o LED D3, quando aceso, indica temperatura normal.

Quando a temperatura registrada pelo sensor estiver entre a temperatura marcada em RV1 e em RV2, ambos comparadores marcarão nível lógico alto em suas saídas e, conseqüentemente, ambos os LEDs estarão apagados. Neste caso, a porta lógica atua, fornecendo nível lógico baixo em sua saída e ativando o LED D2, que simboliza temperatura sub-crítica.

O elemento K1 é um amplificador de tensão, que é utilizado neste sistema para aumentar a tensão informada pelo LM35, facilitando a configuração das tensões dos potenciômetros. Este elemento pode ser feito com um AmpOp em configuração amplificador não-inversor, que será discutida mais adiante.

5. AMPOP IDEAL EM REALIMENTAÇÃO

Na representação de amplificadores com realimentação negativa, é comum se utilizar a estrutura geral, demonstrada na Figura 12.



FIGURA 12 – Estrutura geral de um amplificador com realimentação negativa.

A estrutura da Figura 12 pode ser estudada através da análise em cada ponto do circuito, conforme indicado nas Equações 2, 3 e 4. Pela definição dos amplificadores, o ganho é dado pela razão entre a saída e a entrada, conforme indicado na Equação 5.

$$x_b = x_a - x_d \quad [2]$$

$$x_c = A \cdot x_b \quad [3]$$

$$x_d = \beta \cdot x_c \quad [4]$$

$$G = \frac{x_c}{x_a} \quad [5]$$

A entrada do circuito é dada por x_a e a saída é dada por x_c . Uma vez que o ganho é calculado pela razão da saída pela entrada, pode-se trabalhar as equações de modo a se obter a Equação 6.

$$\frac{x_c}{A} = x_a - \beta \cdot x_c$$

$$\frac{x_c}{A} + \beta \cdot x_c = x_a$$

$$x_c \cdot \left(\frac{1}{A} + \beta \right) = x_a$$

$$\frac{x_c}{x_a} = \left(\frac{1 + \beta \cdot A}{A} \right)^{-1}$$

$$G = \frac{A}{1 + \beta \cdot A} \quad [6]$$

Se o ganho em malha aberta for próximo do infinito, o ganho do circuito realimentado pode ser calculado.

$$G = \frac{\infty}{1 + \beta \cdot \infty}$$

$$G = \frac{\infty}{\infty}$$

Uma vez que infinito sobre infinito é uma indeterminação matemática, deve-se utilizar a regra de L'Hôpital para se calcular o resultado desta indeterminação, obtendo-se o ganho indicado na Equação 7.

$$G = \lim_{A \rightarrow \infty} \frac{(A)'}{(1 + \beta \cdot A)'}$$

$$G = \lim_{A \rightarrow \infty} \frac{1}{\beta}$$

$$G = \frac{1}{\beta} \quad [7]$$

A principal vantagem da realimentação negativa reside no fato do ganho em malha fechada independer do ganho em malha aberta. Desta forma, ao se controlar o fator de realimentação, controla-se o ganho da estrutura amplificadora e minimizam-se as possíveis diferenças entre o ganho individual de cada componente proveniente da variação dos parâmetros construtivos.

5.1. Seguidor de tensão

Considere um amplificador operacional ideal na configuração seguidor de tensão (ou *buffer*), conforme indicado na Figura 13.

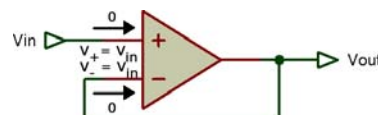


FIGURA 13 – AmpOp ideal em configuração seguidor de tensão.

Se o AmpOp é considerado ideal, logo, V_E é nula e V_{out} possui o mesmo valor de tensão da entrada não inversora, caracterizando a primeira aplicação prática do curto-circuito virtual.

O seguidor de tensão pode parecer um circuito sem função, podendo, à primeira vista, ser substituído por um fio, entretanto, a função do seguidor de tensão é isolar impedâncias, como exemplo, considere o circuito da Figura 14.

A função de R_G é proteger a entrada inversora de uma sobre-tensão, limitando a corrente devido a uma descarga eletrostática (ESD). R_G pode ser utilizado com praticamente qualquer valor, embora 20 kΩ seja tipicamente utilizado (MANCINI, 2002).

O uso de um seguidor de tensão no circuito da Figura 14 apresenta duas vantagens.

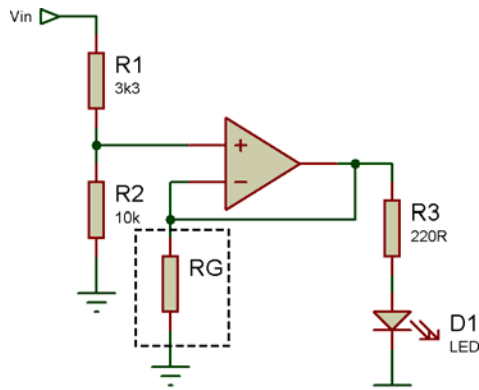


FIGURA 14 – AmpOp ideal em configuração seguidor de tensão.

A primeira é o isolamento das impedâncias da entrada do AmpOp. A tensão no divisor de tensão é função das resistências de 10 k Ω e 3,3 k Ω . Sem a presença do AmpOp, o resistor de 10 k Ω estaria em série com o conjunto resistor de 220 Ω e LED, alterando o valor da resistência equivalente. Uma vez que a impedância de entrada de um AmpOp ideal é infinita, a corrente que flui para dentro do AmpOp é nula, ou seja, o AmpOp age como um circuito aberto, não interferindo no valor do divisor.

A segunda vantagem reside no fato da corrente necessária para o acionamento do LED provir da alimentação do AmpOp e não do divisor de tensão, portanto, o AmpOp age como *driver* de corrente para o acionamento do LED.

5.2. Realimentação resistiva

Os circuitos de realimentação resistiva são aqueles que possuem apenas resistores na malha de realimentação. Os circuitos de realimentação resistiva caracterizam-se por, idealmente, apresentarem a mesma resposta para os sinais de entrada, independente da sua frequência.

5.2.1. Comparador Schmitt *Trigger* não-inversor

Um comparador tradicional é baseado em apenas um nível de comparação. Esta abordagem é bastante válida para sinais não ruidosos, entretanto, se o sinal contiver uma parcela de ruído, este poderá

causar comutações indesejáveis no circuito, conforme as indicadas na Figura 15.

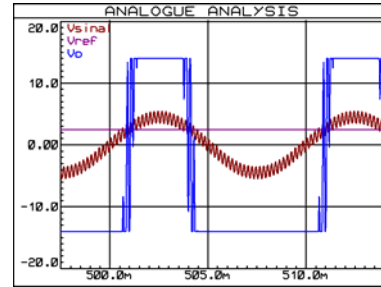


FIGURA 15 – Comportamento do comparador de tensão em face de um sinal ruidoso.

Como uma forma de se evitar as oscilações indesejadas, pode-se utilizar o circuito comparador de tensão com histerese, também chamado de comparador Schmitt *Trigger* não-inversor ilustrado na Figura 16.

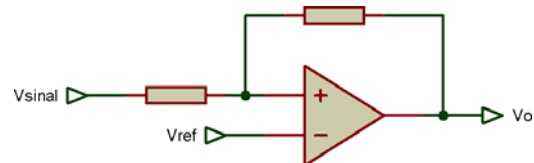


FIGURA 16 – Diagrama esquemático do comparador Schmitt *Trigger* não-inversor.

Os gráficos ilustrando o comportamento do circuito são apresentados na Figura 17.

A saída (azul) estará em nível lógico alto quando o sinal de entrada (vermelho) ultrapassar o nível de comparação mais alto (ciano). O sinal de saída somente comutará quando o sinal da entrada estiver abaixo do nível de comparação mais baixo (rosa). Enquanto ruído no sinal de entrada for menor que a diferença entre os dois níveis de comparação, o sinal de saída estará livre das comutações indesejadas. Os níveis de comparação dependem do valor dos resistores.

Observa-se também que em relação à frequência da saída e ao ciclo de trabalho, o circuito se comporta exatamente como o comparador tradicional, há somente um defasamento temporal da saída em relação à entrada.

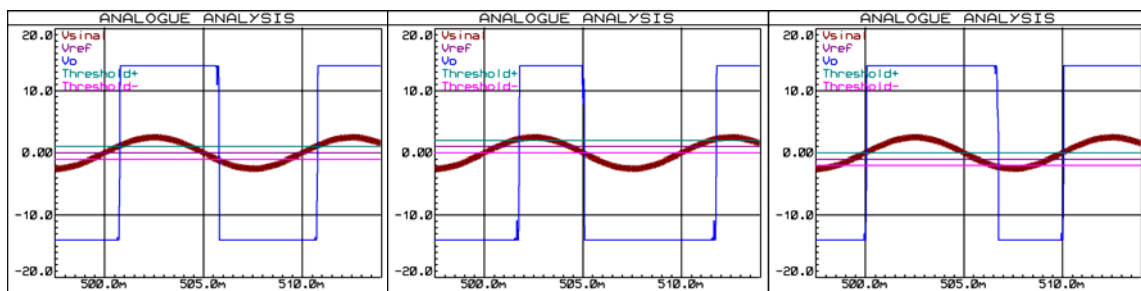


FIGURA 17 – Comportamento do comparador de tensão Schmitt *Trigger* não-inversor com nível de tensão de comparação em (a) aterrado, (b) tensão positiva e (c) tensão negativa.

5.2.2. Comparador Schmitt *Trigger* inversor

O comparador inversor com histerese é construído da mesma forma que o comparador não-inversor com histerese, apenas com a troca de posição do sinal de entrada e da referência. O circuito é ilustrado na Figura 18.

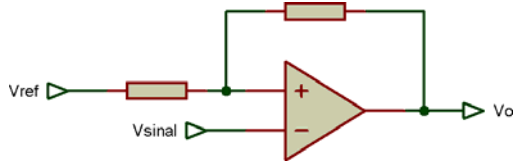


FIGURA 18 – Diagrama esquemático do comparador Schmitt *Trigger* inversor.

O comportamento do circuito é demonstrado na Figura 19. O sinal de saída se comporta exatamente

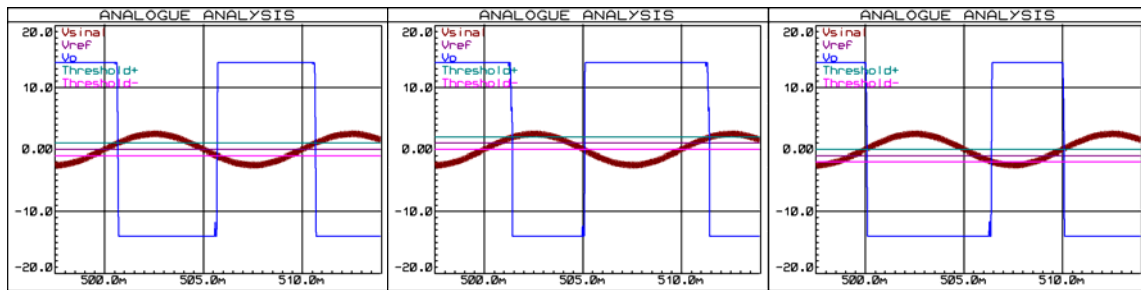


FIGURA 19 – Comportamento do comparador de tensão Schmitt *Trigger* inversor com nível de tensão de comparação em (a) aterrado, (b) tensão positiva e (c) tensão negativa.

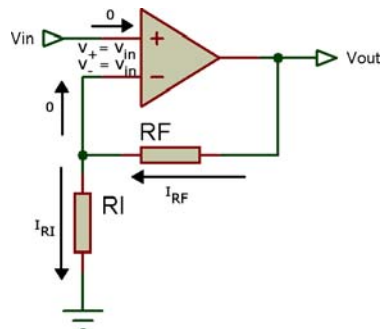


FIGURA 20 – AmpOp ideal em configuração amplificador não-inversor.

O curto-circuito virtual força a tensão V_{in} da entrada não-inversora a refletir-se na entrada inversora. O resistor R_I conectado à referência, por sua vez, força o surgimento de uma corrente através dele. Esta corrente não pode fluir da entrada inversora, pois esta possui impedância infinita, portanto, deve provir de V_{out} através de R_F . Através do nó da entrada inversora, obtêm-se as Equações 8, 9 e 10. Aplicando-se as Equações 9 e 10 na Equação 8, resulta na tensão expressa pela Equação 11, e a relação de amplificação, chamada de ganho do circuito em malha fechada é dada pela Equação 12.

ao contrário da saída do comparador não-inversor. Novamente a frequência e o ciclo de trabalho do circuito se comportam conforme o comparador tradicional, e o tamanho da faixa de segurança na comparação é dependente da relação entre os resistores. O mesmo defasamento temporal percebido no comparador com histerese não-inversor está presente no comparador com histerese inversor.

5.2.3. Amplificador não-inversor

O amplificador não-inversor é construído conectando-se o sinal a ser amplificado na entrada não-inversora e um divisor resistivo entre a saída e a entrada inversora, conforme ilustrado na Figura 20.

$$I_{RI} = 0 + I_{RF} \quad [8]$$

$$I_{RI} = \frac{V_{in} - 0}{R_I} \quad [9]$$

$$I_{RF} = \frac{V_{out} - V_{in}}{R_F} \quad [10]$$

$$\frac{V_{in} - 0}{R_I} = 0 + \frac{V_{out} - V_{in}}{R_F}$$

$$V_{in} \cdot R_F = V_{out} \cdot R_I - V_{in} \cdot R_I$$

$$V_{in} \cdot (R_F + R_I) = V_{out} \cdot R_I$$

$$V_{out} = V_{in} \cdot \frac{R_F + R_I}{R_I}$$

$$V_{out} = V_{in} \cdot \left(1 + \frac{R_F}{R_I} \right) \quad [11]$$

$$\frac{V_{out}}{V_{in}} = 1 + \frac{R_F}{R_I}$$

$$G = 1 + \frac{R_F}{R_I} \quad [12]$$

A tensão de saída do circuito depende apenas da tensão de entrada e das resistências R_F e R_I , sendo, portanto, independente dos parâmetros construtivos do AmpOp. O amplificador não-inversor pode trabalhar (teoricamente) com ganhos entre um (quando R_F for nulo) e infinito (quando R_I for nulo). Entretanto, não é possível obter-se um atenuador de sinal ($0 < G < 1$) nem ganhos negativos ($G < 0$). As formas de onda de saída de um amplificador não-inversor com ganho 2 estão demonstradas na Figura 21.

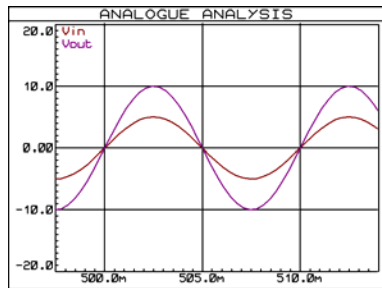


FIGURA 21 – AmpOp ideal em configuração amplificador não-inversor com ganho 2.

Alguns AmpOps são auto-destrutíveis quando R_I é desconectado do circuito, pois R_G determina a estabilidade de corrente em amplificadores retroalimentados (MANCINI, 2002).

5.2.4. Amplificador inversor

O amplificador inversor é construído conectando-se o sinal a ser amplificado na extremidade de um divisor resistivo com a saída e a entrada inversora, e conectando-se a entrada não-inversora à referência, conforme ilustrado na Figura 22.

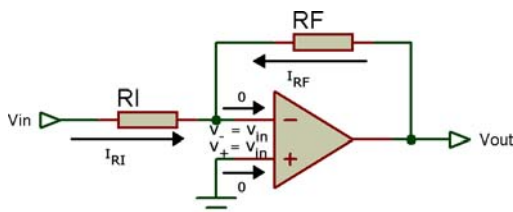


FIGURA 22 – AmpOp ideal em configuração amplificador não-inversor.

O curto-circuito virtual força a tensão da entrada inversora a ser a mesma da entrada não inversora, que está conectada à referência. O

resistor R_I conectado à fonte do sinal, por sua vez, força o surgimento de uma corrente através dele que deve fluir através do resistor R_F , uma vez que a entrada inversora possui impedância infinita. Através do nó da entrada inversora, obtêm-se as Equações 13, 14 e 15. Aplicando-se as Equações 14 e 15 na Equação 13, resulta na tensão expressa pela Equação 16. O ganho do circuito em malha fechada é dado pela Equação 17.

$$0 = I_{RI} + I_{RF} \quad [13]$$

$$I_{RI} = \frac{V_{in} - 0}{R_I} \quad [14]$$

$$I_{RF} = \frac{V_{out} - 0}{R_F} \quad [15]$$

$$0 = \frac{V_{in} - 0}{R_I} + \frac{V_{out} - 0}{R_F}$$

$$\frac{V_{in}}{R_I} = -\frac{V_{out}}{R_F}$$

$$V_{out} \cdot R_I = -V_{in} \cdot R_F$$

$$V_{out} = -V_{in} \cdot \frac{R_F}{R_I} \quad [16]$$

$$\frac{V_{out}}{V_{in}} = -\frac{R_F}{R_I}$$

$$G = -\frac{R_F}{R_I} \quad [17]$$

A tensão de saída do circuito, novamente, depende apenas da tensão de entrada e das resistências R_F e R_I , sendo, portanto, independente dos parâmetros construtivos do AmpOp. O amplificador inversor pode trabalhar (teoricamente) com ganhos entre zero (quando R_F for nulo) e menos infinito (quando R_I for nulo). Para obter-se um atenuador de sinal basta selecionar-se os resistores que satisfaçam a condição $R_F < R_I$, entretanto, como o nome sugere, o ganho é sempre negativo.

As formas de onda de saída de um amplificador inversor com ganho -1, -2 e -0,5 estão demonstradas nas Figuras 23(a), 23(b) e 23(c), respectivamente.

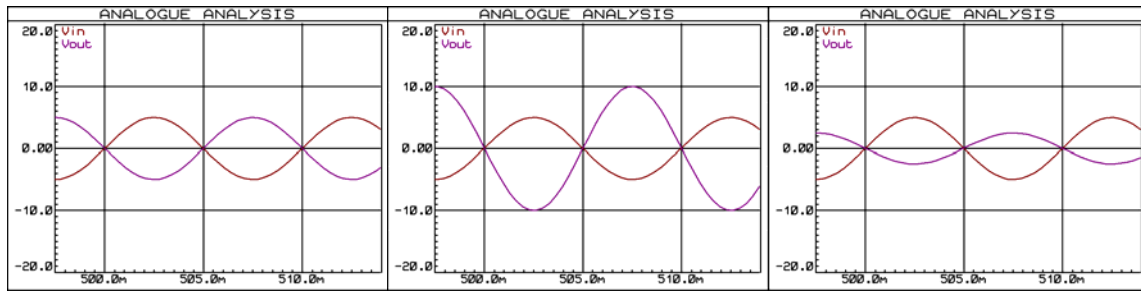


FIGURA 23 – Comportamento do amplificador inversor com ganho (a) -1, (b) -2 e (c) -0,5.

5.2.5. Amplificador somador não-inversor

O amplificador somador não-inversor é construído de forma muito similar ao amplificador não-inversor, apenas ponderando-se a tensão na entrada não-inversora através de resistores para cada sinal, conforme demonstrado na Figura 24. O exemplo fornecido possui três tensões de entrada, V_{in1} , V_{in2} e V_{in3} , porém pode ser extrapolado para qualquer quantidade de sinais de entrada.

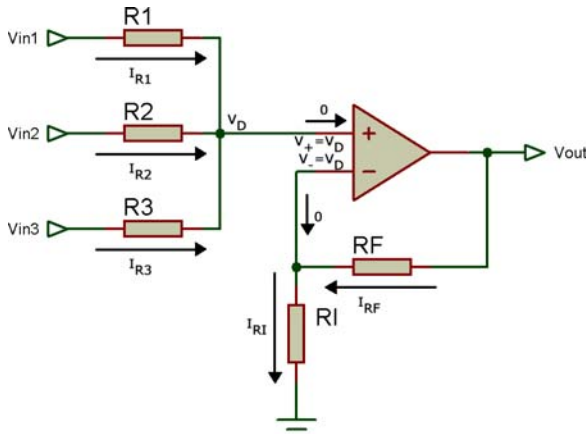


FIGURA 24 – AmpOp ideal em configuração amplificador somador não-inversor.

Como o circuito à direita de V_D é um amplificador não-inversor, deve-se fazer o equacionamento para descobrir o valor de V_D e aplicá-lo à equação do amplificador não-inversor.

O modo mais simples de resolver este problema é aplicando-se o princípio da superposição, obtendo-se desta forma as Equações 18, 19, 20 e 21. O equacionamento foi expandido para Equação 18, as Equações 19 e 20 seguem o mesmo

equacionamento e apenas a resposta final foi demonstrada.

$$V_D(V_{in1}) = \frac{V_{in1} \cdot R_2 // R_3}{R_1 + R_2 // R_3}$$

$$V_D(V_{in1}) = \frac{V_{in1} \cdot \frac{R_2 \cdot R_3}{R_2 + R_3}}{R_1 + \frac{R_2 \cdot R_3}{R_2 + R_3}}$$

$$V_D(V_{in1}) = \frac{V_{in1} \cdot \frac{R_2 \cdot R_3}{R_2 + R_3}}{R_1 \cdot \frac{R_2 + R_3}{R_2 + R_3} + \frac{R_2 \cdot R_3}{R_2 + R_3}}$$

$$V_D(V_{in1}) = \frac{V_{in1} \cdot R_2 \cdot R_3}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3} \quad [18]$$

$$V_D(V_{in2}) = \frac{V_{in2} \cdot R_1 \cdot R_3}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3} \quad [19]$$

$$V_D(V_{in3}) = \frac{V_{in3} \cdot R_1 \cdot R_2}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3} \quad [20]$$

$$V_D = V_D(V_{in1}) + V_D(V_{in2}) + V_D(V_{in3}) \quad [21]$$

Aplicando-se as Equações 18, 19 e 20 na Equação 21, obtém-se a Equação 22. Esta pode ser aplicada à Equação 11 para obtenção da Equação 23.

$$V_D = \frac{V_{in1} \cdot R_2 \cdot R_3}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3} + \frac{V_{in2} \cdot R_1 \cdot R_3}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3} + \frac{V_{in3} \cdot R_1 \cdot R_2}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3}$$

$$V_D = \frac{V_{in1} \cdot R_2 \cdot R_3 + V_{in2} \cdot R_1 \cdot R_3 + V_{in3} \cdot R_1 \cdot R_2}{R_1 \cdot R_2 + R_1 \cdot R_3 + R_2 \cdot R_3} \quad [22]$$

O princípio da superposição pode ser aplicado de forma recursiva para obtenção de uma equação

mais genérica. Perceba que o numerador é o somatório do produto de cada entrada pelos

resistores (exceto o seu) e o denominador é construído da mesma forma, exceto pela ausência dos sinais de entrada. As formas de onda de um amplificador somador não-inversor de 3 entradas com resistores de entrada iguais e ganho 2 estão demonstradas na Figura 25.

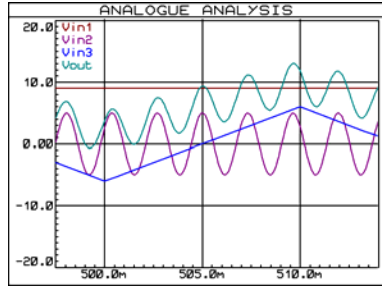


FIGURA 25 – Formas de onda de um amplificador somador não-inversor de 3 entradas.

5.2.6. Amplificador somador inversor

O amplificador somador inversor, por sua vez, é construído de forma muito similar ao amplificador inversor, apenas ponderando-se a tensão na entrada inversora através de resistores para cada sinal, conforme demonstrado na Figura 26. O exemplo fornecido, novamente, possui três tensões de entrada, V_{in1} , V_{in2} e V_{in3} , porém pode ser extrapolado para qualquer quantidade de sinais de entrada.

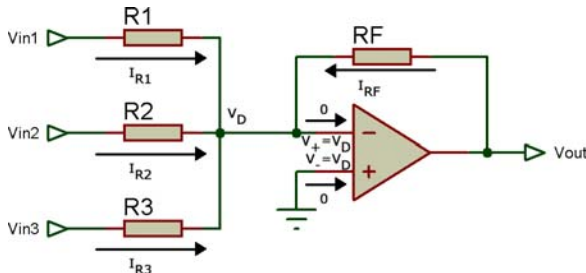


FIGURA 26 – AmpOp ideal em configuração amplificador somador inversor.

O curto-circuito virtual força a referência (que está aplicada na entrada não-inversora) a se refletir na entrada inversora, logo, pelo nó da entrada inversora, obtém-se as Equações 23, 24, 25, 26 e 27.

$$I_{R1} = \frac{V_{in1} - 0}{R_1} \quad [23]$$

$$I_{R2} = \frac{V_{in2} - 0}{R_2} \quad [24]$$

$$I_{R3} = \frac{V_{in3} - 0}{R_3} \quad [25]$$

$$I_{RF} = \frac{V_{out} - 0}{R_F} \quad [26]$$

$$I_{R1} + I_{R2} + I_{R3} + I_{RF} = 0 \quad [27]$$

Aplicando-se as Equações 23, 24, 25 e 26 na Equação 27, obtém-se a Equação 28.

$$\frac{V_{in1}}{R_1} + \frac{V_{in2}}{R_2} + \frac{V_{in3}}{R_3} + \frac{V_{out}}{R_F} = 0$$

$$\frac{V_{out}}{R_F} = -\frac{V_{in1}}{R_1} - \frac{V_{in2}}{R_2} - \frac{V_{in3}}{R_3}$$

$$V_{out} = -V_{in1} \cdot \frac{R_F}{R_1} - V_{in2} \cdot \frac{R_F}{R_2} - V_{in3} \cdot \frac{R_F}{R_3} \quad [28]$$

Aplicando-se recursivamente o princípio da superposição, é possível extrapolar-se a Equação 28 para a forma genérica da Equação 29.

$$V_{out} = -V_{in1} \cdot \frac{R_F}{R_1} - \dots - V_{inN} \cdot \frac{R_F}{R_N} \quad [29]$$

As formas de onda de um amplificador somador inversor de 3 entradas com R_1 , R_2 e R_3 de 10 kΩ e R_F de 5 kΩ estão demonstradas na Figura 27.

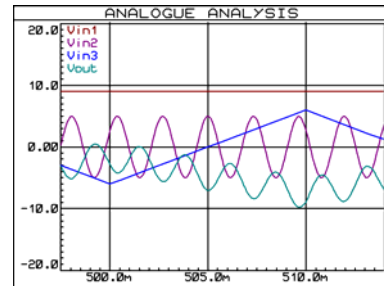


FIGURA 27 – Formas de onda de um amplificador somador inversor de 3 entradas.

5.2.7. Amplificador da diferença

O amplificador da diferença (e não diferencial) é constituído de um amplificador inversor e de um amplificador não-inversor juntos, conforme ilustrado na Figura 28.

O divisor de tensão de R_3 com R_4 força a tensão V_D na entrada não-inversora do AmpOp. Através do nó da entrada não-inversora, obtém-se as Equações 30, 31 e 32.

$$I_{R3} = I_{R4} \quad [30]$$

$$I_{R3} = \frac{V_{in2} - V_D}{R_3} \quad [31]$$

$$I_{R4} = \frac{V_D - 0}{R_4} \quad [32]$$

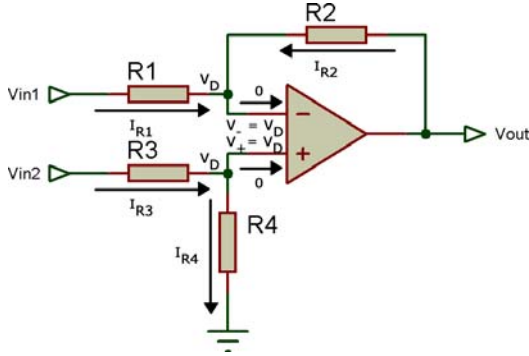


FIGURA 28 – AmpOp ideal em configuração amplificador da diferença.

Aplicando-se as Equações 31 e 32 na Equação 30, obtém-se a Equação 33.

$$\frac{V_{in2} - V_D}{R_3} = \frac{V_D - 0}{R_4}$$

$$V_{in2} \cdot R_4 - V_D \cdot R_4 = V_D \cdot R_3$$

$$V_{in2} \cdot R_4 = V_D \cdot R_4 + V_D \cdot R_3$$

$$V_D \cdot (R_3 + R_4) = V_{in2} \cdot R_4$$

$$V_D = V_{in2} \cdot \frac{R_4}{R_3 + R_4} \quad [33]$$

O curto-circuito virtual reflete a tensão V_D na entrada inversora. O resistor R_1 , conectado à outra fonte de sinal, proporciona o aparecimento de uma corrente que, devido à impedância de entrada infinita do AmpOp ideal, só pode fluir proveniente de R_2 . Pelo nó da entrada inversora, obtém-se as Equações 34, 25 e 36.

$$I_{R1} + I_{R2} = 0 \quad [34]$$

$$I_{R1} = \frac{V_{in1} - V_D}{R_1} \quad [35]$$

$$I_{R2} = \frac{V_{out} - V_D}{R_2} \quad [36]$$

Aplicando-se as Equações 35 e 36 na Equação 34, obtém-se a Equação 37.

$$\frac{V_{in1} - V_D}{R_1} + \frac{V_{out} - V_D}{R_2} = 0$$

$$V_{in1} \cdot R_2 - V_D \cdot R_2 + V_{out} \cdot R_1 - V_D \cdot R_1 = 0$$

$$V_{out} \cdot R_1 = -V_{in1} \cdot R_2 + V_D \cdot (R_1 + R_2)$$

$$V_{out} = -V_{in1} \cdot \frac{R_2}{R_1} + V_D \cdot \frac{R_1 + R_2}{R_1} \quad [37]$$

Por fim, aplica-se a Equação 33 na Equação 37 para se obter a Equação 38.

$$V_{out} = V_{in2} \cdot \frac{R_4}{R_3 + R_4} \cdot \frac{R_1 + R_2}{R_1} - V_{in1} \cdot \frac{R_2}{R_1} \quad [38]$$

Esta solução geral permite obter alguns casos particulares de importância significativa, por exemplo, utilizando-se R_1 e R_4 com o mesmo valor (por exemplo, R_A) e R_2 e R_3 com outro valor (por exemplo, R_B), simplifica-se a Equação 38 para a Equação 39.

$$V_{out} = V_{in2} \cdot \frac{R_A}{R_B + R_A} \cdot \frac{R_A + R_B}{R_A} - V_{in1} \cdot \frac{R_B}{R_A}$$

$$V_{out} = V_{in2} - V_{in1} \cdot \frac{R_B}{R_A} \quad [39]$$

Neste caso particular, a tensão de saída será a tensão da entrada não-inversora, subtraída de uma parte da tensão da entrada inversora. Este fator pode ser controlado por meio dos resistores R_A e R_B .

Outro caso particular bastante interessante ocorre quando se utiliza o mesmo valor para R_1 e R_3 (por exemplo, R_C) e outro valor para R_2 e R_4 (por exemplo, R_D). A simplificação resulta na Equação 40.

$$V_{out} = V_{in2} \cdot \frac{R_D}{R_C + R_D} \cdot \frac{R_C + R_D}{R_C} - V_{in1} \cdot \frac{R_D}{R_C}$$

$$V_{out} = V_{in2} \cdot \frac{R_D}{R_C} - V_{in1} \cdot \frac{R_D}{R_C}$$

$$V_{out} = \frac{R_D}{R_C} \cdot (V_{in2} - V_{in1}) \quad [40]$$

Nesta situação, a tensão de saída será uma parte da diferença de tensão entre as entradas. Este fator também pode ser controlado por meio dos resistores R_C e R_D .

No caso mais particular em que todos os resistores são iguais, pode-se obter a Equação 41.

$$V_{out} = V_{in2} \cdot \frac{R}{R + R} \cdot \frac{R + R}{R} - V_{in1} \cdot \frac{R}{R}$$

$$V_{out} = V_{in2} - V_{in1} \quad [41]$$

Neste caso, a tensão de saída é a diferença das tensões das entradas, sem ponderação.

Em todos os casos apresentados, a tensão de saída está relacionada com a diferença das tensões (ou parte das tensões) das entradas não-inversora e inversora, caracterizando o circuito chamado de amplificador da diferença.

As formas de onda de um amplificador da diferença com todos os resistores iguais estão demonstradas na Figura 29.

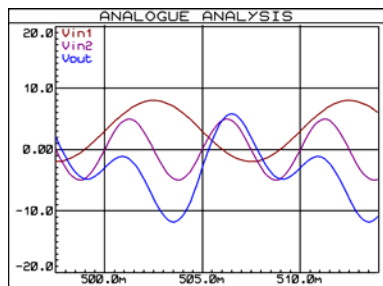


FIGURA 29 – Formas de onda de um amplificador da diferença com todos os resistores iguais.

6. CONSIDERAÇÕES FINAIS

Este artigo retratou um pouco da história dos amplificadores operacionais, e as principais descobertas e invenções que levaram ao desenvolvimento destes circuitos.

Os amplificadores operacionais são circuitos que, a mais de 40 anos, são amplamente utilizados em condicionamento de sinais analógicos.

O entendimento a respeito do funcionamento e uso dos amplificadores operacionais é fundamental para o desenvolvimento de aplicações analógicas.

REFERÊNCIAS

- ANALOG DEVICES. **Op Amp Applications Handbook**. Newnes, 2006.
- BARDEEN, J.; BRATTAIN, W. H. **The transistor, a semi-conductor triode**. Physical Review, vol. 74, n. 2, pp. 230-231, 1947.
- BLACK, H.S. **Stabilized feedback amplifiers**. Bell System Technical Journal, vol. 13, n. 1, pp. 1-18, 1934.
- DE FOREST, L. **Device for amplifying feeble electrical currents**. US Patent 841.387, 1907.
- GRUITER, A. F. **Amplificadores operacionais: fundamentos e aplicações**. McGraw-Hill, 1988.
- FLEMING, J. A. **Instrument for converting alternating electric currents into continuous currents**. US Patent 803.684, 1905.
- MANCINI, R. **Op Amps for Everyone**. Texas Instruments, 2002.
- VERHOEVEN, A. J.; VAN STAVEREN, A.; MONNA, G. L. E.; KOUWENHOVEN, M. H. L.; YILDIZ, E. **Structured electronic design: negative-feedback amplifiers**. Springer Netherlands, 2003.



MEDIÇÃO DA VELOCIDADE DE EXECUÇÃO DO TREINAMENTO RESISTIDO UTILIZANDO UM ACELERÔMETRO TRIAXIAL

Mayara de Sousa¹, Leandro Schwarz², Jony Laureano Silveira³, Wladimir Kulkamp⁴,
Jonathan Ache Dias⁵, Noé Gomes Borges Júnior⁶

Resumo: Um dos fatores determinantes para a correta execução do treinamento resistido é a determinação da resistência. A fadiga criada pela resistência tem relação direta com a velocidade de execução do exercício. *Encoders* lineares atualmente utilizados para este tipo de medição não são práticos, possuem erros associados com a resposta em velocidade e não realizam a medição com outros graus de liberdade além do eixo vertical. Neste sentido, este trabalho objetiva o desenvolvimento e teste de um sistema que meça a velocidade de execução de exercícios resistidos utilizando um acelerômetro triaxial. O sistema adquire a aceleração, calcula a velocidade e armazena estes dados em um cartão SD.

Palavras-chave: Treinamento resistido. Acelerômetro. Fadiga. Programa de treinamento.

Abstract: One of the determining factors for the correct execution of resistance training (RT) is the determination of the resistance; the fatigue generated by the resistance has a direct relation to the execution speed of the exercise. Linear encoders currently used for this type of measurement, are not practical, have errors associated with the response speed and do not perform measurements on other degrees of freedom beyond the vertical axis. In this sense, this work aims the design and testing of a system that measures the speed of execution of the RT using a triaxial accelerometer. The system acquires the acceleration, calculates the speed, and stores these data on a SD card.

Keywords: Resistance training. Accelerometer. Fatigue. Training programs.

¹ Acadêmica do Curso Superior de Tecnologia em Sistemas Eletrônicos – campus Florianópolis – IFSC <mayarasousa2005@yahoo.com.br>.

² Professor do DAELN – campus Florianópolis – IFSC <schwarz@ifsc.edu.br>.

³ Professor do DAELN – campus Florianópolis – IFSC <jony@ifsc.edu.br>.

⁴ Professor do CEFID – UDESC <wkulkamp@hotmail.com>.

⁵ Doutorando do Programa de Pós-Graduação em Educação Física da UFSC <jonathanache@gmail.com>.

⁶ Professor do CEFID – UDESC <noe.borges@udesc.br>.

1. INTRODUÇÃO

O trabalho do profissional de educação física nas academias de musculação e similares compreende prescrever programas de exercícios para clientes e monitorar sua atividade física. A execução correta do exercício prescrito, bem como a verificação da sua eficácia é realizada visualmente. Assim, a maioria das academias de musculação não emprega um método objetivo para avaliar a eficácia do treinamento. Em muitos casos, a verificação visual é prejudicada pelo número excessivo de tarefas que o profissional tem que realizar; se o número de clientes no treinamento é grande, é difícil para o profissional acompanhar o

treinamento de todos os usuários de forma adequada.

A verificação da eficácia do treinamento pode ser realizada através da detecção do ponto de fadiga durante a execução do exercício. Existem dois métodos clássicos para avaliar a fadiga muscular durante o treinamento resistido (TR): avaliação subjetiva, que não usa qualquer outro dispositivo além do método observacional, isto é, visualmente, e a avaliação objetiva, que usa um dispositivo eletromecânico, geralmente um *encoder* linear para medir a velocidade da execução dos exercícios.

O método observacional depende da experiência e da percepção do profissional de educação física para determinar visualmente as

mudanças sutis na velocidade de execução do TR. Independentemente da capacidade técnica e experiência do profissional, o método em si é propenso a imprecisões na medição. *Encoders*, por sua vez, não só exigem o uso de fios, mas também restringem sua aplicabilidade a exercícios de movimento uniaxial. As imprecisões de ambos os métodos pode levar a falhas na avaliação clínica do indivíduo.

A partir destes equipamentos, instrumentos têm sido desenvolvidos, e, recentemente, acelerômetros têm sido utilizados, com vantagem particular no que tange à praticidade e à possibilidade de medir o deslocamento não só sobre o eixo vertical, mas nos três eixos (x, y, z). Assim, a presente pesquisa tem como objetivo desenvolver um dispositivo para detecção de fadiga exercícios usando um acelerômetro triaxial.

Um dos fatores determinantes para a correta execução do TR é a determinação da resistência. Se esta é menor do que o recomendado, o indivíduo não irá desenvolver seu treinamento de forma adequada e, por conseguinte, não entrará no estado de fadiga, se for excessivo, o indivíduo estará sujeito a lesões musculares, bem como possíveis danos ao sistema cardíaco. Portanto, a fadiga tem uma relação direta com a velocidade de execução do TR e é um recurso importante para avaliar a eficácia do treinamento.

Por conseguinte, o desenvolvimento de um dispositivo que meça a velocidade de execução do TR utilizando acelerômetros triaxiais é uma ferramenta prática importante para a avaliação da execução correta do treinamento.

Este trabalho tem como objetivo o desenvolvimento e ensaio de um sistema para medir a velocidade de execução do exercício do TR utilizando um acelerômetro.

2. PROGRAMAS DE TREINAMENTO RESISTIDO

2.1. Treinamento resistido

Treinamento de resistência, também conhecido como treinamento de pesos, é considerado como sendo essencial em qualquer programa de exercício, seja na prática focada em saúde, esporte ou estética. A prescrição de TRs é baseada no planejamento da quantidade de resistência (normalmente expressa em quilogramas – kg) que o indivíduo deve empurrar ou puxar e o número de repetições que devem ser realizadas com esta resistência. Diferentes números de repetições causam diferentes adaptações fisiológicas; se a resistência está abaixo do recomendado, o indivíduo não irá desenvolver seu treinamento de forma adequada e, portanto, não entrará no estado de fadiga; se a resistência for

excessiva, o indivíduo estará propenso a lesões musculares, bem como possíveis danos ao sistema cardíaco. Por conseguinte, o programa de TR pode ser concebido visando o desenvolvimento da força muscular, hipertrofia (aumento da massa muscular) e/ou potência muscular (ACSM, 2009).

Recentemente, o controle da velocidade de execução das repetições passou a ser entendido como fundamental para a prescrição de TRs; diferentes adaptações fisiológicas estão relacionadas com o exercício em diferentes velocidades, mesmo porque a resistência e a velocidade de execução são inversamente proporcionais. Além disso, existe uma queda não proposital na velocidade de execução quando a última repetição possível numa determinada série (conjunto de repetições de um exercício realizado sem repouso) se aproxima. Os mecanismos de fadiga responsáveis por esta redução na velocidade do movimento podem ter origem central (ou neural) ou periférica (muscular) (BIRD, 2005).

A fim de identificar o momento em que a velocidade de execução de cada repetição dos exercícios diminui, Bosco *et al.* (1995) desenvolveram um instrumento chamado “*biorobot*”, com base em um equipamento terapêutico. Este equipamento utiliza um *encoder* linear com mecanismo retrátil ligado com um cabo para a ponta da barra de elevação ou para as placas das máquinas de exercício. O deslocamento vertical da carga é detectado pelo *encoder* e processado por um microcontrolador, fornecendo os dados sobre a velocidade média, a potência média e a aceleração do movimento (TOUS, 1999).

Vários outros equipamentos foram desenvolvidos usando transdutores lineares baseados no equipamento descrito por Bosco *et al.* (1995), mas o recente uso de acelerômetros triaxiais abre um novo conjunto de possibilidades, com vantagem particular no que diz respeito à praticidade e à possibilidade de medir a velocidade do movimento não se limitam a um eixo.

Portanto, a construção e validação de instrumentos práticos capazes de fornecer informações sobre a velocidade de cada repetição do TR é um instrumento válido para a área de Educação Física, bem como outras áreas das ciências do movimento humano, como reabilitação após a cirurgia ou o efetivo treinamento de atletas de alto nível.

2.2. Potência muscular

A potência muscular é a capacidade de produzir força muscular rapidamente para realizar uma atividade física específica. Ela é determinada pelo produto da curva de velocidade *versus* força (SCHMIDTBLEICHER, 1992).

A medição da potência muscular é essencial para a determinação da capacidade de treinamento de um indivíduo. Embora seja comumente utilizada para analisar a necessidade de rápida produção de força no esporte (SALE e NORMAN, 1991), a medição da potência muscular e da força muscular são variáveis importantes para avaliar as capacidades e limitações de um indivíduo para realizar tarefas cotidianas.

A maioria dos métodos de cálculo da potência muscular é realizada através da medição do tempo que se leva para deslocar uma massa através de uma distância vertical, portanto, a força muscular medida é afetada pela contribuição de outros músculos individuais ou outros grupos musculares.

A medição pode ser feita em laboratório, utilizando dinamometria isocinética. O teste isocinético é mais eficiente para a determinação da potência muscular a uma velocidade em particular, mas é ineficaz para replicar alguns movimentos das articulações.

O método chamado de “relação força-massa isoinercial” realiza a medição da potência muscular e da força muscular enquanto o indivíduo move uma massa constante. O método envolve um aparelho com um tubo preso em um trilho que restringe o seu movimento apenas na direção vertical, com um *encoder* rotativo ligado à barra para medição da velocidade.

A utilização de acelerômetros para medir a potência muscular foi proposto por Thompson e Bembem (1999). Eles aliam a capacidade de medição instantânea da aceleração durante o movimento com o baixo custo e pequeno tamanho dos dispositivos, e concluíram que era possível medir a força muscular instantaneamente (aceleração vezes massa) e a potência muscular através da velocidade em virtualmente qualquer tipo de exercício.

3. CONCEITOS FÍSICOS

3.1. Acelerometria

Um acelerômetro é um dispositivo eletrônico para medir a aceleração. A aceleração é geralmente medida em força-G.

Se um acelerômetro é posicionado em repouso em relação a um referencial inercial na superfície da Terra, ele irá indicar 1 G apontando para baixo, porque os pontos da superfície da Terra estão sempre acelerando para o seu centro. Um acelerômetro caindo sem resistência do ar registraria aceleração zero.

Se é importante a adquirir a aceleração relativa, isto é, a aceleração de um objeto em relação à Terra, deve ser subtraído o efeito da gravidade e o erro causado pela rotação da Terra deve ser corrigido.

Einstein, em seu Princípio da Equivalência (Einstein *et al.* 1920), afirmou que “os efeitos da gravidade sobre um objeto são indistinguíveis de aceleração”.

A aceleração é medida no SI em “metros por segundo ao quadrado” (m/s^2) e no sistema CGS em galileo (Gal), mas é popularmente conhecido em termos de força-G.

É necessário conhecer o valor da gravidade local para medir corretamente a aceleração de um objeto. Portanto, uma calibração deve ser realizada com o valor medido pelo dispositivo em repouso (ANALOG DEVICES, 2008), ou com um modelo da gravidade local.

A fim de obter a posição, uma integral dupla deve ser aplicada ao sinal. A integração dupla também pode ser realizada na forma de uma integração simples realizada duas vezes. A primeira integração gera as informações de velocidade, e a segunda integração gera as informações de posição (SEIFERT e CAMACHO, 2007).

A aceleração é a taxa de variação da velocidade de um objeto, isto é, a aceleração é a derivada da velocidade. Ao mesmo tempo, a velocidade é a taxa de mudança da posição, isto é, a velocidade é a derivada da posição. Portanto, se a aceleração de um objeto é dada, é possível calcular a velocidade integrando a sua aceleração ao longo do tempo, como mostrado em (1).

$$\vec{v}(t) = \int \vec{a}(t) \cdot dt \quad [1]$$

Uma vez que a velocidade é a derivada da posição, é também possível calcular a função da posição através da integral, conforme mostrado em (2).

$$\vec{s}(t) = \int \vec{v}(t) \cdot dt \quad [2]$$

Se a informação de velocidade não é necessária, a posição pode ser calculada diretamente através da aceleração, como demonstrado em (3).

$$\vec{s}(t) = \iint \vec{a}(t) \cdot dt \quad [3]$$

3.2. Acelerômetros

Conceitualmente, um acelerômetro comporta-se como uma massa amortecida em uma mola. Se o acelerômetro é submetido a uma aceleração, a massa move-se para o ponto onde a mola é capaz de acelerar com a mesma intensidade que o dispositivo. O deslocamento é então medido para dar a aceleração.

Comercialmente, acelerômetros piezelétricos consistem em componentes, piezoresistivos ou capacitivos, que convertem o movimento mecânico em eletricidade. Acelerômetros piezelétricos podem ser constituídos de cerâmicas piezelétricas ou

cristais individuais, como turmalina e quartzo. Sua principal vantagem se reflete no desempenho superior em altas frequências, baixo peso e ampla faixa de temperatura de operação. Acelerômetros piezelétricos são principalmente indicados para a medição de choques mecânicos.

Os acelerômetros modernos, na maioria dos casos, são dispositivos MEMS (*Micro Electro-Mechanical Systems*), geralmente constituídos com uma massa sísmica em uma viga em balanço. Acelerômetros capacitivos são uma espécie de MEMS que conseguem um desempenho superior em baixas frequências, com alta estabilidade e linearidade.

Sob a influência de acelerações externas, a massa sísmica desvia de sua posição neutra; esta deflexão é então medida. Mais frequentemente, o parâmetro medido é a capacitância entre um conjunto de vigas fixas e um conjunto de vigas móveis ligadas à massa sísmica. Este método é simples, confiável e de baixo custo. Piezoresistores integrados nas molas podem ser utilizados para detectar a deformação e, portanto, o desvio.

Outro tipo de acelerômetro MEMS, muito menos comum, contém um pequeno aquecedor no fundo de uma cúpula muito pequena, que aquece o ar no interior da cúpula para fazê-lo subir. Um termopar no topo determina em que parte da cúpula o ar quente chega, e a diferença de temperatura do centro é a medida da aceleração aplicada ao sensor (PARALLAX, 2012).

Os acelerômetros MEMS mais comuns são projetados para operar em apenas uma dimensão. Pela integração de dois dispositivos perpendiculares entre si em um único *chip* é possível criar um acelerômetro capaz de operar em dois eixos. Ao adicionar um terceiro dispositivo perpendicular ao plano, um acelerômetro triaxial pode ser desenvolvido. Esta combinação tem sempre um desalinhamento muito menor do que três elementos discretos combinados da mesma maneira.

4. MATERIAIS E MÉTODOS

O equipamento foi desenvolvido no Instituto Federal de Educação Ciência e Tecnologia de Santa Catarina (IFSC), *campus* Florianópolis, e a coleta de dados foi realizada no Centro de Ciências da Saúde e do Esporte (CEFID) da Universidade do Estado de Santa Catarina (UDESC), em Florianópolis. O diagrama de blocos do equipamento desenvolvido é mostrado na Figura 1.

4.1. Alimentação

A alimentação é composta por uma bateria alcalina de 9 V, a qual precisa ser convertida para 3,3 V a fim de alimentar todos os elementos do

projeto, para isso, um regulador de tensão LDO (*Low DropOut*) foi empregado.

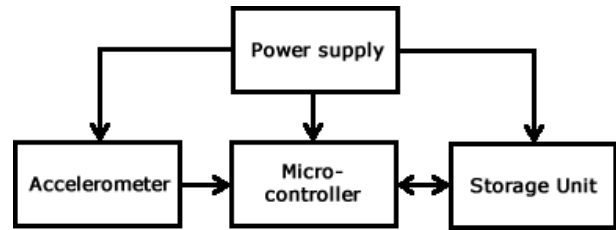


FIGURA 1 – Diagrama de blocos do equipamento.

O LDO selecionado foi o AMS1117CD da *Advanced Monolithic Systems*. Embora a corrente máxima consumida pelo circuito fique abaixo de 100 mA, o LDO escolhido é capaz de fornecer até 1 A. Este excesso é destinado a assegurar que o circuito tenha capacidade suficiente para alimentar as expansões futuras, por meio da adição de módulos de comunicação de rádio, tais como ZigBee ou Bluetooth.

4.2. Acelerômetro

O acelerômetro selecionado é o MMA7260Q da Freescale Semiconductor. Este dispositivo é um acelerômetro capacitivo de baixo custo que integra um filtro passa-baixa de um pólo usando capacitores chaveados, compensação de temperatura e seleção de sensibilidade, que permite a selecionar entre quatro valores (1,5 G, 2 G, 4 G e 6 G). O dispositivo também inclui o modo *sleep*, o que o torna ideal para eletrônicos portáteis alimentados a bateria (FREESCALE, 2012).

Uma vez que uma pequena diferença no posicionamento do acelerômetro, por exemplo, uma inclinação pequena em um avião, ou uma pequena inclinação vertical, provocada pela solda do dispositivo, pode causar erros na detecção, um módulo pronto foi empregado.

O DC-SS009 (Figura 2) é um módulo acelerômetro triaxial fabricado pela Sure Electronics. O módulo contém o acelerômetro MMA7260Q e também inclui três RC filtros passa-baixas para minimizar o ruído do *clock*. O módulo consome 3 μ A no modo *sleep* e 500 μ A quando ativo (SURE ELECTRONICS, 2012).

A saída do MMA7260Q é um sinal analógico, por isso, é necessário utilizar um conversor externo A/D ou um microcontrolador com conversor A/D integrado.

4.3. Microcontrolador

O ATmega328P é um microcontrolador de 8 bits baseado na arquitetura RISC avançada, pertencente à família AVR e de baixo consumo de energia.

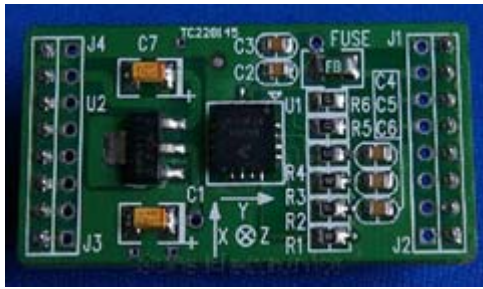


FIGURA 2 – Módulo DC-SS009.

Fonte: Modificado de SURE ELECTRONICS, 2012.

O ATmega328P alcança taxas que se aproximam de 1 MIPS por MHz porque é capaz de executar instruções poderosas em um único ciclo de *clock*, permitindo que o projetista do sistema otimize o consumo de energia em relação à velocidade de processamento (ATMEL, 2012). Um diagrama de blocos do microcontrolador é mostrado na Figura 3.

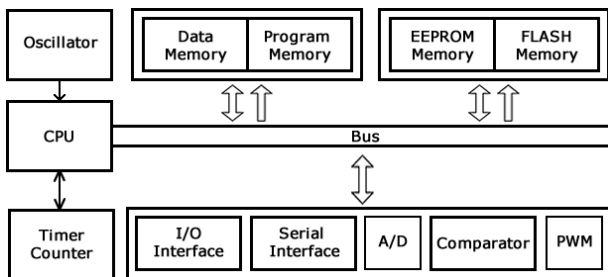


FIGURA 3 – Diagrama de blocos do microcontrolador.

O microcontrolador possui um conversor A/D multiplexado em seis canais. O sistema, portanto, utiliza quatro canais; três para monitorar os canais X, Y e Z e um para o controle da carga da bateria.

4.4. Unidade de armazenamento

Vários tipos de unidades de armazenamento removíveis estão disponíveis, tais como *pen-drives*, discos rígidos externos, e cartões de mídia. Durante o desenvolvimento do projeto, o uso de cartões de memória mostrou-se a solução com a melhor relação custo-benefício porque, ao contrário dos dispositivos USB, que necessitam de controladores externos, eles requerem apenas um conector na placa.

O MultiMediaCard (MMC) é um cartão de memória *flash* padrão. Foi criado em 1997 pela SanDisk e pela Siemens AG, e é muito menor do que os sistemas anteriores, como o CompactFlash. O MMC originalmente utiliza uma interface serial de 1-bit, mas versões mais recentes da especificação permitem transferências de 4 ou 8 bits de cada vez. O MMC é menos comum que o cartão SD (*Secure Digital*), mas ainda tem uso significativo porque MMCs podem ser usados na maioria dos

dispositivos que suportam cartões SD (JEDEC, 2012).

O cartão SD é um padrão de armazenamento portátil amplamente utilizado em aplicações móveis. O nome é devido à sua característica de armazenar dados de direitos autorais assegurando um elevado nível de proteção contra a cópia ilegal.

Os cartões SD comunicam-se usando SPI (*Serial Peripheral Interface*), um barramento de comunicação síncrona *full-duplex* que permite a comunicação entre um dispositivo mestre e vários dispositivos escravos. Semelhante ao protocolo mestre-escravo normal, o mestre ativa um dispositivo escravo e inicia a comunicação (MICROCHIP, 2012).

5. RESULTADOS

5.1. O sistema desenvolvido

A fim de avaliar a validade da utilização de acelerômetros para medir a velocidade de exercícios em RTs, um protótipo foi construído. Ele inclui um módulo acelerômetro DC-SS009, um módulo de cartão SD e um microcontrolador ATmega328. Os dados de aceleração dos três eixos são amostrados a 100 amostras por segundo, resultando em um período de, aproximadamente, 10ms entre cada amostra.

O protótipo mede 85 mm de comprimento e 70 mm de largura, e pesa 163,8 g, portanto, sua interferência na carga do exercício pode ser virtualmente ignorada.

5.2. Teste de campo

Após o protótipo ser conectado à máquina de exercícios, um voluntário iniciou uma série de exercícios de puxada reta. Os dados coletados foram armazenados no cartão SD para pós-processamento utilizando um *software* de cálculo matemático.

A aceleração foi medida em unidades de conversão. No gráfico mostrado na Figura 4, é possível observar um ruído de alta frequência, especialmente no início e no fim do teste.

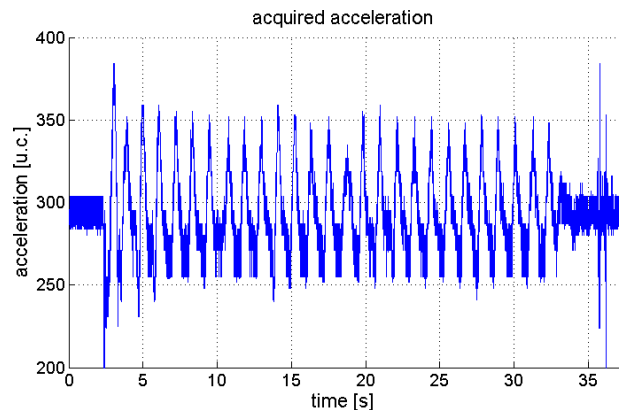


FIGURA 4 – Curva de aceleração em função do tempo de um exercício resistido.

Para suprimir o ruído de alta frequência, foi aplicado um filtro média-móvel de três amostras, resultando no gráfico mostrado na Figura 5. O filtro média-móvel é uma espécie de filtro passa-baixas, que objetiva minimizar a diferença entre amostras consecutivas.

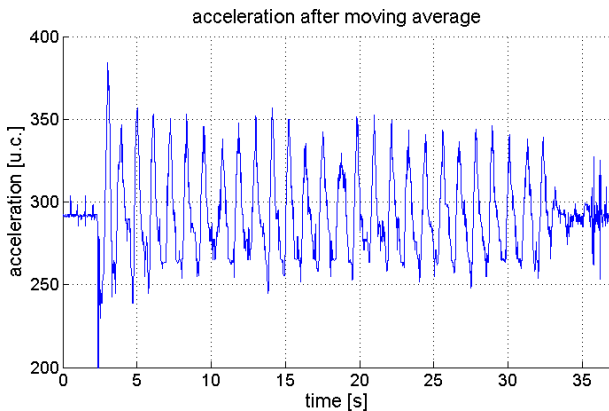


FIGURA 5 – Curva de aceleração em função do tempo após a filtragem com média-móvel.

Para traduzir as informações adquiridas em valores físicos de aceleração, é necessário converter os valores das unidades de conversão para metros por segundo ao quadrado. Isto é feito considerando a resolução do ADC, a referência de tensão do ADC, a sensibilidade do acelerômetro e o valor inicial do sistema de calibração. Assim, o efeito da gravidade sobre o eixo Z pode ser calculado e subtraído, resultando no gráfico da Figura 6.

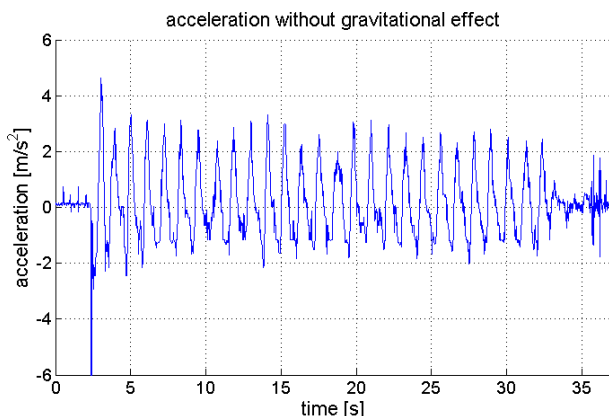


FIGURA 6 – Curva de aceleração em função do tempo após a compensação da gravidade.

De acordo com a Equação 1, a velocidade é a integração de aceleração em função do tempo, por conseguinte, para calcular a velocidade, foi utilizado o método trapezoidal para integrar o sinal de aceleração. A velocidade resultante foi então filtrada para compensar os efeitos da conversão e aquisição de ruído e as vibrações no sistema de aquisição. O sinal de velocidade após o processamento é mostrado na Figura 7.

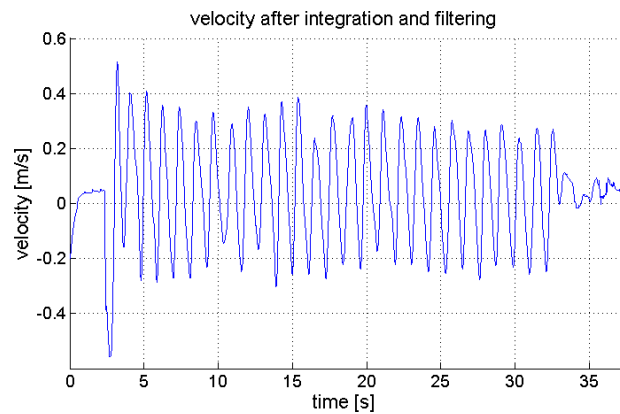


FIGURA 7 – Curva de velocidade em função do tempo após processamento.

6. CONCLUSÃO

O equipamento desenvolvido é pequeno, leve e, portanto, não interfere com a execução do exercício. As curvas mostram que o equipamento apresenta-se como uma alternativa viável para medir a velocidade de execução dos exercícios resistidos.

A miniaturização do equipamento permitirá o uso de baterias menores que possuem maior capacidade, por exemplo, baterias de lítio-íon.

Como uma alternativa, sugere-se substituir o módulo SD por uma interface de comunicação sem fio, tal como Bluetooth ou Zigbee, para transmitir os dados para uma estação de recepção, que será responsável pelo armazenamento e processamento dos dados. Desta forma, uma rede de comunicação com vários dispositivos pode ser criada.

A transmissão de dados a um computador e a criação de uma interface de computador para visualização e monitoramento da velocidade de execução do exercício, ajudará o profissional de educação física e pesquisadores que desejam estudar a eficácia da prescrição de exercícios de resistência.

REFERÊNCIAS

- ACSM. **Position stand: Progression models in resistance training for healthy adults.** Med. Sci. Sports Exerc, vol. 41, n. 3, pp. 687-708, 2009.
- ANALOG DEVICES. **Accelerometer Design and Applications.** 2008.
- ATMEL. **ATmega328P Datasheet.** Disponível em <<http://www.atmel.com>>. Acessado em 12 mai. 2012.
- BIRD, S.; TARPENNING, K. M.; MARINO, F. E., **Designing resistance training programmes to enhance Muscular fitness: A review of the acute programme variables.** Sports Med, vol. 35, n. 10, pp. 841-851, 2005.

BOSCO, C.; BELLI, A.; ASTRUA, M.; TIHANYI, J.; POZZO, R.; KELLIS, S.; TSARPELA, O.; FOTI, C.; MANNO, R.; TRANQUILLI, C. **A dynamometer for evaluation of dynamic muscle work**. Eur. J. Appl. Physiol., v. 70, p. 379-386, 1995.

EINSTEIN, A.; LAWSON, R. W.; GEROCH, R.; CASSIDY, D. C. **Relativity: The Special and General Theory**. New York: Henry Holt, 168 p., 1920.

FREESCALE. **MMA7260 Datasheet**. Disponível em <<http://www.freescale.com>>. Acessado em 13 mai. 2012.

JEDEC. **MultiMediaCard (MMC) Electrical Standard, Standard Capacity**. Jedec Standard JESD84-B41, 2007.

MICROCHIP. **SPI – Overview and Use of the PICmicro Serial Peripheral Interface**. Disponível em <<http://www.microchip.com>>. Acessado em 10 mai. 2012.

PARALLAX. **Accelerometer - Getting Started**. Disponível em <<http://www.parallax.com>>. Acessado em 12 mai. 2012.

SALE, D. G.; NORMAN, R. W. **Testing strength and power. Physiological testing of the high-performance athlete**. pp. 21-106, 1991.

SCHMIDTBLEICHER, D. **Training for power events**. Strength and power in sport, vol. 3, 1992.

SEIFERT, K.; CAMACHO, O. **Implementing Positioning Algorithms Using Accelerometers**. Freescale Semiconductor Application Note AN3397, 2007.

SURE ELECTRONICS. **DC-SS009 Datasheet**. Disponível em <<http://www.sureelectronics.net>>. Acessado em 11 mai. 2012.

THOMPSON, C. J.; BEMBEN, M. G. **Reliability and comparability of the accelerometer as a measure of muscular power.**, Medicine & Science in Sports & Exercise, vol. 31, n. 6, pp. 897-902, 1999.

TOUS, J.; **Nuevas tendencias en fuerza y musculación**. Barcelona: Ergo, 1999.



DETECTOR DE FRENAGENS E COLISÕES VEICULARES

Gustavo Guimarães Silva¹, Kamila Santos Hinckel²

Resumo: O presente artigo é resultado do Projeto Integrador 3 do Curso Superior de Tecnologia em Sistemas Eletrônicos e trata de uma espécie de caixa preta para veículos automotivos. São determinados possíveis eventos que podem ocorrer em um carro (como batidas, frenagens, arrancadas etc.) e estes dados são armazenados em uma memória juntamente com o respectivo horário e data do evento. Além do armazenamento de dados, o acionamento de atuadores é efetuado (como pisca alerta, air-bag etc), estes são executados a fim de evitar danos graves aos passageiros do veículo em uma determinada circunstância de trânsito. Os eventos, depois de armazenados na memória do equipamento podem ser verificados pelo usuário através de um computador. Isto é feito via conexão serial, onde configurações de data/hora também podem ser ajustadas. Um importante componente no projeto é o acelerômetro, que capta as variações de aceleração do veículo, as quais são interpretadas por um *firmware* elaborado no microcontrolador AVR em programação C e através de conversores A/D os eventos são detectados e armazenados na memória EEPROM do microcontrolador. Para fornecer as informações de data e hora um circuito integrado DS1307 foi utilizado. As colisões e ações que ocorrem no veículo são demonstradas através de alertas luminosos implementados com LED's.

Palavras-chave: Acelerômetro. Microcontrolador. Sensor.

Abstract: *This article is the result of the Project Integrator 3 of Course of Technology in Electronic Systems and is a kind of a black box for vehicles, where certain events that occur with a car (such as hits, braking, torn, etc.) are stored in a memory with its time and date, in addition to storage drives (like blinkers, airbag, etc.) are also performed in order to avoid the severity of a given traffic condition. The events were stored in the device memory can be viewed through a computer, connection, settings where the date /time can also be adjusted. The heart of the project is an accelerometer sensor that captures the variations in acceleration of the vehicle, which are interpreted by an AVR microcontroller firmware developed in and through A / D converters events are detected and stored in the EEPROM of the microcontroller to provide the date and time information a DS1307 integrated circuit was used. Collisions and actions that occur in the vehicle are shown via LEDs.*

Keywords: *Accelerometer. Microcontroller. Sensor.*

¹Graduando do Curso Superior de Tecnologia em Sistemas Eletrônicos do IFSC <gustavosilva123@hotmail.com>.

²Graduando do Curso Superior de Tecnologia em Sistemas Eletrônicos do IFSC <kamilash@hotmail.com>.

1. INTRODUÇÃO

A gama de projetos já realizados de alta complexidade e sofisticação e a imensidade de ideias que ainda podem ser colocadas em prática com o uso de um sensor acelerômetro servem como forte estimulante para elaboração de novos projetos baseados nesta tecnologia.

O principal objetivo do presente trabalho é o desenvolvimento de um detector de frenagens e

colisões veiculares. Este deve possuir um microcontrolador como núcleo e integrar outras tecnologias em ascensão, como o acelerômetro. O projeto abrange áreas de conhecimento como *Real Time Clock* (RTC), comunicação I2C, comunicação serial, conversores A/D, temporizadores, armazenamento de dados utilizando memória EEPROM e filtro de média móvel.

1.1. Justificativa

Avalia-se o tipo de desenvolvimento aqui relatado como um estimulante para a criação de novos projetos e a busca das tendências tecnológicas. Para isto, esta aplicação foi escolhida para o uso do sensor, tendo em vista uma possível análise de mercado e verificação da competitividade deste produto.

1.2. Objetivo Geral

Desenvolver um protótipo de circuito eletrônico que tenha a capacidade de detectar frenagens e colisões de um veículo automotivo e que utilize um microcontrolador.

1.2.1. Objetivos Específicos

- Pesquisar referências bibliográficas do funcionamento de um acelerômetro.
- Desenvolver o *firmware* do microcontrolador em linguagem C.
- Disponibilizar o armazenamento de dados em memória EEPROM.
- Disponibilizar o tempo real através de um RTC.
- Disponibilizar os dados para o usuário, no computador através de comunicação serial.
- Detectar colisões frontal e lateral, de frenagem brusca e de capotagem do veículo.

2. REFERENCIAL TEÓRICO

Para que fosse possível desenvolver o projeto, fez-se necessário uma pesquisa teórica prévia.

A seguir são abordados os principais assuntos relacionados ao desenvolvimento deste trabalho. Teorias que descrevem componentes, comunicações para implementação do projeto serão descritas como forma de adquirir um embasamento teórico.

2.1. Microcontroladores

Os microcontroladores são componentes que rapidamente ganharam o mercado de circuitos eletrônicos.

Segundo Lima (2009, p.3), microcontrolador é um sistema microprocessado com periféricos embarcados, tais como memória RAM e de programa, temporizadores e circuitos de *clock* embutidos.

O grande avanço dos microcontroladores deve-se ao fato de que estes possuem facilidade de uso e por terem, ao longo dos anos, sido aprimorados com diversas funcionalidades.

Estas funcionalidades disponibilizam ao desenvolvedor uma gama de projetos e possibilidades de aplicação do microcontroladores. As funcionalidades mais comuns são gerador interno independente de *clock*, memórias SRAM,

EEPROM e FLASH, temporizadores, comparadores analógicos, PWM, conversores A/D e D/A, RTC e diferentes tipos de interface de comunicação, tais como, USB, UART, I2C, CAN, SPI, JTAG (LIMA, 2009).

2.2. Comunicação de Dados

A comunicação de dados estuda as formas de envio de dados quando o dado enviado irá percorrer mais do que alguns milímetros em uma placa por exemplo. Alguns dados precisam ser enviados para equipamentos muitas vezes a quilômetros de distância. Com o aumento da distância entre a fonte e o destino, aumentam os problemas de distorção do sinal, perdendo precisão e inviabilizando um projeto.

Como regra, a taxa de transmissão máxima permissível de uma mensagem é diretamente proporcional a potência do sinal, e inversamente proporcional ao ruído. A função de qualquer sistema de comunicação é fornecer a maior taxa de transmissão possível, com a menor potência e com o menor ruído possível (CANZIAN, 2009, p.1).

Para que a comunicação exista, são necessários canais de comunicação, que podem ser estabelecidos por um fio, meio físico, ou sem fio, como radiofrequência, laser etc.

O canal de comunicação pode ser *half-duplex*, quando o meio de comunicação, físico ou não, faz a comunicação em duas direções, enquanto um dispositivo envia um dado o outro dispositivo pode apenas receber, os dados não podem ser enviados ao mesmo tempo pelos dois dispositivos.

Já a comunicação *full-duplex* possibilita a comunicação simultânea entre dois dispositivos, possibilitando o envio de dados dos dois dispositivos ao mesmo tempo (CANZIAN, 2009, p.2).

2.2.1. Comunicação Serial

Em geral um dado enviado é composto por um conjunto de bits, porém, para que esse conjunto de dados seja enviado serialmente, é necessário que cada bit seja enviado por vez, sequencialmente, cada bit representa uma parte do dado inicial, e ao final do envio os bits são rearranjados pelo receptor para compor novamente o dado inicial.

Como a comunicação é enviada bit por bit, o meio físico pode ser mais longo devido a características específicas do sinal.

A comunicação serial pode ser síncrona ou assíncrona.

Na comunicação síncrona, o *clock* do transmissor e do receptor deve estar sincronizados, em geral é enviado uma palavra de sincronismo antes do início da comunicação. Um exemplo de padrão que utiliza este tipo de comunicação é o I2C.

Já na comunicação assíncrona não há necessidade de sincronismo, pois os caracteres são transmitidos individualmente. O padrão RS232 utiliza comunicação serial assíncrona.

A taxa de transferência ou *baud rate* é a velocidade de transmissão dos bits, sendo medida a quantidade de transições por segundo. Outro dado importante a ser analisado na comunicação de dados é a eficiência da transmissão, ou seja, quantos bits de dados são enviados, sem contar com os bits de sincronismo, formatação, validação, entre outros.

Na Figura 1 tem-se um trem de *bits* sendo enviados serialmente. O pacote de dados é todo o *byte* transmitido, incluindo bits para início e fim de transmissão, ou seja, bits que não fazem parte da informação propriamente dita. Já os oito bits de informação são os dados que realmente serão utilizados pelo receptor.

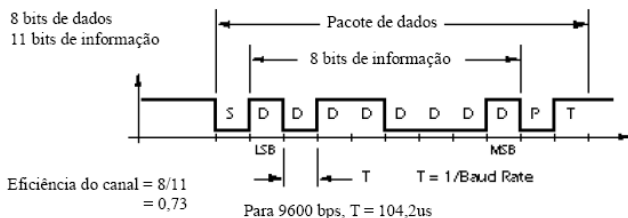


FIGURA 1 – Envio serial de *bits*

Fonte: <http://dee.feg.unesp.br>

2.3. Acelerômetro

O acelerômetro é um sensor que transforma a força da aceleração em sinais elétricos. O acelerômetro é capaz de medir forças estáticas como a gravidade ou forças dinâmicas geradas através do movimento.

Com a medição da aceleração em comparação com a gravidade, é possível descobrir o ângulo de inclinação do sensor em relação à Terra. Utilizando a medição de uma força dinâmica, é possível analisar o trajeto que o aparelho está se movimentando. Estas simples análises de angulação e aceleração podem gerar idéias para produtos muito úteis.

Grandes companhias como IBM e Apple estão utilizando acelerômetros em notebooks para detecção de queda livre e eventual proteção do disco rígido, este é desligado antes de ocorrer uma colisão provável com o chão.

Existem tipos diferentes para fabricação de um acelerômetro, o foco será no acelerômetro modelo MMA7331LC do fabricante Freescale, que utiliza como princípio de construção a tecnologia de micromáquinas independentes.

2.3.1. Acelerômetro modelo MMA7331LC

O funcionamento desta topologia de fabricação baseia-se na Segunda Lei de Newton, chamada lei do movimento.

A Figura 2 descreve este funcionamento: uma barra de silício é conectada a quatro ancoras; quando a barra de silício sofre uma aceleração ou uma desaceleração, ela sofre um deslocamento. (ZONTA, 2000).

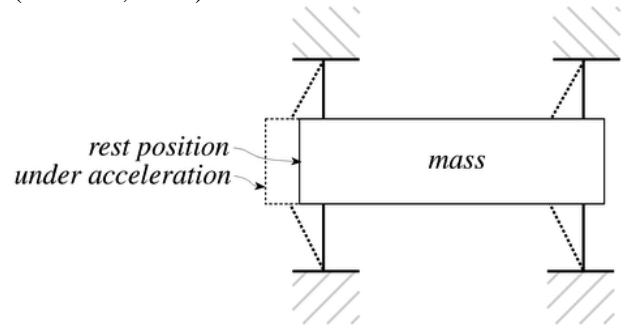


FIGURA 2 – Princípio de funcionamento

Fonte: <http://www.eletrica.ufpr.br>

Capacitores são utilizados para detectar o deslocamento desta barra. Na Figura 3 observam-se dois capacitores acoplados: as duas placas das extremidades são fixas e a placa do meio é móvel e conectada à barra de silício.

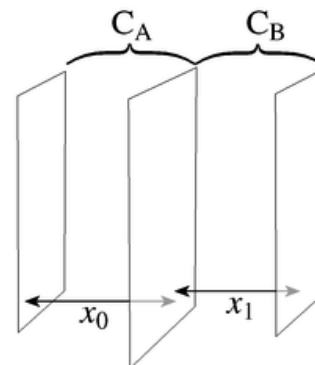


FIGURA 3 – Capacitores

Fonte: <http://www.eletrica.ufpr.br>

Segundo a folha de dados do componente (Freescale Semiconductor MMA7331LC Accelerometer, 2010), como a placa central se move conforme a aceleração, a distância entre as placas muda e o valor de cada capacitor irá modificar, conforme a equação dos capacitores (Equação 1).

$$C = \frac{A\epsilon}{D} \quad [1]$$

Onde:

A é a área das placas.

ϵ é a constante dielétrica do meio.
D é a distância entre as placas.

Como o valor das capacitâncias muda em relação à distância das placas, é possível detectar o deslocamento da barra e consequente aceleração.

Este modelo possui três eixos de detecção (X,Y,Z), isto é, estes valores são disponíveis nos pinos de saída Xout, Yout e Zout. Outra característica é a escolha entre duas diferentes sensibilidades que podem ser setadas através do pino *g-select*. Conforme a Tabela 1 é possível observar a sensibilidade de cada topologia.

TABELA 1 – Seleção de sensibilidade

g-Select	g-Range	Sensibilidade
0	4g	308mV/g
1	12g	83,6mV/g

Fonte: Freescale Semiconductor, 2010.

3. MATERIAIS E MÉTODOS

Como passo inicial para todo o projeto de pesquisa, foi feita uma pesquisa teórica em livros, artigos científicos e internet.

Com o embasamento teórico necessário construído, foi possível iniciar o desenvolvimento do projeto. Primeiro foi feito o diagrama de blocos do circuito e em seguida o digrama esquemático.

Com o diagrama esquemático em mãos, foi iniciado o processo da programação do microcontrolador. Primeiramente foi feito o diagrama de fluxo e depois o programa em C do microcontrolador. Em paralelo foram feitos testes em ambiente de simulação.

Após a validação do circuito, foi feito o *layout* da placa de circuito impresso (PCI). Esta foi confeccionada em fresa CNC. Os componentes foram então soldados e partiu-se para fase de testes práticos.

Nos testes práticos foram encontrados alguns erros do programa. Após estes *bugs* serem corrigidos, o circuito foi validado e o resultado foi o protótipo funcional.

4. RESULTADOS

O trabalho propunha o desenvolvimento de um protótipo de circuito eletrônico que, utilizando um acelerômetro, pudesse detectar frenagens e colisões de um veículo automotivo e também um microcontrolador.

O microcontrolador utilizado foi o ATMEGA168. O diagrama de blocos do circuito é apresentado na Figura 4.

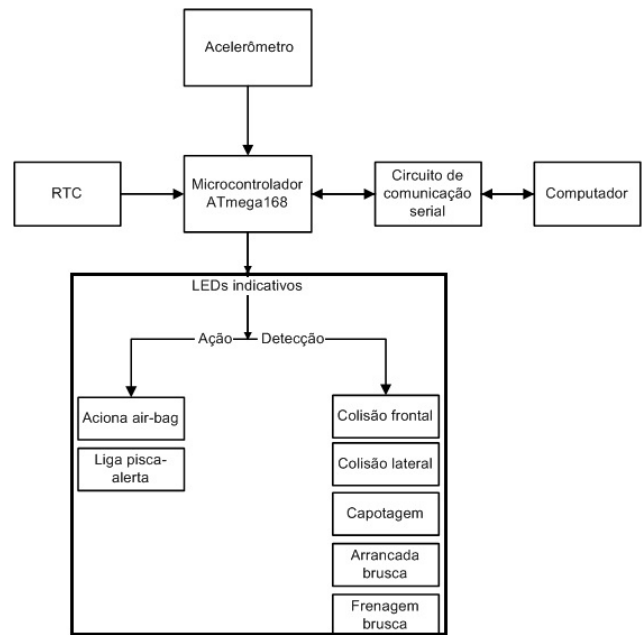


FIGURA 4 – Diagrama de blocos

O diagrama de fluxo descreve o funcionamento da programação do microcontrolador (Figura 5).

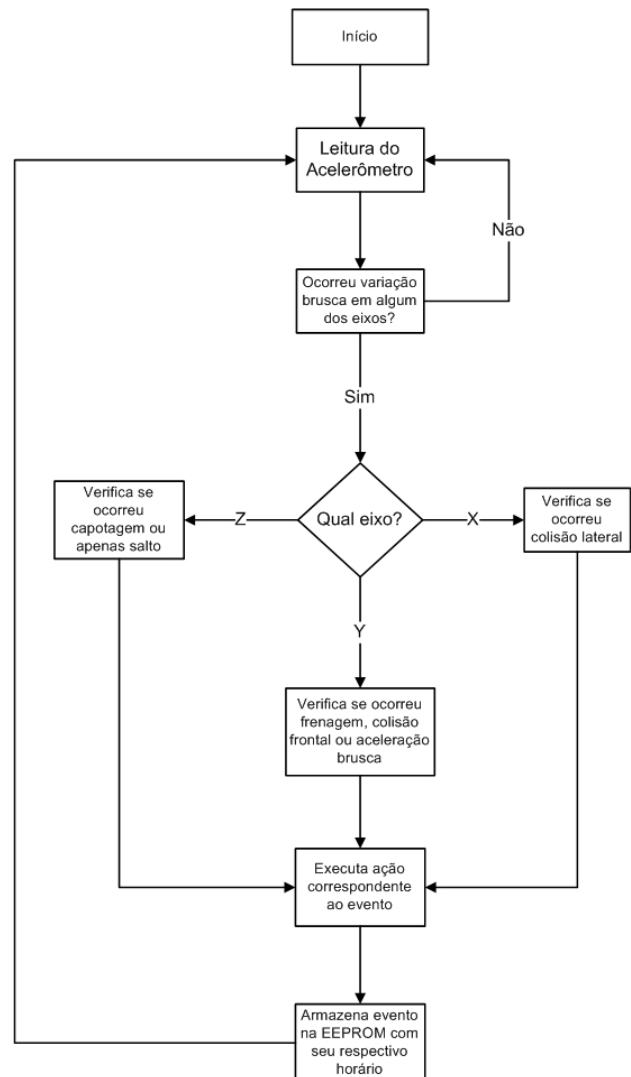


FIGURA 5 – Diagrama de fluxo

São determinados possíveis eventos que podem ocorrer em um carro (como batidas, frenagens, arrancadas etc.), e estes dados são armazenados em uma memória juntamente com o respectivo horário e data do evento.

Além do armazenamento de dados, o acionamento de atuadores é efetuado (como piscas-alerta, *air-bag* etc), estes são executados a fim de evitar danos graves aos passageiros do veículo em uma determinada circunstância de trânsito.

Os eventos, depois de armazenados na memória do equipamento, podem ser verificados pelo usuário através de um computador. Isto é feito via conexão serial (RS232), onde configurações de data/hora também podem ser ajustadas.

Um importante componente no projeto é o acelerômetro, que capta as variações de aceleração do veículo, as quais são interpretadas por um *firmware* elaborado no microcontrolador AVR em programação C e através de conversores A/D os eventos são detectados e armazenados na memória EEPROM do microcontrolador.

Para fornecer as informações de data e hora, um circuito integrado DS1307 foi utilizado. As colisões e ações que ocorrem no veículo são demonstradas através de alertas luminosos implementados com LEDs.

Na Figura 6 encontram-se os circuitos dos LEDs de detecção e ação, do botão de envio para serial, do sensor de batida e do filtro para o conversor A/D do microcontrolador.

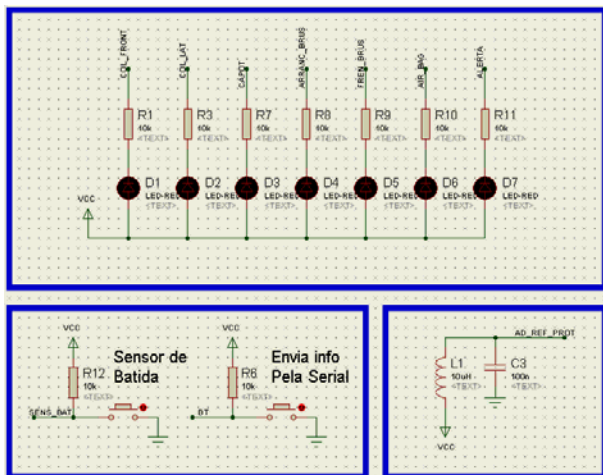


FIGURA 6 – Diagrama esquemático 1

Na Figura 7 encontram-se os circuitos do cristal externo, do RTC, do botão de *reset* e de um filtro capacitivo para o microcontrolador.

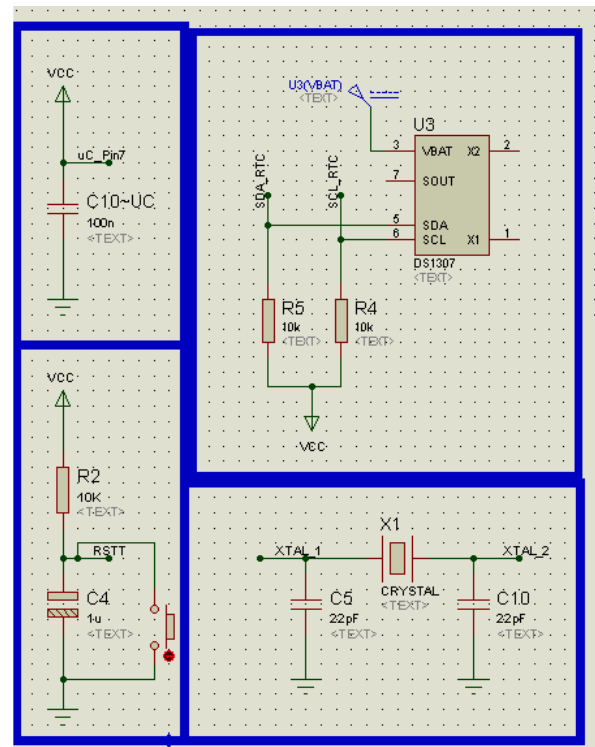
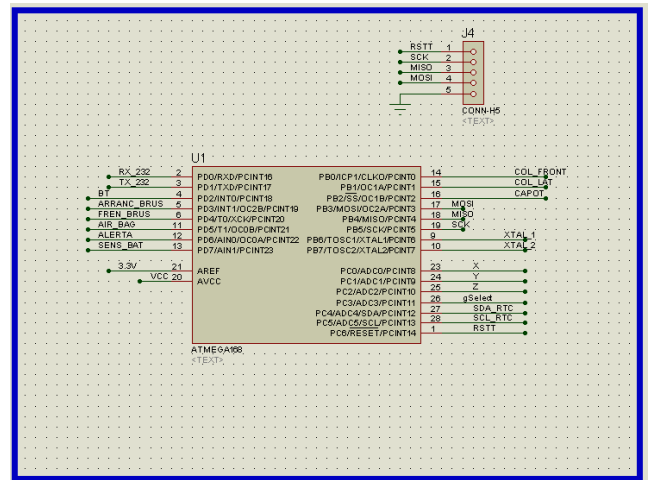


FIGURA 7 – Diagrama esquemático 2

No diagrama da Figura 8 estão os pinos utilizados do microcontrolador e barra pinos utilizados para gravação deste na placa.



A solução para este problema foi a implementação de um filtro de média móvel.

O filtro média-móvel usa uma janela móvel de J amostras para calcular a média de uma sequência de dados. Este cálculo é feito a cada instante de tempo.

5. CONSIDERAÇÕES FINAIS

Após o término do projeto, que compreendeu pesquisa teórica e aplicação prática, os objetivos propostos foram concluídos.

Foi desenvolvido um protótipo que tem a capacidade de detectar frenagens e colisões de um veículo automotivo com a utilização de um microcontrolador.

Os resultados alcançados foram satisfatórios e dentro do programado.

O funcionamento do acelerômetro foi compreendido, o programa do microcontrolador foi desenvolvido em linguagem C.

O microcontrolador utilizado foi o ATMEGA168, todos os seus pinos foram ocupados e foram utilizadas as seguintes funcionalidades deste: conversão A/D, temporizador, transmissão e recepção de dados serial utilizando protocolos RS232 e I2C, armazenamento de dados em EEPROM. Além disso, foi utilizado um RTC e um acelerômetro como circuitos externos ao microcontrolador. Desta forma o projeto concluiu seus objetivos específicos e também objetivo de um projeto integrador, nos moldes preconizados pelo Curso Superior de Tecnologia em Sistemas Eletrônicos.

Ao final do projeto, foi possível detectar colisões frontal e lateral, frenagem brusca e capotagem do veículo.

A equipe entende que, com uma ideia simples, vários conceitos relativos à eletrônica podem ser levantados e estudados, enriquecendo o conhecimento e propósito do trabalho acadêmico.

REFERÊNCIAS

- CANZIAN, Edmur. **Comunicação Serial – RS232**. 2009.
- CNZ Engenharia e Informática Ltda, São Paulo. **Comunicação Serial**. Disponível em: http://www.capriconsultorios.com/Aula4-Comun_serial.pdf. Acesso em: 15 mai. 2011.
- Comunicação Serial**. Disponível em: http://dee.feg.unesp.br/Disciplinas/SEL3103/PDF/microp_cap9-Serial.pdf. Acesso em: 15 mai. 2011.
- Freescall Semiconductor. **Datasheet MMA7331LC Accelerometer**, 2010.
- LIMA, Charles Borges de. **Os poderosos microcontroladores AVR**. Departamento de Eletrônica do IF-SC, Florianópolis, 2009.
- ZONTA, Giorgio Raphael. **Trabalho de Instrumentação Eletrônica**. Universidade Federal do Paraná, 2000. Disponível em: <http://www.eletrica.ufpr.br/edu/Sensores/2000/giorgio/Funcionamento.htm>. Acesso em: 20 mai. 2011.



MÓDULO DIDÁTICO PARA O ENSINO DE ELETRÔNICA DIGITAL

Mayara de Sousa¹, Jony Laureano Silveira², Leandro Schwarz³

Resumo: Este artigo objetiva demonstrar o desenvolvimento de um kit didático de eletrônica digital desenvolvido para suprir as necessidades das disciplinas de eletrônica digital do IF-SC. Foram realizadas pesquisas pelos equipamentos disponíveis no mercado e reuniões com os professores das disciplinas de modo a levantar as carências e necessidades das soluções comerciais. Com base nestes dados, foi proposto um kit didático de eletrônica digital composto pelos módulos considerados principais.

Palavras-chave: Eletrônica digital. Kit didático. Educação tecnológica.

Abstract: *This article demonstrates the development of an educational kit for digital electronics designed to meet the needs of the disciplines of digital electronics at IF-SC. There were carried out researches to know the commercially available solutions. The teachers of the subjects were also consulted in order to identify the requirements of this educational kit. Based on these data, there was proposed a kit containing the modules considered most useful to the digital electronics subject.*

Keywords: *Digital electronics. Didactic kit. Technology education.*

¹ Graduanda do Curso Superior de Tecnologia em Sistemas Eletrônicos do DAELN do IFSC <mayarasousa2005@yahoo.com.br>.

² Professor do DAELN, campus Florianópolis, do IFSC <jony@ifsc.edu.br>.

³ Professor do DAELN, campus Florianópolis, do IFSC <schwarz@ifsc.edu.br>.

1. INTRODUÇÃO

A prática e a experimentação em laboratório são partes importantes do aprendizado dos alunos (GIL, 2006), em especial nas disciplinas de eletrônica digital dos cursos de tecnologia.

Normalmente as práticas são efetuadas através do uso de um equipamento didático (Módulo Digital), o qual possui algumas funções integradas que facilitam a montagem, análise e o entendimento dos experimentos realizados. Entretanto, estes módulos são ferramentas generalistas, possuindo muitas funcionalidades que não são utilizadas durante as disciplinas e, pior, carecendo de outras funções de grande importância para a rápida montagem das atividades sugeridas.

Outro fator bastante limitante é o elevado custo do equipamento, o que impede sua aquisição em quantidades suficientes para os laboratórios; logo, faz-se necessário que os alunos formem grupos de dois a três participantes para a utilização do mesmo módulo. O elevado custo também impede a sua utilização nos períodos extraclasse, bem como sua disponibilização nos almoxarifados dos

departamentos, onde estes seriam necessários para os testes dos projetos integradores dos alunos.

Sendo assim, foi desenvolvido o projeto de um módulo didático para ensino de eletrônica digital de baixo custo e com as funcionalidades que são utilizadas durante as disciplinas.

2. FUNDAMENTAÇÃO TEÓRICA

Um sistema digital é um sistema no qual os sinais têm um número finito de valores discretos. Com esta característica, eles são mais fáceis de serem projetados, possuem maior exatidão, são menos afetados por ruídos e são mais adequados à integração. São assim a tecnologia mais utilizada pelos projetistas (TOCCI; WIDMER, 1998).

2.1. Módulo didático

O módulo digital consiste no arranjo de blocos lógicos digitais que facilitem a realização dos experimentos solicitados nas disciplinas. As disciplinas de eletrônica digital:

- Lógica Combinacional;
- Lógica Sequencial;
- Dispositivos Lógicos Programáveis;
- Sistemas Digitais.

2.1.1. Datapool 8410

O módulo digital 8410 (Figura 1) é ideal para aplicações básicas de eletrônica digital utilizando circuitos integrados TTL para implementação das funções lógicas do equipamento (DATAPOOL, 2011).



FIGURA 1 – Módulo digital Datapool 8410.

Fonte: DATAPOOL, 2011.

O Módulo Digital 8410 é equipado com:

- matriz de contatos com 1.100 pontos;
- 10 LEDs de monitoração;
- 10 chaves de entrada de dados do tipo alavanca;
- chave para seleção dos níveis lógicos das chaves para famílias TTL e/ou CMOS;
- gerador de onda quadrada, com saídas compatíveis com TTL e/ou CMOS, nas frequências simultâneas de 100 kHz, 10 kHz, 1 kHz, 100 Hz, 10 Hz, 1 Hz e 0,1 Hz;
- detector de níveis lógicos, com ponta de prova, para níveis lógicos baixo, alto, indeterminado, pulsante e aberto;
- fontes de alimentação protegidas de +5 V (3 A), -12 V (1 A) e +12 V (1 A).

Este módulo é comercializado pelo fabricante por R\$ 1.800,00. Juntamente com o módulo, são fornecidos os manuais de operação e manutenção e de teoria e prática.

2.1.2. Datapool 8810

O módulo digital 8810 (Figura 2) é recomendado para aplicações didáticas, em treinamento e aprendizagem dos mais avançados ramos da eletrônica moderna, sendo também um valioso auxiliar no projeto, montagem de testes de circuitos digitais e análogo-digitais (DATAPOOL, 2011).

Próprio para simulações reais, é equipado com matriz de contatos para desenvolvimento e

montagens de experimentos, com o manuseio direto dos componentes eletrônicos, objetivando o conhecimento prático destes dispositivos.



FIGURA 2 – Módulo digital Datapool 8810.

Fonte: DATAPOOL, 2011.

Ele incorpora fontes de alimentação, circuito decodificador, ponta de prova, chaves e LEDs.

Utiliza dispositivos lógicos programáveis e apagáveis (EPLD) para implementação das funções lógicas do equipamento, proporcionando maior confiabilidade.

O Módulo Digital 8810 é equipado com:

- matriz de contatos com 1.100 pontos, para desenvolvimento e montagens de experiências;
- fontes protegidas de +5 V (3 A), -15 V (1 A) e +15 V (1 A);
- chave de seleção TTL/CMOS (15 V), que atua sobre todos os sinais do equipamento;
- 10 chaves de entrada de dados, tipo alavanca, que, dependendo de seleção são compatíveis com níveis lógicos TTL e/ou CMOS;
- 10 LEDs de monitoração, para saída de dados;
- 2 *displays*/decodificadores de sete segmentos;
- detector de níveis lógicos, com ponta de prova, para níveis lógicos baixo, alto, indeterminado, pulsante e aberto, para a depuração do circuito em teste;
- gerador de onda quadrada, com saídas compatíveis com TTL e/ou CMOS, nas frequências simultâneas de 100 kHz, 10 kHz, 1 kHz, 100 Hz, 10 Hz, 1 Hz e 0,1 Hz.

O módulo 8810 é vendido pelo fabricante por R\$ 2.270,00. Juntamente com o equipamento, são fornecidos os manuais de Operação e Manutenção e de Teoria e Prática, além dos componentes para a

realização das experiências sugeridas no manual. Opcionalmente, pode ser adquirido o Curso de introdução em Dispositivos Lógicos Programáveis.

2.1.3. EXSTO XD 101

O módulo didático de eletrônica digital XD 101 (Figura 3) possui diversos recursos que permitem a realização de experiências e um melhor aprendizado. Juntamente com o módulo, são fornecidos todos os componentes necessários para a confecção das aplicações propostas no caderno de exercícios além de uma grande área de montagem que permite ao aluno a realização de diversas experiências.



FIGURA 3 – Módulo digital Exsto XD 101.

Fonte: EXSTO, 2011.

O Módulo Digital XD 101 é equipado com:

- fonte de alimentação, bivolt automática; +12 V (1 A), -12 V (1 A), +5 V (3 A) e ajustável de 0 a 12 V (0,5 A), com saídas protegidas contra curto e sobrecorrente;
- relés com contatos C, NA e NF;
- matriz de contatos com 2.200 pontos;
- 10 chaves liga/desliga retentivas NA para simulação de estados lógicos com LED indicador, compatíveis com os CIs TTL;
- 10 LEDs indicadores de estados lógicos compatíveis com a tecnologia TTL;
- 4 *displays* de sete segmentos;
- chaves pulsativas, sendo um tipo NA e outra tipo NF;
- detector de níveis lógicos, com ponta de prova, para níveis lógicos baixo, alto, aberto, pulsante e indeterminado;
- gerador de nível de tensão TTL e CMOS ajustável de 0 a 12 V;
- gerador de onda quadrada padrão TTL;
- potenciômetro de uso geral.

O preço de mercado para o módulo didáticos da EXSTO modelo XD101 é de R\$ 1.650,00.

2.1.4. EXSTO XD 201

O módulo didático de eletrônica digital XD 201 (Figura 4) possui diversos recursos que permitem a

realização de experiências e um melhor aprendizado. O módulo possui grande área de montagem que permite ao aluno a realização de diversos experimentos. Esse módulo acompanha também diversos cartões com experiências predefinidas, aumentando assim o aproveitamento do tempo de aula e reduzindo o risco de danos aos componentes.



FIGURA 4 – Módulo digital Exsto XD 201.

Fonte: EXSTO, 2011.

O Módulo Digital XD 201 é equipado com:

- fonte de alimentação;
- matriz de contatos de 1.100 pontos embutida no módulo;
- 2 relés com contatos C, NA e NF;
- 10 chaves liga/desliga retentivas NA para simulação de estados lógicos com LED indicador, compatíveis com os CIs TTL;
- 16 LEDs indicadores de estados lógicos (H, L e *tri-state*);
- 04 *displays* de sete segmentos;
- 8 chaves pulsativas sendo quatro baixo ativo e quatro alto ativo;
- 1 *buzzer* piezoelétrico;
- 2 chaves BCD de dois dígitos;
- 4 potenciômetros de uso geral;
- banco de capacitores cerâmicos e eletrolíticos;
- gerador de onda quadrada padrão TTL (0,1 Hz, 0,5 Hz, 10 Hz, 100 Hz, 1 kHz, 10 kHz, 100 kHz e 1 MHz).

O preço de mercado para o módulo didático da EXSTO modelo XD 201 é de R\$ 3.150,00.

3. MATERIAIS E MÉTODOS

Como o custo dos módulos digitais comerciais é elevado, e estes não possuem todas as funções desejadas, foi, então, desenvolvido um Módulo Didático para o Ensino de Eletrônica Digital.

Para contemplar este objetivo, inicialmente, realizou-se um estudo dos *kits* didáticos presentes nos laboratórios do IF-SC, com objetivo de verificar

quais circuitos fazem parte destes equipamentos e como estes funcionam.

Posteriormente, foi realizada uma consulta nas ementas de eletrônica digital dos cursos do IF-SC e de outras instituições de ensino, verificando-se como são abordados os assuntos referentes à eletrônica digital.

Outra pesquisa realizada focou os *kits* didáticos para eletrônica digital disponíveis no mercado, visando estudar suas características.

Em posse destes dados, foi realizada uma reunião com os professores de eletrônica digital do DAELN, com objetivo de divulgar a proposta e colher sugestões de melhoria do projeto. Estas informações possibilitaram o desenvolvimento de um plano de trabalho e a descrição das etapas a serem executadas.

A etapa que demandou a maior parte do tempo foi a de projeto e implementação, na qual foram projetados e implementados todos os módulos necessários à composição do módulo didático.

Após a implementação, os testes foram realizados com objetivo de verificar o funcionamento do mesmo.

O diagrama de blocos do equipamento proposto está representado na Figura 5.

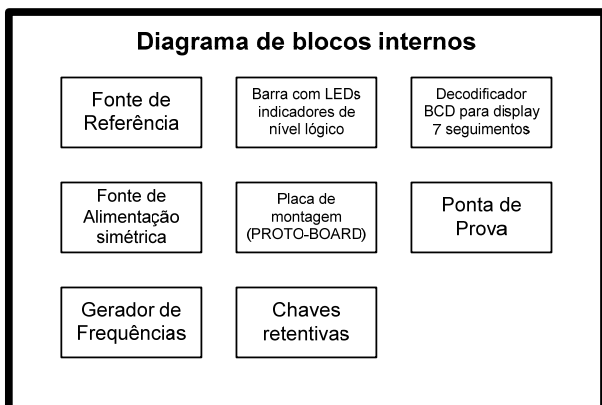


FIGURA 5 – Diagrama de blocos do módulo digital proposto.

O Módulo Digital proposto é equipado com:

- fonte de alimentação;
- área de prototipagem;
- fonte de tensão de referência ajustável;
- chaves retentivas;
- LEDs de sinalização;
- decodificadores para *display* de sete segmentos;
- gerador de frequências;
- ponta de prova.

4. RESULTADOS

Na sequência, é apresentado cada um dos módulos projetados.

4.1. Fonte de alimentação

A fonte de alimentação para o módulo digital foi concebida de modo a suprir alimentação aos circuitos digitais TTL e CMOS, além de permitir sua utilização para circuitos analógicos, tais como amplificadores operacionais, os quais necessitam de alimentação simétrica. Tendo este contexto em vista, projetou-se uma fonte de alimentação com as tensões +12 V, +5 V, -12 V e -5 V. O *layout* da placa de circuito da fonte de alimentação projetada está demonstrado na Figura 6.

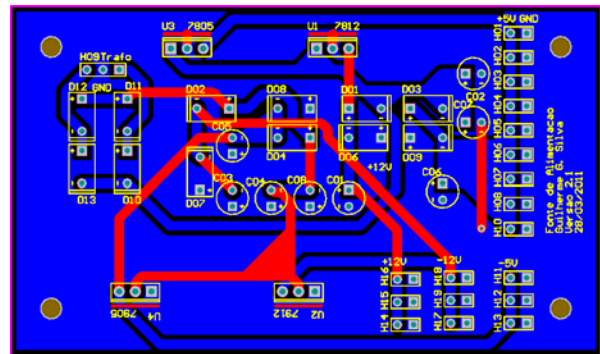


FIGURA 6 – Layout da fonte de alimentação do módulo digital desenvolvido.

A fonte é constituída de um transformador 220-110 V / 15+15 V (1 A), um circuito retificador formado por quatro diodos em configuração ponte completa, dois capacitores para diminuição do *ripple* e quatro reguladores de tensão (7805, 7812, 7905, 7912).

4.2. Área de prototipagem

A área de prototipagem é composta por duas matrizes de contatos de 640 contatos cada (totalizando 1280 contatos) posicionada acima das chaves e abaixo dos LEDs e *displays*, de modo a permitir a rápida montagem dos circuitos para teste em sala de aula.

4.3. Fonte de tensão de referência ajustável

De modo a proporcionar um melhor entendimento das tensões de nível lógico e da rejeição ao ruído dos sistemas digitais, além da possível utilização como referência de tensão para o circuito analógico, foi implementada uma fonte de tensão de referência ajustável na faixa de 0 a 18 V. A fonte possui dois potenciômetros para ajuste, sendo um para o ajuste grosso da tensão e outro para o ajuste fino (MALVINO; LEACH, 1987). O *layout* da placa do circuito projetado está demonstrado na Figura 7.

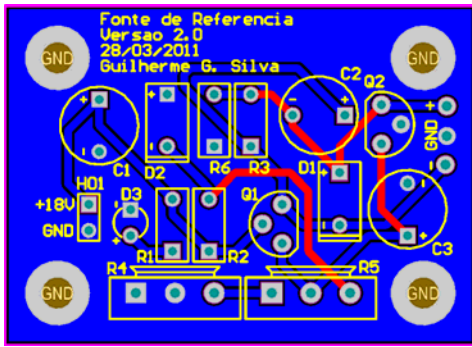


FIGURA 7 – *Layout* da fonte de referência de tensão ajustável do módulo digital desenvolvido.

4.4. Chaves retentivas

A entrada de dados é feita através de um barramento de chaves retentivas. As chaves retentivas comutam de nível lógico a cada acionamento e o mantêm até que a chave seja acionada novamente. O módulo digital foi composto de 10 chaves retentivas; todas possuindo sistema antirrepique, saída complementar e LEDs bicolores indicativos de estado lógico. O circuito antirrepique das chaves foi composto por portas NAND em configuração *latch* SR (TOCCI; WIDMER; MOSS, 2007). Os LEDs bicolores permitem a indicação visual do nível lógico da chave, sendo escolhida a cor vermelha para o nível lógico baixo e verde para o nível lógico alto. O *layout* do circuito impresso encontra-se na Figura 8.

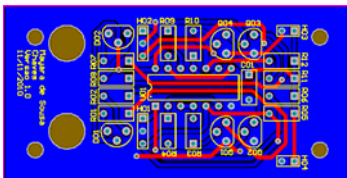


FIGURA 8 – *Layout* do barramento de chaves retentivas do módulo digital desenvolvido.

4.5. Barramento de LEDs de monitoração

A saída de dados é composta por dois blocos: o barramento de LEDs indicativos e *displays* de sete segmentos. O bloco de LEDs indicativos é formado por 10 LEDs que indicam os estados lógicos compatíveis com níveis TTL. Os LEDs possuem portas inversoras de modo a acender drenando corrente para a porta inversora. Os circuitos integrados TTL, devido ao estágio de *saída totem-pole*, permitem maior fluxo de corrente da saída em nível lógico baixo (dreno) que em nível lógico alto (fonte), permitindo, portanto, melhor acendimento neste modo (MENDONÇA; ZELENOVSKY, 2004). O *layout* do circuito está demonstrado na Figura 9.

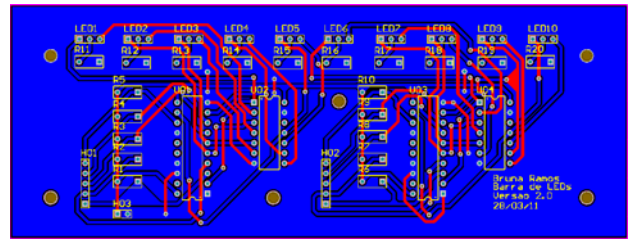


FIGURA 9 – *Layout* do barramento de LEDs de monitoração do módulo digital desenvolvido.

4.6. Bloco de *displays* de sete segmentos

O bloco de *displays* de sete segmentos é composto por dois *displays* de sete segmentos dotados de decodificadores BCD para sete segmentos. Este bloco permite ao aluno testar rapidamente a operação de contagem de contadores binários e BCDs, multiplicação e divisão por dois através de registradores de deslocamento e Unidades Lógico-Aritméticas (ULAs). O circuito foi dotado de decodificadores, blocos de espera para conexão com o barramento de dados (D0, D1, D2 e D3), espera para controle (RBI, RBO), espera para o ponto decimal e botão pulsátil para testes dos *displays* (LT) (SZAJNBERG, 1988). O *layout* da placa de circuito impresso referente a este bloco pode ser visualizado na Figura 10.

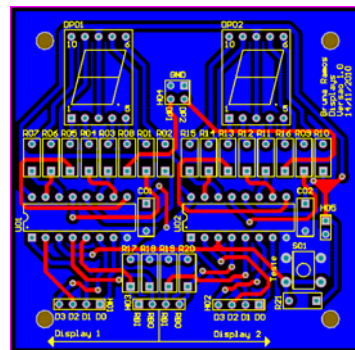


FIGURA 10 – *Layout* do bloco de *displays* de sete segmentos do módulo digital desenvolvido.

4.7. Gerador de frequências

O gerador de frequências foi implementado utilizando-se um CI 555 e dois 74390. O 555 é um circuito integrado composto de um *flip-flop* do tipo SR, dois comparadores simples e um transistor de descarga. Projetado para aplicações gerais de temporização, é um integrado de fácil aquisição no mercado de componentes eletrônicos.

O CI 555 é responsável por produzir a maior frequência do gerador, 10 kHz. Para tanto, faz-se necessário utilizá-lo na topologia astável, conforme ilustrado na Figura 11.

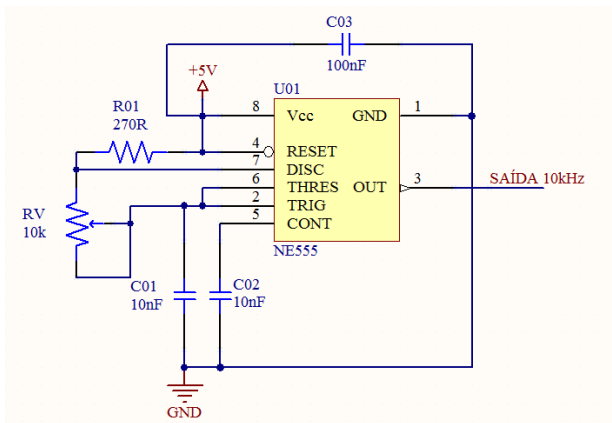


FIGURA 11 – 555 em topologia astável para gerar a frequência de 10 kHz.

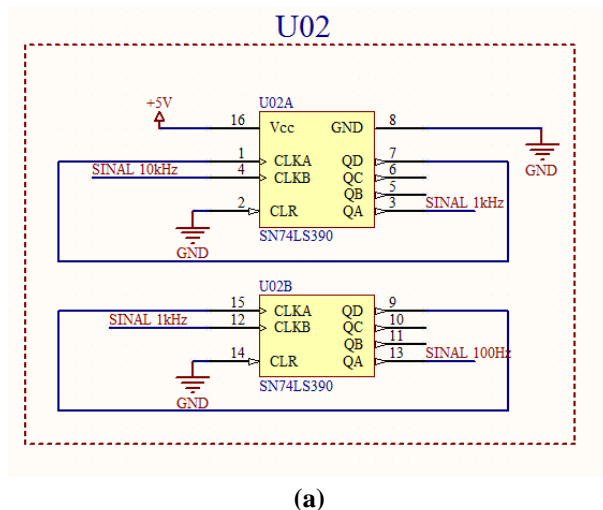
O potenciômetro inserido no circuito é utilizado para ajustar a frequência de saída com

maior precisão, uma vez que esta depende dos valores dos capacitores e resistores do circuito.

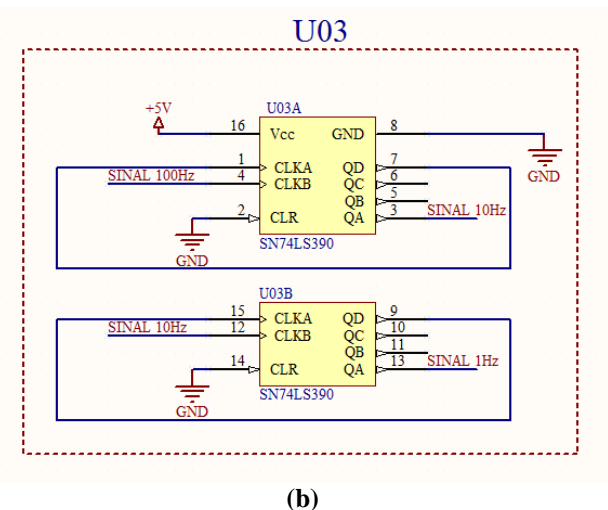
O 74390 é um contador de décadas crescente, formado por dois módulos independentes no mesmo circuito integrado. O contador foi implementado em modo biquinário para permitir uma forma de onda de saída com ciclo ativo de 50%.

A frequência gerada pelo 555 foi injetada no primeiro divisor de décadas para produzir a frequência de 1 kHz; esta, por sua vez, foi injetada em outro divisor para produzir a de 100 Hz, e assim sucessivamente para as demais frequências de 10 Hz e 1 Hz.

Foram, portanto, utilizados dois CIs 74390 para gerarem os quatro sinais de *clock* diferentes, conforme ilustrado nas Figuras 12(a) e 12(b).



(a)



(b)

FIGURA 12 – Divisores de décadas para as frequências de (a) 1 kHz e 100 Hz e (b) 10 Hz e 1 Hz.

O *layout* da placa de circuito impresso do gerador de frequências está apresentado na Figura 13.

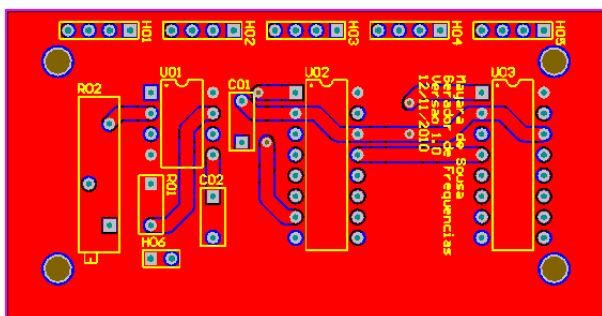


FIGURA 13 – Layout do gerador de frequências do módulo digital desenvolvido.

4.8. Protótipo desenvolvido

Para a construção do protótipo, foi utilizado um gabinete de madeira em forma de caixa com tampa levemente inclinada. Apesar de a madeira não ser o material adequado para a construção do módulo

digital, este material foi escolhido em caráter experimental, devido ao baixo custo e facilidade de usinagem. Recomenda-se fortemente que, na possibilidade de replicação destes módulos, seja utilizado um gabinete de plástico antichamas com *design* ergonômico.

A fonte de alimentação, a fonte de tensão de referência ajustável, os módulos de chaves retentivas e o módulo de LEDs de sinalização foram acomodados no interior do gabinete, sendo disponibilizados conectores na tampa. O gerador de frequências e o módulo de dois *displays* de sete segmentos foram parafusados na tampa, ao lado da área de prototipagem.

A ponta de prova não funcionou conforme o esperado e, portanto, ela não foi incluída nesta versão do módulo digital. A foto do protótipo desenvolvido pode ser visualizada na Figura 14.

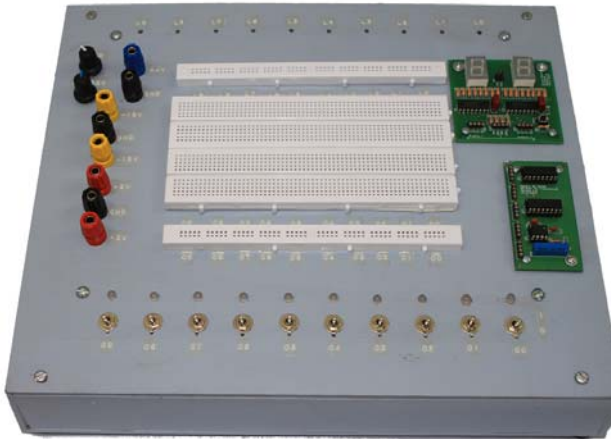


FIGURA 14 – Protótipo desenvolvido.

5. CONSIDERAÇÕES FINAIS

O estudo realizado com os módulos comerciais mostrou que estes são compostos basicamente pelos mesmos blocos funcionais. Constatou-se que a maior parte dos experimentos clássicos das disciplinas de eletrônica digital pode ser realizada com estes blocos.

Foi desenvolvido um *kit* didático contendo os elementos considerados prioritários para a maior parte dos experimentos clássicos das disciplinas de eletrônica digital dos cursos do IF-SC.

O módulo digital foi construído com componentes facilmente encontrados no comércio varejista, de modo que o protótipo mostrou-se uma alternativa viável de reprodução. É preciso salientar que o custo da montagem em série ou a construção

de um número elevado de módulos não foram estudados, bem como o desenvolvimento de um gabinete plástico ergonômico específico.

REFERÊNCIAS

- DATAPOL. Disponível em: <<http://www.datapool.com.br>> Acesso em: 08 de jan. de 2011.
- EXSTO. Disponível em <<http://www.exsto.com.br>> Acesso em: 10 de jan. de 2011.
- GIL, A. C. **Didática do ensino superior**. São Paulo: Atlas, 1ª ed., 256 p., 2006.
- MALVINO, A. P.; LEACH, D. P. **Eletrônica digital: princípios e aplicações**. São Paulo: McGraw-Hill, 1ª ed, v. 2, 675 p., 1987.
- MENDONÇA, A.; ZELENOVSKY, R. **Eletrônica digital: curso prático e exercícios**. Rio de Janeiro: MZ Editora, 2004. 580 p.
- SZAJNBERG, M. **Eletrônica digital**. Rio de Janeiro: LTC Editora, 1988. 395 p.
- TOCCI, R. J.; WIDMER, N. S. **Sistemas digitais: princípios e aplicações**. 7ª ed. Rio de Janeiro: LTC Editora, 1998. 910 p.
- TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. **Sistemas digitais: princípios e aplicações**. 10ª ed. São Paulo: Editora Pearson/ Prentice Hall, 2007. 830 p.



IMPLEMENTAÇÃO DE UM CONTROLADOR FUZZY PARA CONVERSOR BUCK EM MICROCONTROLADOR AVR DE 8 BITS

Eduardo da Veiga Beltrame¹, Clóvis Antônio Petry², Samir Ahmad Mussa³

Resumo: Este trabalho propõe o estudo e desenvolvimento de um controlador fuzzy para conversores estáticos. Assim, é apresentada a implementação de um controlador fuzzy para conversor buck em microcontrolador AVR de 8 bits. Com a utilização do conversor analógico-digital (A/D) e gerador PWM (modulação por largura de pulso) embutidos no microcontrolador, a implementação foi possível com poucos componentes externos. Ao invés de executarem-se os cálculos em tempo real, foram utilizadas tabelas de consulta para implementação do controlador, obtendo-se respostas estáveis para o conversor buck. Ao final são apresentados os resultados experimentais do sistema implementado, constatando-se o funcionamento correto e a boa performance do controlador utilizado.

Palavras-chave: Lógica fuzzy. Controle digital. Microcontroladores. Conversores CC-CC.

Abstract: This document presents the implementation of a fuzzy controller for the buck converter using a 8 bit AVR microcontroller. Using the integrated analogic-to-digital (A/D) and PWM (pulse width modulation) generator, the implementation was made possible with few external components. Instead of performing the calculations in real time, look-up tables were used for the controller implementation, and stable responses were obtained for the buck converter. Experimental results for the implemented prototype are presented, showing the functioning of the system and the controller performance.

Keywords: Lógica fuzzy. Digital control. Microcontrollers. CC-CC converters.

¹ Acadêmico do curso técnico integrado de eletrônica do DAELN do IFSC. <veigabeltrame@gmail.com>.

² Professor do DAELN, campus Florianópolis, do IFSC <petry@ifsc.edu.br>.

³ Professor do Departamento de Engenharia Elétrica e INEP da UFSC <samir@inep.ufsc.br>.

1. INTRODUÇÃO

As técnicas de controle clássico têm sido aplicadas com sucesso a uma miríade de situações. A implementação de controladores não-lineares, entretanto, tem sido imensamente facilitada com o crescimento exponencial da capacidade de processamento de circuitos digitais.

Lógica fuzzy (ZADEH, 1965) é uma das opções para elaboração de um controlador, fugindo das metodologias de projeto tradicionais. A utilização de regras e variáveis linguísticas é o caminho para obtenção de um sistema de inferência fuzzy (SIMÕES; SHAW, 2007; MENDEL, 1995), o qual pode ser traduzido como o mapeamento de uma superfície n-dimensional (dependendo no número de variáveis de entrada e saída), ou seja, tabelas.

Como todas as possíveis saídas de um sistema fuzzy podem ser armazenadas numa tabela, em vez

de se realizarem os cálculos em tempo real, para a implementação do controlador foram utilizadas tabelas de consultas gravadas no microcontrolador.

Para obter as entradas do algoritmo fuzzy, o microcontrolador amostra a saída a intervalos regulares, utilizando o conversor A/D embutido. O valor do erro (e) é obtido comparando-se uma referência interna (V_{ref}) com a saída do conversor A/D (V_o), de acordo com a Equação 1. Já a variação do erro (ce) é obtida pela diferença entre o erro atual e o erro da amostragem anterior (e_{old}), conforme a Equação 2.

$$e = V_{ref} - V_o \quad [1]$$

$$ce = e - e_{old} \quad [2]$$

O algoritmo fuzzy de controle é composto por três estágios, descritos em detalhes na próxima seção. São eles:

- fuzzificação, onde os valores de entrada amostrados são convertidos em variáveis linguísticas, ou conjuntos *fuzzy*, adequados a serem tratados por lógica *fuzzy*;
- inferência ou tomada de decisões, onde são aplicadas as regras definidas para o algoritmo; e defuzzificação, que é a tradução do resultado *fuzzy* do processo de inferência num único valor não *fuzzy*, o valor da mudança no ciclo ativo (δd), que será somado ao ciclo ativo anterior (d_{old}), obtendo-se o novo ciclo ativo (d), conforme a Equação 3.

$$d = d_{old} + \delta d \quad [3]$$

Essa ação tem um efeito integrador, diminuindo o erro em regime permanente. O ciclo ativo assim calculado é aplicado pelo gerador PWM do microcontrolador no conversor buck.

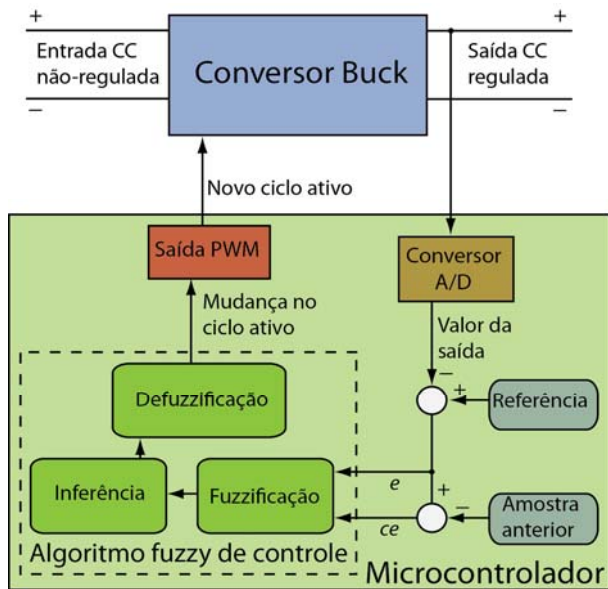


FIGURA 1 – Diagrama de blocos do projeto.

2. O ALGORITMO FUZZY DE CONTROLE

O algoritmo *fuzzy* de controle foi elaborado com a ajuda da *Fuzzy Logic Toolbox* (FUZZY, 2002) do *software* MATLAB, o qual também permitiu a simulação do algoritmo junto com a planta do conversor em seu poderoso ambiente de simulação, *Simulink*.

O aspecto geral do algoritmo foi baseado na literatura existente (GUPTA *et al.*, 1997; OFOLI, RUBAAI, 2005), e suas etapas de funcionamento são descritas a seguir.

2.1. Funções de pertinência de entrada

O primeiro passo de um sistema *fuzzy* é a atribuição de pertinências às entradas. Pertinência, denotada por μ , é o grau com que atribuímos uma

qualidade a uma variável de entrada. Para o nosso algoritmo, tanto o erro e quanto a variação do erro ce possuem as mesmas qualidades, ou conjuntos *fuzzy*:

NB	Negative Big (negativo grande)
NM	Negative Medium (negativo médio)
NS	Negative Small (negativo pequeno)
ZE	Zero
PS	Positive Small (positivo pequeno)
PM	Positive Medium (positivo médio)
PB	Positive Big (positivo grande)

Cada qualidade é definida por uma função de pertinência, que atribui para o valor de entrada uma pertinência a qualidade associada. Como temos 7 qualidades, temos 7 funções de pertinência, mostradas na Figura 2. Utilizaram-se apenas funções triangulares e trapezoidais, mas elas podem ter qualquer formato arbitrário. Geralmente a pertinência é normalizada para ficar entre 0 (integralmente falso) e 1 (integralmente verdadeiro), mas como estamos lidando com valores de 8 bits vindos do conversor A/D, essa faixa constitui-se dos valores inteiros de 0 a 255. O mesmo vale para as entradas.

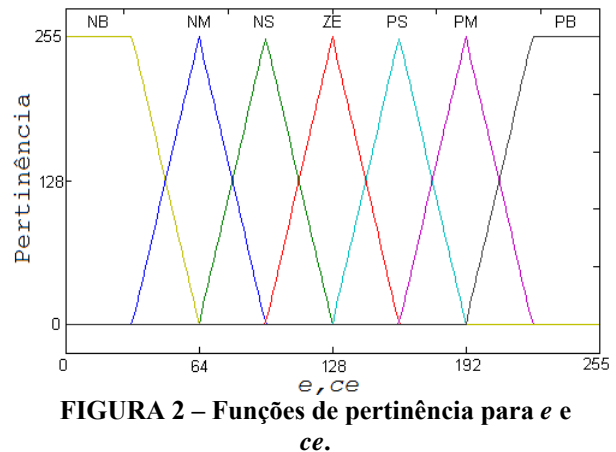


FIGURA 2 – Funções de pertinência para e e ce .

Note-se também na Figura 2 que os valores de entrada estão deslocados em 128 para a direita, sendo 128 o centro da escala (ZE). Assim sendo, um erro de 128 significa um erro nulo. Se, por exemplo, tivermos e de 182 e ce de 132, e pertencerá aos conjuntos PS e PM com uma pertinência $\mu_{PS}(e)$ de 79 e $\mu_{PM}(e)$ de 176 e ce aos conjuntos ZE e PS com pertinências de $\mu_{ZE}(ce)$ com 223 e $\mu_{PS}(ce)$ com 32. Para todas as outras funções, a pertinência de e e ce será nula.

2.2. Funções de saída

Assim como temos qualidades de entrada, temos qualidades de saída, que precisam ser definidas, cujas pertinências serão dadas pelas regras, descritas a seguir. Para as funções de saída do algoritmo foram definidas 9 qualidades:

NVB	Negative Very Big (negativo muito grande)
NB	Negative Big (negativo grande)
NM	Negative Medium (negativo médio)
NS	Negative Small (negativo pequeno)
ZE	Zero
PS	Positive Small (positivo pequeno)
PM	Positive Medium (positivo médio)
PB	Positive Big (positivo grande)
PVB	Positive Very Big (positivo muito grande)

Suas funções são apresentadas na Figura 3. Utilizaram-se apenas *fuzzy singletons*, ou seja, funções cujo peso concentra-se num único ponto.

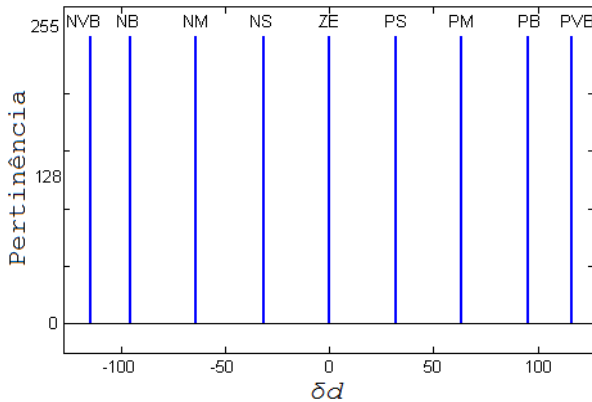


FIGURA 3 – Funções de saída do controlador.

2.3. Regras

Regras são a maneira pela qual as pertinências da entrada afetam as pertinências da saída. No nosso controlador *fuzzy*, cada regra associa uma combinação das pertinências de entrada com uma saída, tomando, por exemplo, a forma:

“Se e é **NS** e ce é **ZE** então δd será **NS**”.

Como temos duas entradas com 7 qualidades cada, para cobrir todas as possibilidades de entradas precisamos de 49 regras. A Tabela 1 apresenta as regras de controle.

TABELA 1 – Regras de controle.

		Variação do erro (ce)						
		NB	NM	NS	ZE	PS	PM	PB
Erro (e)	NB	NVB	NVB	NVB	NB	NM	NS	ZE
	NM	NVB	NVB	NB	NM	NS	ZE	PS
	NS	NVB	NB	NM	NS	ZE	PS	PM
	ZE	NB	NM	NS	ZE	PS	PM	PB
	PS	NM	NS	ZE	PS	PM	PB	PVB
	PM	NS	ZE	PS	PM	PB	PVB	PVB
	PB	ZE	PS	PM	PB	PVB	PVB	PVB

A pertinência da saída de cada regra é inferida como sendo a menor das duas pertinências de entrada. Assim, continuando com nosso exemplo da sessão 2.2, teríamos 4 combinações de e e ce que ativariam regras: (**PS**, **ZE**), (**PS**, **PS**), (**PM**, **ZE**), e

(**PM**, **PS**). A saída inferida (z) de cada regra pode ser descrita pela Equação 4.

$$\mu(z) = \min(\mu(e), \mu(ce)) \quad [4]$$

Teremos então a pertinência dos conjuntos de saída indicados nas Equações 5 a 8.

$$\mu_{PS}(z) = \min(\mu_{PS}(e), \mu_{PS}(ce))$$

$$\mu_{PS}(z) = \min(79, 32)$$

$$\mu_{PS}(z) = 32 \quad [5]$$

$$\mu_{PM}(z) = \min(\mu_{PM}(e), \mu_{ZE}(ce))$$

$$\mu_{PM}(z) = \min(176, 223)$$

$$\mu_{PM}(z) = 176 \quad [6]$$

$$\mu_{PB}(z) = \min(\mu_{PM}(e), \mu_{PS}(ce))$$

$$\mu_{PB}(z) = \min(176, 32)$$

$$\mu_{PB}(z) = 32 \quad [7]$$

$$\mu_{PS}(z) = \min(\mu_{PS}(e), \mu_{ZE}(ce))$$

$$\mu_{PS}(z) = \min(79, 223)$$

$$\mu_{PS}(z) = 79 \quad [8]$$

2.4. Defuzzyficação

Para defuzzyficar o resultado inferido pelas regras, é necessário primeiro atribuir a cada conjunto de saída uma única pertinência. Aqui isso é feito escolhendo-se a maior das pertinências associadas a ele. Uma vez que cada conjunto tenha apenas uma pertinência, eles são agregados num único conjunto, como na Figura 4. Defuzzyficar a saída consiste em extrair um único valor numérico a partir deste conjunto agregado. Utilizamos o método do cálculo do centróide, onde encontramos o ponto em que se localiza o centro de gravidade.

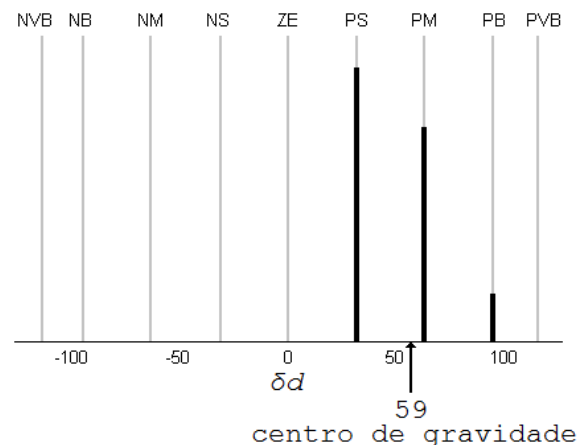


FIGURA 4 – Conjunto agregado e cálculo do centróide.

Quando estamos trabalhando com valores discretos, o cálculo do centróide consiste em realizar a soma ponderada de todas as massas, isto é, a soma de todas as massas multiplicadas pela sua localização(p), indicada na Equação 9

$$\delta d = \frac{\sum \mu p}{\sum \mu} \quad [9]$$

Finalizando nosso exemplo e realizando o cálculo do centróide, encontramos que o valor a ser somado ao ciclo ativo, que vai de 0 a 255, é 59

2.5. Superfície de controle

A Figura 6 apresenta a superfície de controle mostrando todas as possíveis entradas e saídas do controlador.

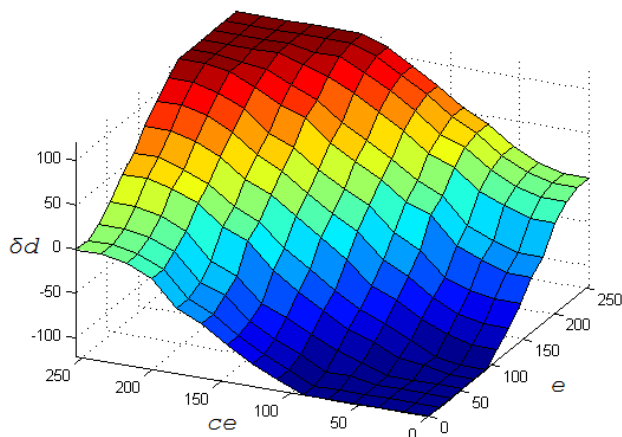


FIGURA 5 – Superfície de controle.

3. IMPLEMENTAÇÃO

O algoritmo descrito na seção anterior foi traduzido para linguagem C e simulado com o

software PSIM controlando um conversor buck. Após sua validação, o código foi usado para gerar as tabelas de consulta que foram implementadas no microcontrolador.

3.1. O microcontrolador ATmega328P

Para implementação, utilizou-se o microcontrolador AVR ATmega328P, fabricado pela Atmel. Com a utilização de um cristal externo, ele opera em até 20 MHz. Possui 32 kB de memória de programa, 2 kB de memória de acesso aleatório (RAM), três temporizadores/contadores, seis canais PWM e seis canais para o conversor A/D.

3.2. Questões encontradas

Em vez de se realizarem os cálculos para encontrar o novo ciclo ativo a cada amostragem, optou-se pela utilização de tabelas de consulta (HE; NELMS, 2005) reduzindo o processamento necessário ao custo de um dispêndio de memória de programa. Como o erro e a variação do erro são variáveis de 8 bits, que podem assumir 256 valores, e tendo cada saída o tamanho de um byte, a tabela de consulta completa teria de ter 64 kB.

Por causa da memória limitada do microcontrolador, foram geradas duas tabelas de 64x64 bytes: uma de baixa resolução, para regiões periféricas de operação, por onde o controlador só passaria durante transitórios, e uma de alta resolução para a região central da tabela, em torno da qual o controlador opera em regime permanente.

A Tabela 3, de 16x16, é uma versão em baixa resolução das tabelas implementadas. Note-se que os valores da tabela refletem as alturas da superfície de controle.

TABELA 3 – Tabela de consulta do controlador fuzzy (baixa resolução).

		Variação do erro (ce)															
		240	224	208	192	176	160	144	128	112	96	80	64	48	32	16	0
Erro (e)	240	127	127	127	127	127	127	126	111	95	79	63	47	31	15	0	0
	224	127	127	127	127	127	127	126	111	95	79	63	47	31	15	0	0
	208	127	127	127	127	126	126	126	111	95	79	63	47	31	15	0	0
	192	127	127	127	127	126	119	126	111	95	79	63	47	31	15	0	0
	176	127	127	126	126	124	109	124	109	93	77	61	45	29	13	-1	-1
	160	127	127	126	119	109	95	109	95	77	63	45	31	13	-1	-17	-17
	144	127	127	124	109	93	77	93	77	62	47	30	15	-3	-19	-33	-33
	128	111	111	109	95	77	63	77	63	47	48	46	15	-19	-33	-49	-49
	112	96	96	93	78	61	45	61	45	30	46	56	10	-35	-51	-65	-65
	96	96	96	91	63	45	31	45	31	15	15	10	-17	-51	-65	-81	-81
	80	32	32	21	30	29	13	29	13	-3	-19	-35	-51	-67	-83	-97	-97
	64	32	32	30	20	13	-1	13	-1	-19	-33	-51	-65	-83	-97	-113	-113
	48	31	31	29	13	-3	-19	-3	-19	-35	-51	-67	-83	-98	-114	-128	-128
	32	15	15	13	-1	-19	-33	-19	-33	-51	-65	-83	-97	-114	-120	-128	-128
	16	0	0	-1	-17	-33	-49	-35	-51	-67	-83	-98	-114	-128	-128	-128	-128
	0	0	0	-1	-17	-33	-49	-51	-65	-83	-97	-114	-120	-128	-128	-128	-128

O microcontrolador opera a 20 MHz, para gerar as interrupções para uma nova amostragem utilizou-se o estouro de um temporizador, de forma que ocorrem com uma frequência de aproximadamente 9,8 kHz. O PWM, com uma resolução de 8 bits, opera a 78,125 kHz. As amostragens ocorrem então a cada 8 ciclos de chaveamento.

3.3. Montagem

Para os testes foi projetado e montado um conversor *buck*, dimensionado para uma entrada de 24 V e saída de 12 V com corrente de 1 A. O esquemático do circuito utilizado para os testes é apresentado na Figura 6.

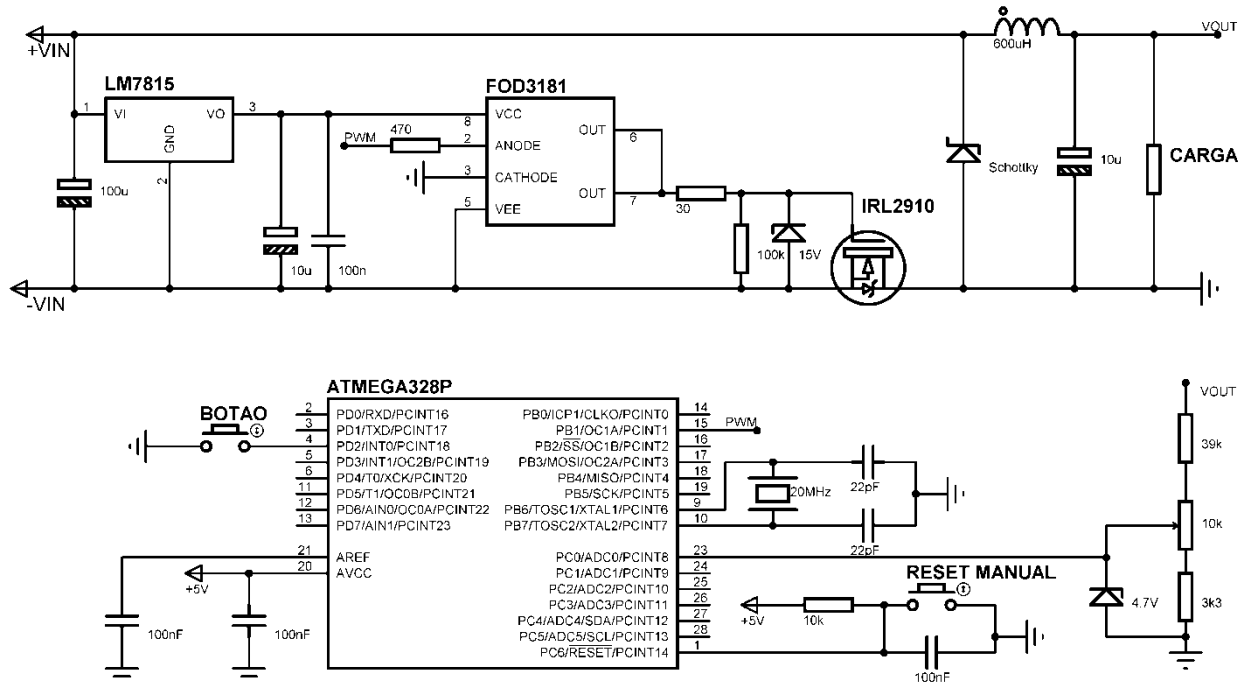


FIGURA 6 – Esquemático da montagem realizada.

Para os testes, o conversor foi alimentado com 24 V com uma carga de 12 Ω ou 48 Ω . O microcontrolador era reiniciado e, quando fosse apertado um botão, passava a realizar a leitura da saída e ajuste do ciclo ativo. Para ajustar a tensão de saída utilizou-se um potenciômetro no divisor de tensão ligado ao pino do conversor A/D. Os testes de variação de carga foram feitos com uma chave, ligando e desligando resistores em paralelo com a carga.

4. RESULTADOS EXPERIMENTAIS

As formas de onda de saída foram registradas com um osciloscópio digital da Tektronix. As respostas ao degrau e transitório de variação de carga são apresentadas nas Figuras 7, 8(a) e 8(b).

Os transitórios de partida duram cerca de 1,2ms, não ocorrendo *overshoot* mesmo com variação da carga de partida.

O transiente de carga durou cerca de 2,6 ms. Durante os testes realizados o controlador conseguiu eliminar o erro em regime permanente.

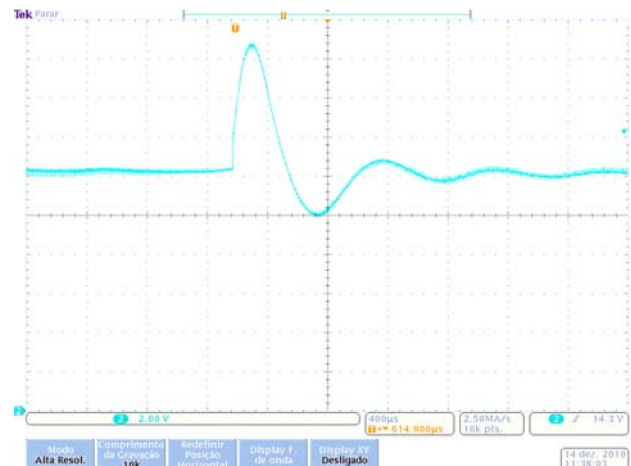


FIGURA 7 – Transitório de 48 Ω para 12 Ω . Escalas de 2V/div e 400 μ s/div.

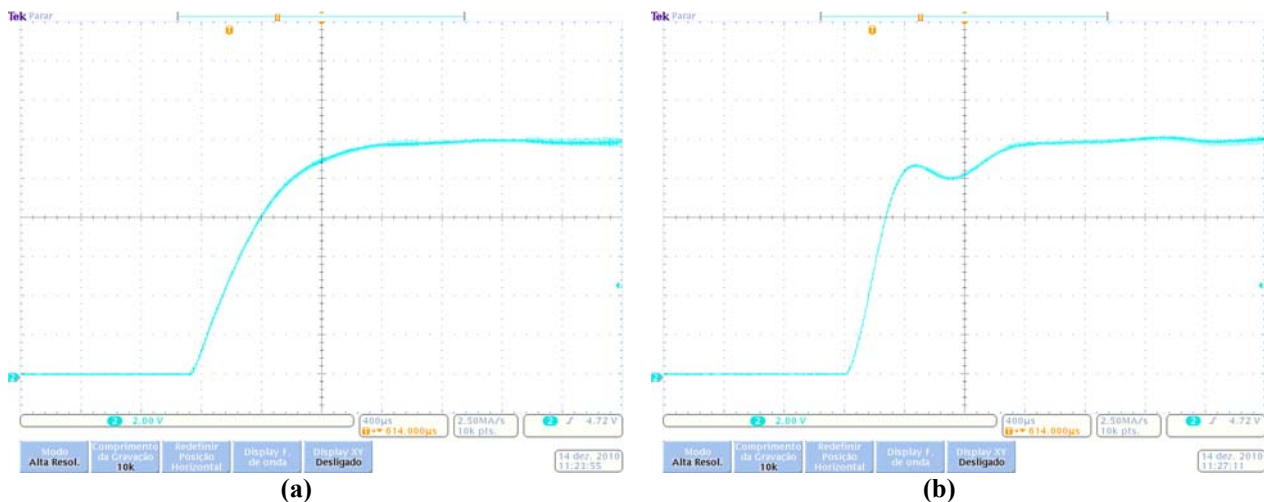


FIGURA 8 – Resposta ao degrau com cargas de (a) 12 Ω e (b) 48 Ω . Escalas de 2V/div e 400μs/div.

5. CONCLUSÃO

Foi descrito um algoritmo de controle *fuzzy* para conversor *buck*, implementado num microcontrolador de 8 bits. A utilização de tabelas de consulta, graças à memória disponível no microcontrolador, permitiu evitar as complexidades de se implementar um algoritmo *fuzzy* em tempo real. Os periféricos disponibilizados pelo microcontrolador, conversor A/D e gerador PWM simplificaram a montagem, permitindo a implementação do controlador com poucos componentes externos.

O controlador apresentou resultados satisfatórios, conseguindo controlar a tensão de saída sem erro mesmo com variações na carga.

Em retrospecto, um controlador *fuzzy* apresenta várias alternativas em relação aos controladores convencionais, especialmente durante o projeto do controlador, mas sua utilização só se torna interessante quando um controlador clássico não pode ser usado, ou seu desempenho deixa a desejar.

Agradecimentos

Um agradecimento aos professores do departamento de eletrônica do IFSC.

REFERÊNCIAS

- FUZZY Logic Toolbox User's Guide, The MathWorks, 2002.
- GUPTA, T. R. R. *et al.* Implementation of a Fuzzy Controller for DC-DC Converters Using an Inexpensive 8-bit Microcontroller. **IEEE Transactions on Industrial Electronics**, vol. 44, 1997.
- HE, D. ; NELMS, R.M. **Fuzzy Logic Peak Current-Mode Control for DC-DC Converters Using an Inexpensive 8 Bit Microcontroller**, IEEE, 2005.
- MENDEL, J.M. **Fuzzy Logic Systems for Engineering: A Tutorial**, IEEE, 1995
- OFOLI, A. R.; RUBAAI, A. **Real-Time Implementation of a Fuzzy Logic Controller for Switch-Mode Power-Stage DC-DC Converters**, IEEE, 2006.
- SIMÕES, M. G.; SHAW, I. S. **Controle e Modelagem Fuzzy**, Editora Blucher, São Paulo, 2007.
- ZADEH, L.A. Fuzzy sets. **Information and Control**, vol. 8, 1965.



DESENVOLVIMENTO DE UM KIT DIDÁTICO MODULAR PARA O ENSINO DE ELETRÔNICA DIGITAL

Bruna Ramos¹, Guilherme Goularte da Silva², Cláudio Luís Ebert³, Leandro Schwarz⁴

Resumo: Este artigo objetiva o desenvolvimento de um kit modular para o ensino de eletrônica digital. Num primeiro momento, foi realizado um levantamento das necessidades das disciplinas de eletrônica digital dos cursos do IF-SC e com base nestas informações, foram montados sete módulos considerados básicos para os experimentos. Foram projetados os módulos de geração de frequências, exibição de displays de sete segmentos, módulo para estudo das tecnologias CMOS e TTL, dentre outros. Estes módulos foram, então, pesquisados, projetados e montados. Estes módulos poderão ser utilizados pelos alunos dos cursos técnicos e de tecnologia que possuam a disciplinas de eletrônica digital ou relacionadas.

Palavras-chave: Kit didático. Eletrônica digital. Ferramentas educacionais.

Abstract: The purpose of this article is the development of a modular didactic kit for digital electronics. A survey about the needs of the digital electronics disciplines at IF-SC. Based on that information, seven modules were considered extremely necessary for mos experiments, and, therefore where researched, designed and assembled.

Keywords: Didactic kit. Digital electronics. Educational tools.

¹ Graduanda do Curso Superior de Tecnologia em Sistemas Eletrônicos do DAELN do IFSC <bruna.amos.se@gmail.com>.

² Graduando do Curso Superior de Tecnologia em Sistemas Eletrônicos do DAELN do IFSC <guilherme.goularte@yahoo.com.br>.

³ Professor do DAELN, campus Florianópolis, do IFSC <ebert@ifsc.edu.br>.

⁴ Professor do DAELN, campus Florianópolis, do IFSC <schwarz@ifsc.edu.br>.

1. INTRODUÇÃO

Na era tecnológica em que vivemos nas últimas décadas, a utilização de sistemas eletrônicos se tornou indispensável da fabricação da ampla maioria dos equipamentos produzidos para suprir as mais diversas necessidades do ser humano. Os equipamentos eletrônicos são utilizados desde a fabricação de um biscoito, até o projeto de uma nave espacial.

Os sistemas eletrônicos, na sua grande maioria, são compostos por duas grandes áreas tecnológicas: a eletrônica analógica e a eletrônica digital.

Um sistema digital é um sistema no qual os sinais têm um número finito de valores discretos. Com esta característica, ele é mais fácil de ser projetado, o armazenamento da informação é facilitado, a precisão e exatidão são maiores, as operações podem ser programadas, ele é menos afetado por ruídos, e é mais adequado à integração,

sendo, desta forma, a tecnologia preferida pela maioria dos projetistas.

A eletrônica digital é uma das áreas de maior importância no estudo e implementação de sistemas eletrônicos. Devido a esta importância, a unidade de estudo de eletrônica digital faz parte de todas as matrizes curriculares dos cursos de eletrônica, eletrotécnica, telecomunicações, informática, entre outras.

Este trabalho visa suprir uma necessidade que se faz presente em alguns laboratórios do departamento de eletrônica e outros departamentos do IFSC, já que, com os equipamentos disponíveis, alguns experimentos de eletrônica digital não podem ser feitos ou então o tempo necessário para executá-los ultrapassa o tempo disponível em sala de aula, tornando-os impraticáveis.

Outra contribuição deste projeto é dominar esta tecnologia e poder fazer tantas cópias quanto necessárias e então contemplar os diversos

laboratórios com um custo de aquisição e manutenção menores para a instituição.

Mas a principal contribuição deste trabalho é poder fornecer às unidades de estudo de eletrônica digital, seja elas do IFSC seja fora deste, um *kit* didático modular, onde os blocos já estarão previamente montados, facilitando o ensino desta tecnologia.

Assim sendo, o que se propõe neste trabalho é o desenvolvimento de uma plataforma de aprendizagem que permita ao aluno estudar os componentes presentes na área de eletrônica digital, bem como projetar circuito que poderão fazer parte de estruturas eletrônicas, mesmo que estes ainda sejam de pequena complexidade.

Além disso, esta plataforma modular permitirá ao professor fazer experimentos com eletrônica digital de maneira mais rápida, fácil e segura, podendo desta forma aumentar e diversificar o conteúdo a ser estudado.

2. DESCRIÇÃO DO PROJETO

O *kit* didático desenvolvido tem uma plataforma principal, constituída de fonte de alimentação com proteção contra curto-circuito e sobrecorrente, barramento de LEDs sinalizadores, suporte para matrizes de contato, barramento de chaves liga/desliga, entre outros.

Além da plataforma principal, foram desenvolvidos diversos módulos auxiliares, cujas funções estarão de acordo com os assuntos estudados em eletrônica digital.

Os módulos auxiliares são os seguintes:

- a) módulo para estudo da tecnologia TTL e CMOS: neste módulo foi desenvolvida uma fonte de tensão variável de 0 V a 15 V que serve para simular um sinal de entrada na porta lógica e indicar se este sinal é reconhecido como nível lógico 0 ou 1;
- b) módulo barramento de LEDs: este módulo é composto por vários LEDs em conjunto com seus resistores limitadores de corrente; tem com finalidade sinalizar o nível lógico que esta sendo obtido;
- c) módulo de 2 *displays*: como o próprio nome já diz, este é composto por dois *displays* de 7 segmentos, associado aos circuitos integrados que converte um valor binário em um código para *displays* 7 segmentos;
- d) módulo barramento de chaves: este módulo é composto por chaves liga/desliga que servem para simular níveis lógicos 0 e 1;
- e) módulo de teste: neste, um *display* é usado para verificar o nível lógico em todas as partes do circuito em teste;

- f) módulo gerador de frequência: neste são geradas frequências fixas de 1 kHz, 100 Hz, 10 Hz e 1 Hz.

No que diz respeito à viabilidade técnica, todos os módulos citados anteriormente são de tecnologia conhecida, mas estas tecnologias foram estudadas pelo aluno pesquisador, organizadas e sistematizadas de forma a possibilitar a execução do trabalho.

3. METODOLOGIA DO PROJETO

O projeto consistiu, inicialmente, em fazer um estudo dos *kits* didáticos presentes nos laboratórios do IF-SC, verificando os circuitos que fazem parte destes equipamentos, bem como, compreender o funcionamento dos mesmos.

Posteriormente foi feita uma consulta junto às ementas das unidades de estudo de eletrônica digital do IFSC, e de outras instituições de ensino, verificando quais os assuntos referentes à eletrônica digital, e como são abordados.

Também foi feita uma pesquisa a respeito de *kits* didáticos para eletrônica digital disponíveis no mercado. Esta consulta foi realizada na Internet, em catálogo de fabricantes, nas revistas técnicas etc.

Como este levantamento de dados, foi preparado um material para ser apresentado aos professores de eletrônica digital do DAELN (Departamento Acadêmico de Eletrônica), mostrando a eles o que se tem disponível, o que é pretendido fazer, ouvindo as opiniões e sugestões destes.

Com estas informações em mãos, foi preparado então o plano de trabalho e as etapas a serem executadas.

Nesta etapa, que foi a principal e que demandou a maior parte do tempo, foram projetados e implementados todos os módulos necessários à composição do módulo didático para ensino de eletrônica digital.

Após a implementação, uma série de testes foram realizados a fim de verificar o funcionamento do mesmo. Estes testes foram feitos pelo aluno pesquisador, utilizando o módulo para realizar experimentos clássicos de eletrônica digital.

4. RESULTADOS

4.1. Fonte de alimentação

A fonte de alimentação alimenta os circuitos dos módulos, com várias saídas para alimentações externas, podendo alimentar circuitos utilizados pelo usuário, sem a necessidade de uma fonte de bancada.

Na fonte de alimentação simétrica a partir de uma entrada de 18 V em corrente alternada, tem-se como tensões de saída contínuas: +12 V, -12 V, +5

V, -5 V e 0 V (GND). O esquemático da fonte de alimentação está apresentado na Figura 1.

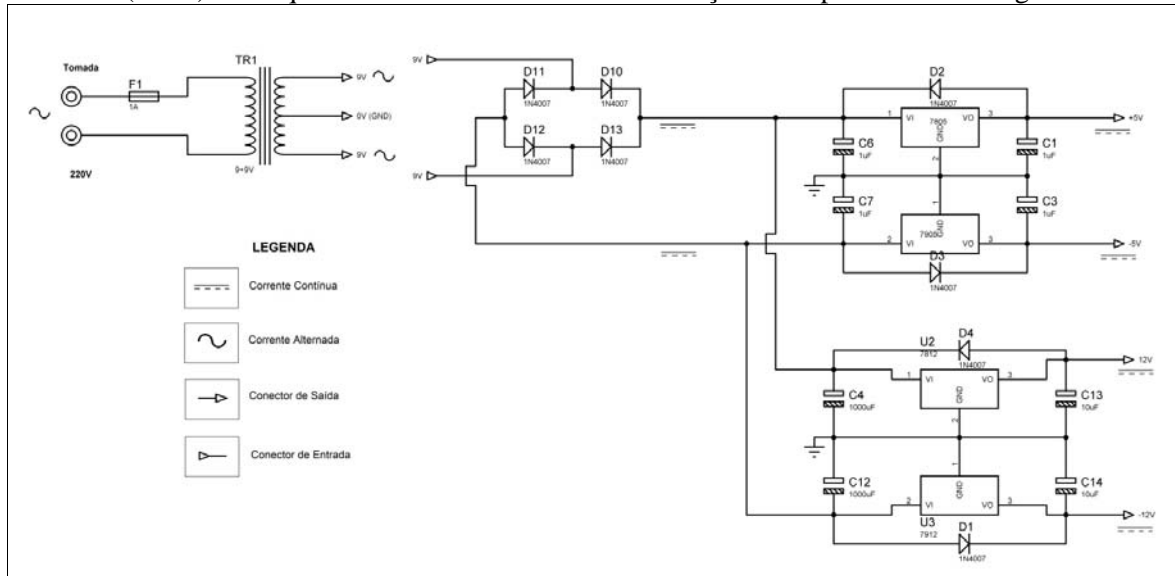


FIGURA 1 – Esquemático da fonte de alimentação.

Antes da entrada do circuito, utiliza-se um transformador, que recebe a tensão alternada da rede de 220 V e a transforma para 18 V, ainda alternada. O circuito, portanto, retifica e regula essa tensão para as saídas mencionadas.

Na primeira etapa da fonte, tem-se um fusível para proteção com capacidade de corrente de um ampère e um transformador, com tap central no qual a tensão da rede de 220 V é transformada para 9 V + 9 V.

Na segunda etapa, a tensão de 9 V dos conectores é retificada ao passar pelos diodos D10, D11, D12 e D13 que passam a somar-se. Portanto, na saída do bloco retificador, tem-se as tensões, a partir do semiciclo positivo de +18 V e a partir do semiciclo negativo de -18 V.

Na terceira e última etapa, estão presentes os circuitos integrados 7805, 7905, 7812 e 7912, além dos capacitores que atuam como filtro. Os CIs regulam a tensão de saída para uma tensão fixa de, respectivamente, +5 V, -5 V, +12 V e -12 V. A partir daí, as tensões são encaminhadas para a saída da fonte. A fonte de alimentação montada está apresentada na Figura 2.

4.2. Módulo para estudo das tecnologias TTL e CMOS

O módulo para estudo da tecnologia TTL e CMOS é uma fonte com tensão ajustável que varia de 0 V a 16 V, aproximadamente, em corrente contínua.

Esta fonte utiliza como alimentação os mesmos 18 V fornecidos pela fonte simétrica. O ajuste da tensão de saída é feito por dois potenciômetros, para ajuste grosso e fino. O circuito está apresentado na Figura 3.

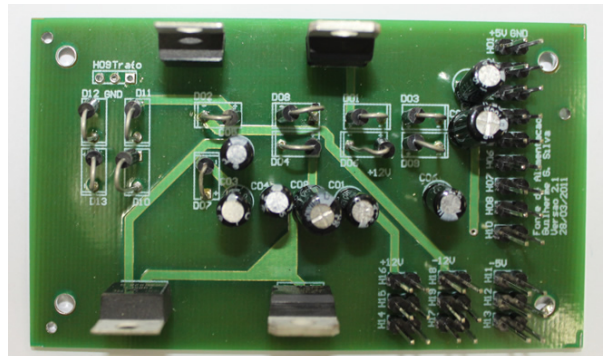


FIGURA 2 – Fonte de alimentação.

Na primeira etapa do circuito, foi disposto um LED para indicar o funcionamento do circuito. Em seguida foram dispostos os capacitores C1 e C3, que funcionam como filtro para a corrente de entrada e saída, respectivamente. O diodo D3, por sua vez, serve como proteção para a saída da fonte.

Os dois potenciômetros (RV1 e RV2), conectados entre o barramento de entrada do circuito e a malha de referência (GND), possibilitam o ajuste da tensão de saída da fonte. O circuito conta com ajustes precisos, feitos respectivamente com a variação do valor de resistência de RV1 e RV2. O circuito montado está apresentado na Figura 4.

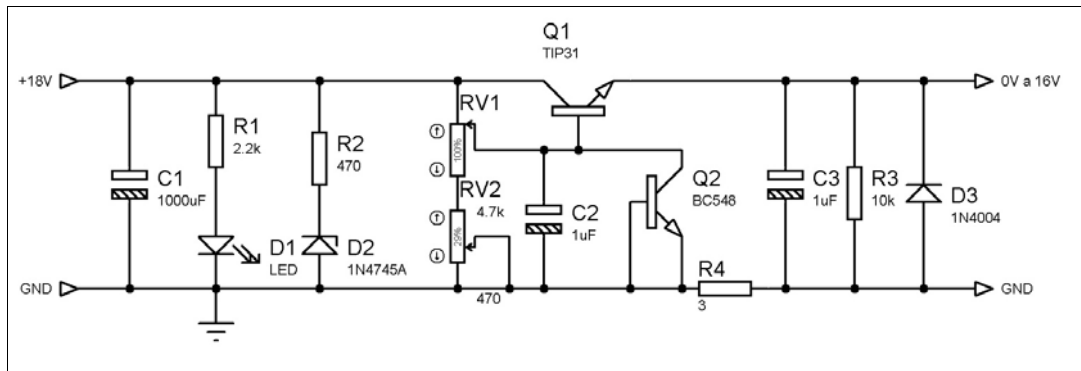


FIGURA 3 – Esquemático do módulo para estudo da tecnologia TTL e CMOS.

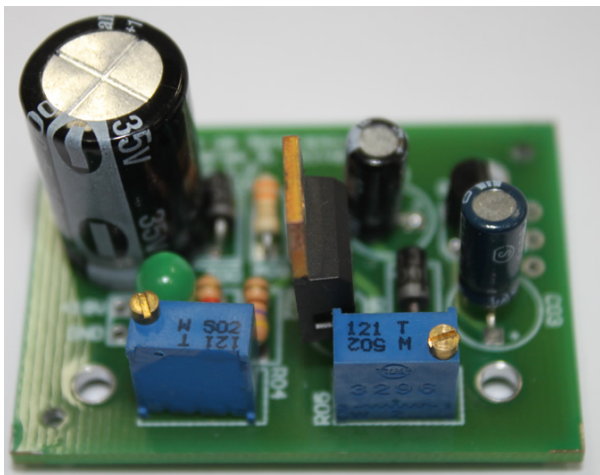


FIGURA 4 – Módulo para estudo da tecnologia TTL e CMOS.

4.3. Módulo de barramento de LEDs

O módulo de barramento de LEDs é formado por dez LEDs bicolores que indicam os estágios lógicos compatíveis com níveis TTL. A Figura 5 mostra o esquemático do circuito. Para os 10 LEDs disponíveis no módulo, foi utilizado um circuito duplicado em relação à Figura 5.

Os LEDs possuem portas inversoras e *latches* de modo a emitir luz nas cores verde ou vermelho dependendo do nível lógico inserido. Devido aos resistores de *pull-up*, os LEDs, mesmo sem a inserção de nível lógico na entrada, ficam sempre indicando nível lógico alto (MELO, 1994). A cor vermelha indica nível lógico alto e a cor verde, o nível lógico baixo.

A Figura 6 mostra o esquemático do circuito.

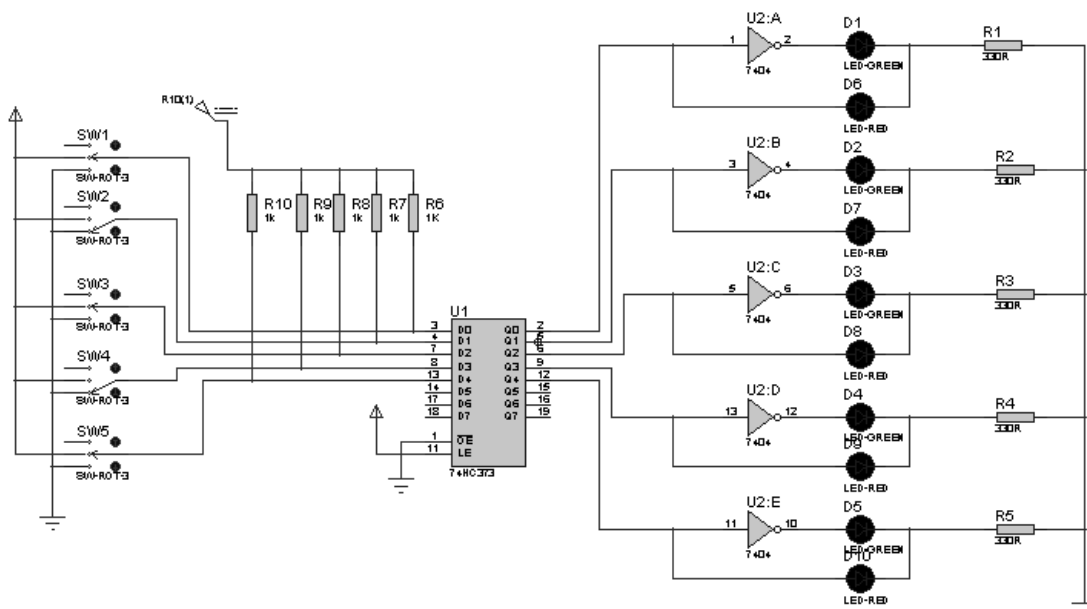


FIGURA 5 – Esquemático do módulo de barramento de LEDs.

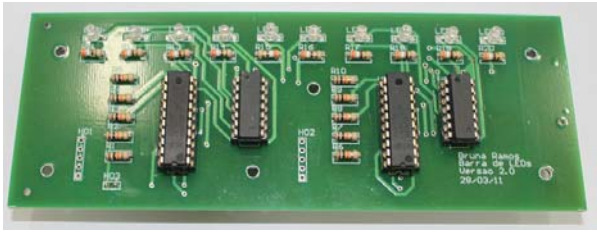


FIGURA 6 – Módulo de barramento de LEDs.

4.4. Módulo de dois displays

O módulo de dois displays de sete segmentos é composto por dois displays de sete segmentos ânodo comum, decodificadores BCD para sete segmentos e resistores de *pull-up*. A Figura 7 mostra o esquemático do circuito.

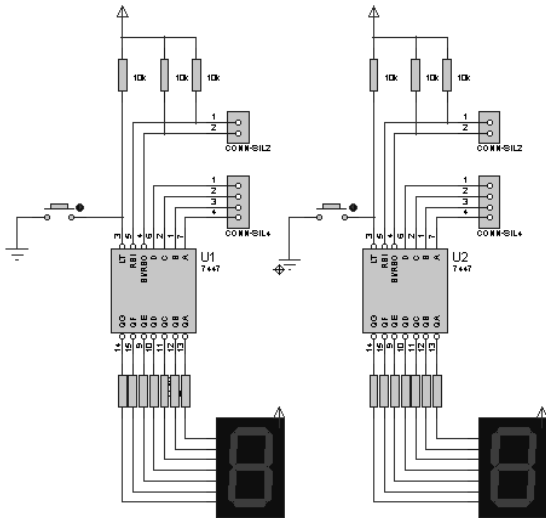


FIGURA 7 – Esquemático do módulo de dois displays.

Este bloco permite ao aluno testar rapidamente a operação de contagem de contadores binários e BCDs, multiplicação e divisão por dois através de registradores de deslocamento e Unidades Lógico-Aritméticas (ULAs). O circuito foi dotado de decodificadores, blocos de espera para conexão com o barramento de dados (D0, D1, D2 e D3), espera para controle (RBI, RBO), espera para o ponto decimal e botão pulsátil para testes dos *displays* (LT) (SZAJNBERG, 1988).

A Figura 8 mostra o esquemático do circuito.

4.5. Módulo de barramento de chaves

O módulo de barramento de chaves é feito através de um barramento de chaves retentivas. As chaves retentivas comutam de nível lógico a cada acionamento e o mantém até que a chave seja acionada novamente. A Figura 9 mostra o esquemático do módulo de barramento de chaves.

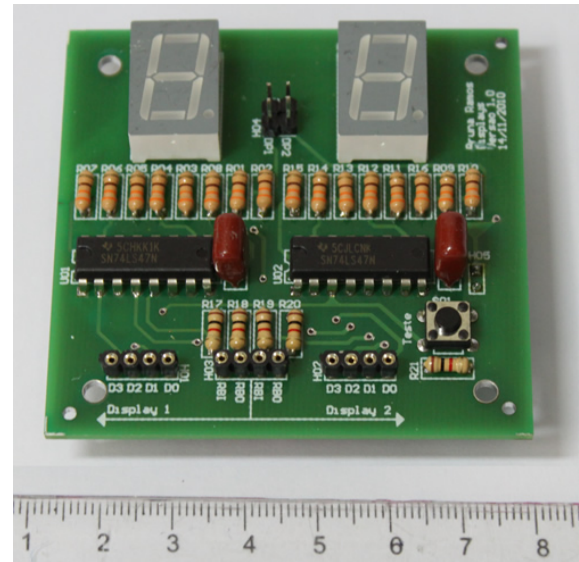


FIGURA 8 – Módulo de dois displays.

O módulo é composto por duas chaves retentivas, todas possuindo sistema antirrepique, saída complementar e LEDs bicolores indicativos de estado lógico. O circuito anti-repique das chaves é composto por portas NAND em configuração *latch SR* (TOCCI; WIDMER; MOSS, 2007).

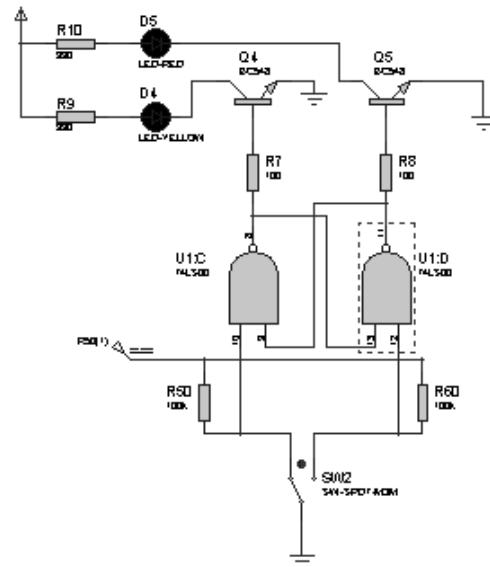


FIGURA 9 – Esquemático do módulo de barramento de chaves.

Os LEDs bicolores permitem a indicação visual do nível lógico da chave, sendo escolhida a cor vermelha para o nível lógico baixo e verde para o nível lógico alto. A Figura 10 mostra o módulo de barramento de chaves.

4.6. Módulo de teste

O módulo de teste detecta em sua entrada nível alto, baixo e flutuante. É composto por

comparadores e um *display* sete segmentos cátodo comum.

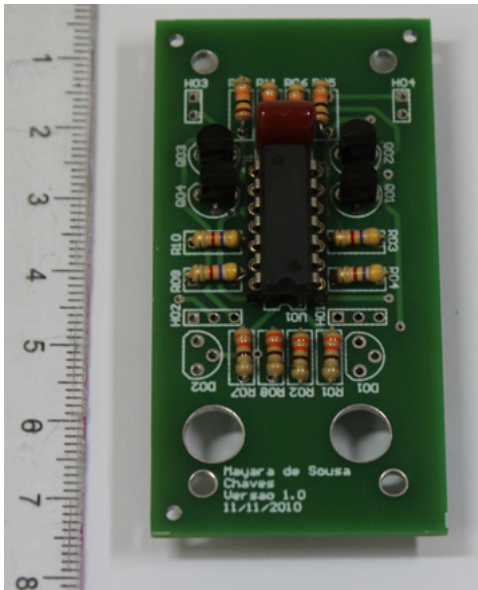


FIGURA 10 – Módulo de barramento de chaves.

A Figura 11 mostra o esquemático do módulo de teste.

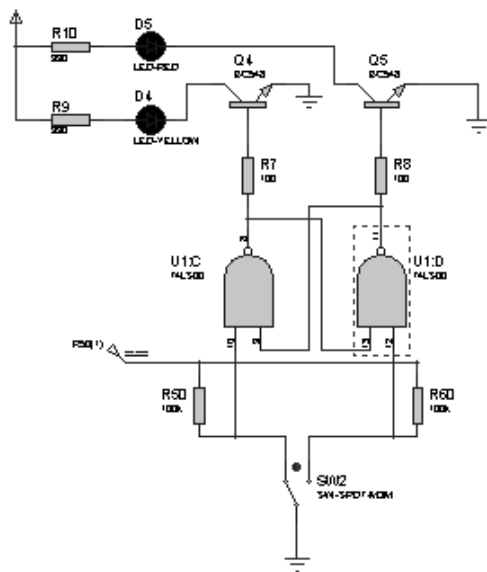


FIGURA 11 – Esquemático do módulo de teste.

A representação dos dados da entrada do usuário é demonstrada no display de sete segmentos. O número um sempre estará presente no display enquanto o circuito estiver ligado. A letra “U” representa nível alto na entrada. O número sete representa nível baixo. O número 1 mais o ponto do display representa flutuação (ZAPELINI, 1994).

A Figura 12 mostra o esquemático do módulo de teste.

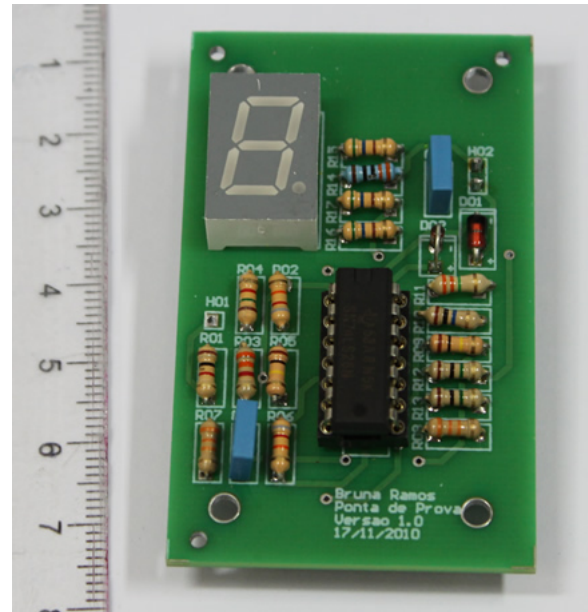


FIGURA 12 – Módulo de teste.

4.7. Módulo gerador de frequências

O módulo gerador de frequências foi implementado utilizando um CI 555 e dois CIs 74390. O 555 é um circuito integrado composto de um *flip-flop* do tipo SR, dois comparadores simples e um transistor de descarga. Projetado para aplicações gerais de temporização, é um circuito integrado de fácil aquisição no mercado de componentes eletrônicos. A Figura 13 mostra o esquemático do módulo gerador de frequências.

O CI 555 é responsável por gerar a maior frequência do gerador, 10 kHz e, para tanto, é necessário utilizá-lo na topologia astável (MALVINO; LEACH, 1987).

O potenciômetro inserido no circuito é utilizado para ajustar a frequência de saída com maior precisão, uma vez que esta depende dos valores dos capacitores e resistores do circuito.

O 74390 é um contador de décadas crescente, formado por dois módulos independentes no mesmo circuito integrado. O contador foi implementado em modo biquinário para permitir uma forma de onda de saída com ciclo ativo de 50%. A frequência gerada pelo 555 é injetada no primeiro divisor de décadas para produzir a frequência de 1 kHz; esta, por sua vez, foi injetada em outro divisor para produzir a de 100 Hz, e assim sucessivamente para as demais frequências de 10 Hz e 1 Hz. Desta forma, foram utilizados dois CIs 74390 para gerar os quatro sinais de clock diferentes. A Figura 14 mostra o módulo gerador de frequências.

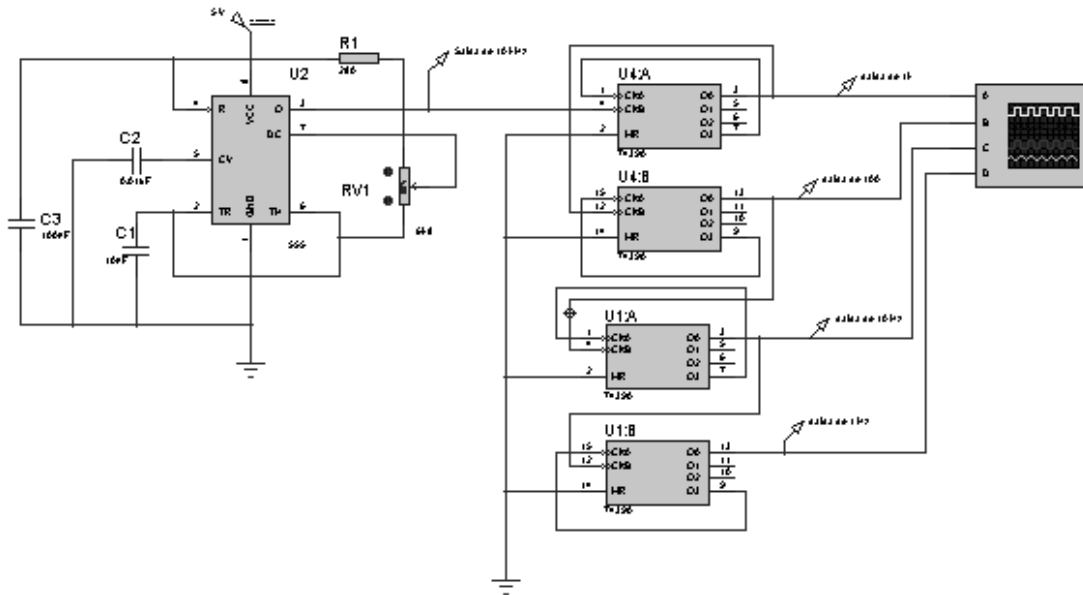


FIGURA 13 – Esquemático do módulo gerador de frequências.

5. CONCLUSÕES

O estudo das tecnologias envolvidas nos kits didáticos comerciais demonstrou que a construção de *kits* com funcionalidade similar é possível. O levantamento realizado com os professores sobre os módulos a serem desenvolvidos demonstrou que estes sete módulos são considerados básicos para o desenvolvimento da maioria dos experimentos de eletrônica digital.

Também ficou evidente que, nos casos mais particulares, existe uma demanda por outros módulos mais padronizados, como, por exemplo, módulos contadores, registradores de deslocamento e conversores A/D e D/A. Tais módulos podem ser implementados posteriormente, no caso da continuação deste trabalho.

REFERÊNCIAS

- MALVINO, A. P.; LEACH, D. P. **Eletrônica digital: princípios e aplicações**. v. 1, São Paulo: McGraw-Hill, 1987.
- MELO, M. O. **Eletrônica digital**. São Paulo: Makron Books, 1994.
- SZAJNBERG, M. **Eletrônica digital**. Rio de Janeiro: Livros Técnicos e Científicos, 1988.
- TOCCI, R. J. e WIDMER, N. S. **Sistemas digitais: princípios e aplicações**. Rio de Janeiro: Prentice Hall, 2003.
- TOCCI, R. J.; WIDMER, N. S. e MOSS, G. L. **Sistemas digitais: princípios e aplicações**. Rio de Janeiro: Prentice Hall, 2007.
- ZAPELINI, W. B. **Um ambiente de experimentação educativa em lógica binária**. 148f. Dissertação (Mestrado em Educação), UFSC, 1994.

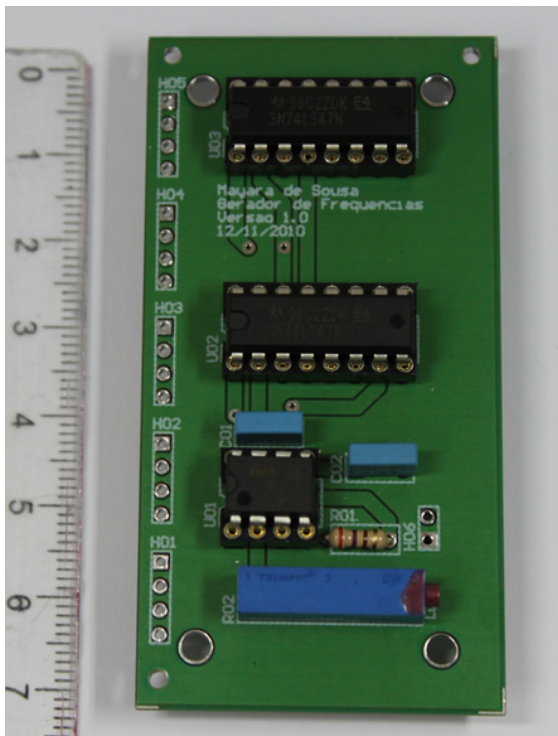


FIGURA 14 – Módulo gerador de frequências.



ESTUDO SOBRE O PADRÃO ZIGBEE E DESENVOLVIMENTO DE SISTEMA APLICADO EM AUTOMAÇÃO RESIDENCIAL

Lucas de Mello Kindermann¹, Everton Luiz Ferret dos Santos²

Resumo: Este artigo apresenta a investigação do padrão ZigBee, um conjunto de protocolos de comunicação sem fio para implementação de redes *ad hoc* de curto alcance, baixa taxa de transferência de dados e baixo consumo de energia. Para analisar o funcionamento desse padrão, foi desenvolvido um sistema microcontrolado com aplicação em automação residencial, composto por três módulos: acionamento, controle e sensoramento, cuja intercomunicação é realizada por intermédio de dispositivos transceptores ZigBee. Com o mercado de automação residencial em expansão, o padrão ZigBee apresenta ser uma alternativa em potencial para o desenvolvimento de soluções aplicadas em automação residencial que exijam integração entre dispositivos eletrônicos residenciais, interface simplificada, economia de energia e fácil instalação.

Palavras-chave: Automação residencial. ZigBee. Microcontrolador. Acionamento eletrônico.

Abstract: This paper presents an investigation about the ZigBee standard, a collection of wireless communication protocols for low range, low data rate and low power consumption *ad-hoc* networks. To analyze the functioning of this standard, it was developed a microcontrolled system applied in home automation, composed of three modules: actuation, control and sensing, which intercommunication is performed by intermediate of ZigBee transceivers devices. With the home automation market in expansion, the ZigBee standard presents to be a potential alternative for the development of solutions applied in home automation which require integration between residential electronic devices, simplified interface, power saving and easy installation.

Keywords: Home automation. ZigBee. Microcontroller. Electronic actuation.

¹ Tecnólogo em Sistemas Eletrônicos pelo IFSC, <lmkindermann@gmail.com>.

² Professor do DAELN, campus Florianópolis, do IFSC <everton@ifsc.edu.br>.

1. INTRODUÇÃO

A automação residencial é um conjunto de tecnologias que torna possível o gerenciamento e a automatização de diversos dispositivos elétricos ou eletrônicos de uma edificação. Seu objetivo é permitir o controle dos elementos de um ambiente para a realização de tarefas ou serviços domésticos de forma automática, prática e rápida, satisfazendo assim as necessidades de conforto, comunicação, economia e segurança das pessoas em suas residências, gerando melhor qualidade de vida.

O conceito de automação residencial sugere a implementação de uma rede de sensores e atuadores interligados entre si através de um protocolo de comunicação, permitindo que possam executar

determinadas funções dentro de uma residência e fornecer informações referentes a residência ao usuário. Entre as tecnologias que podem ser empregadas, se destaca a comunicação wireless entre os dispositivos, cuja implementação permite eliminar a necessidade de cabos para a transmissão de dados e, consequentemente, a realização de *retrofitting* em edificações para essa finalidade, além de oferecer maior flexibilidade para o uso e para o desenvolvimento do sistema (MATEUS FILHO *et al.*, 2009).

Entre as tecnologias de comunicação sem fio que podem ser aplicadas em automação residencial, o padrão ZigBee se destaca por se tratar de uma tecnologia com foco em economia, segurança e baixo consumo de energia, além de permitir a

configuração de redes privadas com uma grande quantidade de dispositivos conectados entre si.

Segundo a Aureside (2011), o mercado de automação residencial vem se expandindo devido à demanda crescente por produtos e soluções, à divulgação do tema e ao aumento da concorrência. Motivada pela viabilidade em desenvolver soluções inovadoras nesse mercado aquecido, essa pesquisa tem como objetivo investigar o uso do padrão ZigBee em sistemas empregados em automação residencial, apresentando suas principais características e benefícios. Esse artigo também apresenta o desenvolvimento de um sistema embarcado para a execução de processos aplicados em automação residencial, utilizando o ZigBee como interface de comunicação remota entre os módulos do sistema.

2. O PADRÃO ZIGBEE

O ZigBee é um conjunto de protocolos de comunicação para redes WPAN (*Wireless Personal Area Network*) baseado no padrão IEEE 802.15.4. Essa pilha protocolar foi desenvolvida para aplicações em sistemas embarcados que necessitem de curto alcance de comunicação (entre 30 m e 100

m em ambientes internos, podendo atingir até 1.500 metros em áreas abertas) e baixa taxa de transmissão de dados, entre 20 kbps e 250 kbps (TSANG *et al.*, 2007).

O ZigBee opera nas frequências ISM (*Industrial, Scientific and Medical*), sendo elas de 868 MHz na Europa (com 16 canais de comunicação), 915 MHz nos Estados Unidos (10 canais) e 2,4 GHz (16 canais) para o resto do mundo. O padrão ZigBee não requer licenciamento para o seu funcionamento, permitindo que essa tecnologia possa ser utilizada livremente. Também oferece uma excelente imunidade a ruídos, devido às suas características de rede e criptografia de dados AES (*Advanced Encryption Standard*) de 128 bits, o que minimiza as chances de interferências entre dispositivos ZigBee configurados em redes diferentes e também com dispositivos que utilizam outros protocolos de comunicação na mesma faixa de frequência.

A Figura 1 apresenta o posicionamento do padrão ZigBee em relação as principais tecnologias de comunicação WPAN e WLAN (*Wireless Local Area Network*).

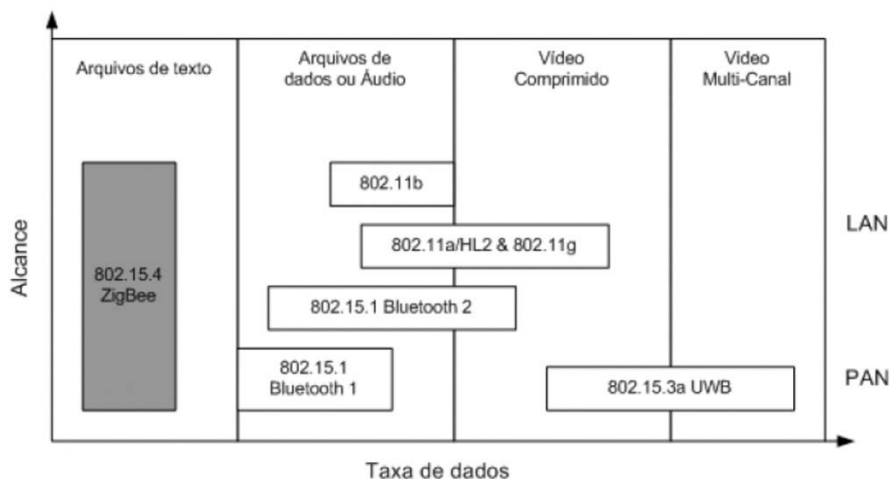


FIGURA 1 – Posicionamento das tecnologias wireless.

Fonte: MONSIGNORE, 2010.

Uma das principais vantagens do padrão ZigBee é o suporte a uma rede auto-organizável. Através de nós que são formados por dispositivos contendo um microcontrolador e um transceptor de radiofrequência, a pilha protocolar permite que os dispositivos reconheçam uns aos outros e enviem dados através de uma rede em malha, se um dos nós falha na transmissão dos dados, ela pode ser realizada por um outro caminho até a informação atingir o nó de destino. Utilizando endereçamento de 16 bits, é possível configurar até 65.535 dispositivos em uma única rede (TSANG *et al.*, 2007).

Outra grande vantagem do padrão ZigBee é o baixo consumo de energia. Quando está no modo de espera, um dispositivo ZigBee consome corrente elétrica na ordem de microampéres, saindo desse estado quando for requisitada uma transmissão de dados e retornando após realizar a comunicação. Dessa forma, é possível aplicar a pilha protocolar em sistemas alimentados por baterias, obtendo um longo período de operação.

Atribuindo as características citadas acima, o padrão ZigBee está sendo considerado a solução ideal para sistemas de comunicação de curto alcance, baixa taxa de dados, baixo consumo de

energia e boa relação custo benefício (MONSIGNORE, 2007). A Figura 2 apresenta

algumas das aplicações em que o padrão ZigBee pode ser implementado.



FIGURA 2 – Aplicações para o ZigBee.

Fonte: ROGERCOM, 2010.

Os dispositivos ZigBee podem ser configurados de duas maneiras diferentes: FFD (Full Function Device) ou RFD (Reduced Function Device). No modo FFD, os dispositivos são configurados para utilizar todos os recursos da pilha protocolar, exigindo um hardware mais potente e, conseqüentemente, consumindo mais energia. Esse modo deve ser configurado em um nó que irá coordenar a rede, e também em nós que irão atuar como roteadores ou dispositivo final na rede local.

No modo RFD, os dispositivos são configurados para utilizar o mínimo de recursos necessários para a implementação da pilha

protocolar, que deve ser aplicada em dispositivos que irão somente receber dados e passar o restante do tempo no modo de espera. Por utilizar menos recursos, podem ser implementados com um hardware mais simples, como, por exemplo, microcontroladores de 8 bits. Esse modo deve ser configurado em nós que vão atuar como dispositivo final na rede local. A Figura 3 apresenta as principais topologias existentes de redes ZigBee, classificados quanto a função dos nós (coordenador, roteador e dispositivo final) e a forma como os dispositivos interagem entre si (malha, estrela ou árvore).

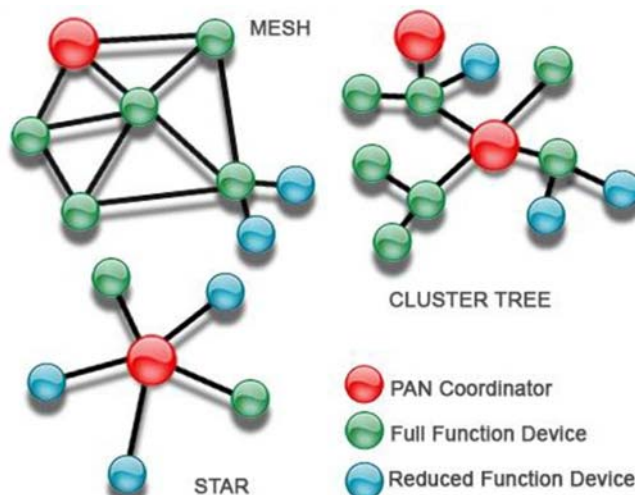


FIGURA 3 – Topologias de rede ZigBee.

Fonte: ICPDAS, 2011.

O nó configurado como Coordenador é responsável pela implementação da rede ZigBee; é

ele quem gerencia a rede, inicializando e a configurando, localiza os demais nós e mapeia a

distribuição de endereços de rede para cada dispositivo. Os nós configurados como Roteador exercem a função de retransmitir dados entre os nós dentro de uma rede ZigBee, ampliando o alcance da rede. Além disso, também pode atuar como um dispositivo final. Tanto o nó coordenador quanto os nós roteadores devem ser configurados como dispositivos FFD para que possam realizar suas funções. Por fim, os nós configurados como dispositivo final são onde os sensores e atuadores da rede serão aplicados, podem ser configurado como FFD ou como RFD para se obter menor consumo de energia, dependendo da forma como será realizada a comunicação com os demais nós da rede.

Para existir comunicação entre os nós em uma rede ZigBee, existem três tipos diferentes de topologias de rede que podem ser implementadas. Na topologia estrela (ou *star*), um nó coordenador é responsável pelo gerenciamento da rede, enquanto que os demais nós são conectados a ele. Toda a informação que circula pela rede é retransmitida pelo coordenador.

A topologia árvore (ou *cluster tree*) é semelhante à topologia estrela, no entanto os nós roteadores são implementados para realizar uma ponte de comunicação entre os nós mais distantes. A vantagem dessa topologia é que ela pode ser implementada para aumentar a cobertura e alcance da rede. Na topologia malha (ou *mesh*), existe uma conectividade entre todos os nós FFD configurados como coordenador e roteadores. Dispositivos finais podem ser conectados a um FFD imediatamente superior dentro da hierarquia, porém não realiza a repetição dos dados na rede. Esta configuração se destaca pela confiança e rendimento da rede devido ao amplo número de caminhos disponíveis para que a troca de informações entre os nós não se perca no trajeto.

2.1. O módulo Digi XBee-PRO S2B

Para a realização desse trabalho, foi utilizado o módulo Xbee-PRO S2B, fabricado pela Digi. O XBee-PRO S2B (Figura 4) é um módulo formado por um microcontrolador e um transceptor de radiofrequência projetado para operar com a pilha protocolar ZigBee. Entre os periféricos disponíveis no módulo estão: portas de entradas e saídas analógicas e digitais, adaptadores RS-232 e RS-485 para implementação de comunicação serial utilizando o protocolo UART (*Universal Asynchronous serial Receiver and Transmitter*), adaptador para o protocolo USB (*Universal Serial Bus*) para configuração e atualização de *firmware* do módulo. Além desses periféricos, o módulo XBee-PRO S2B possui outros recursos que podem ser vistos no seu *datasheet* em DIGI (2010).



FIGURA 4 – Módulo Digi XBee-PRO.

Quanto ao padrão ZigBee, as principais características do módulo são:

- rendimento de potência de 60 mW;
- alcance de até 100 m em ambientes internos e zonas urbanas;
- alcance de até 1.600 m em linha visível para ambientes externos;
- sensibilidade do receptor de -100 dBm (1% PER);
- frequência de operação ISM de 2,4 GHz;
- 12 canais de comunicação selecionáveis por *software*;
- taxa de dados de 250 kbps;
- tensão de alimentação entre 2,8 e 3,4 V;
- consumo de corrente elétrica menor que 10 μ A no modo de espera (*sleep*), 55 mA durante a recepção de dados e 215 mA durante a transmissão de dados;
- opções de antena: Conector U.FL RF, chip ou chicote (*whip*);
- criptografia de dados AES de 128 bits;
- endereçamento de 16 bits (mais de 65 mil endereços disponíveis em uma rede).

A comunicação entre os módulos XBee ocorre de duas maneiras diferentes: no modo transparente ou no modo API. No modo transparente, os dados (comandos e informações) são transmitidos ou recebidos da mesma forma que no padrão RS-232 (Figura 5). Um buffer de transmissão e outro de

recepção é utilizado para obter melhor performance na comunicação serial.

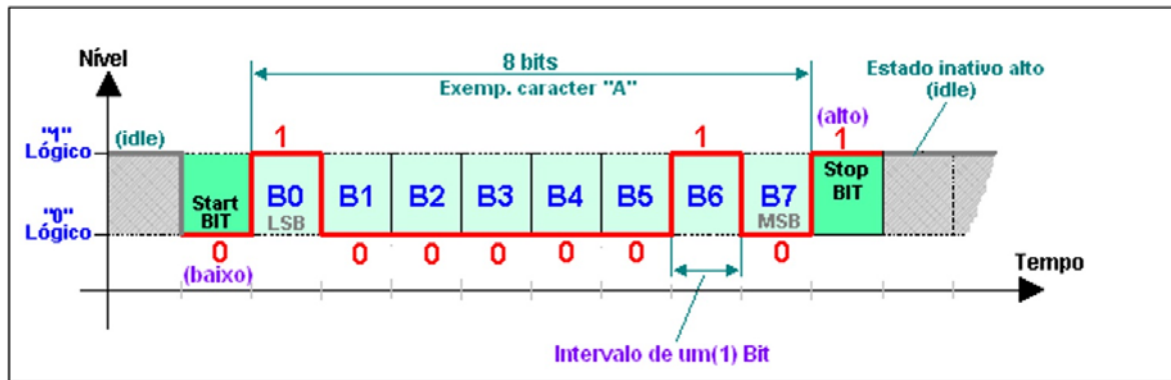


FIGURA 5 – Quadro estrutural do padrão RS232.

Fonte: ROGERCOM, 2010.

No modo API (*Application Programming Interface*), os dados são comunicados em uma sequência de quadros específicos, que permite enviar comandos ou obter informações de outros nós da rede remotamente, sem necessidade de retirar o dispositivo do local onde está

implementado ou precisar alterar o firmware do mesmo. O módulo XBee opera utilizando o protocolo serial UART como interface para a operação do modo API. A Figura 6 apresenta o quadro estrutural do módulo configurado no modo API.



FIGURA 6 – Quadro estrutural do modo API.

Fonte: DIGI, 2010.

3. METODOLOGIA APLICADA

Para o desenvolvimento do sistema embarcado apresentado nesse trabalho, foram realizadas as seguintes tarefas:

- pesquisa e estudo sobre o protocolo ZigBee para a viabilidade de aplicação;
- definição dos requisitos, limitações e funcionalidades para o sistema proposto;
- seleção do material e componentes eletrônicos utilizados;
- projeto do hardware e do firmware embarcado no sistema;
- implementação do protótipo funcional;
- realização de ensaios e testes;
- análise dos resultados obtidos.

As características do padrão ZigBee, entre elas a implementação de uma rede sem fio de baixo alcance, o baixo consumo de energia, a capacidade de endereçar grande quantidade de dispositivos e a transferência de dados criptografados, tornam esse

padrão ideal para aplicações que envolvem controle e automação de dispositivos instalados em edificações residenciais.

Para explorar as características de funcionamento do padrão ZigBee, foi definido que o sistema embarcado proposto seria implementado de forma distribuída, formado por três módulos. Para cada módulo foi definida uma série de características e limitações para serem aplicados em funções específicas: controle, sensoramento e acionamento. A comunicação entre os módulos foi realizada por uma rede ZigBee implementada na topologia malha e utilizando os módulos XBee. A Figura 7 apresenta o diagrama de blocos do sistema.

3.1. Módulo de Acionamento

O módulo de acionamento foi desenvolvido para acionar dispositivos elétricos ou eletrônicos conectados à placa através de conectores bornes. O controle é realizado através da atuação de relés de estado sólido, implementados com circuitos contendo TRIACs e optoacopladores ligados ao microcontrolador ATmega644.

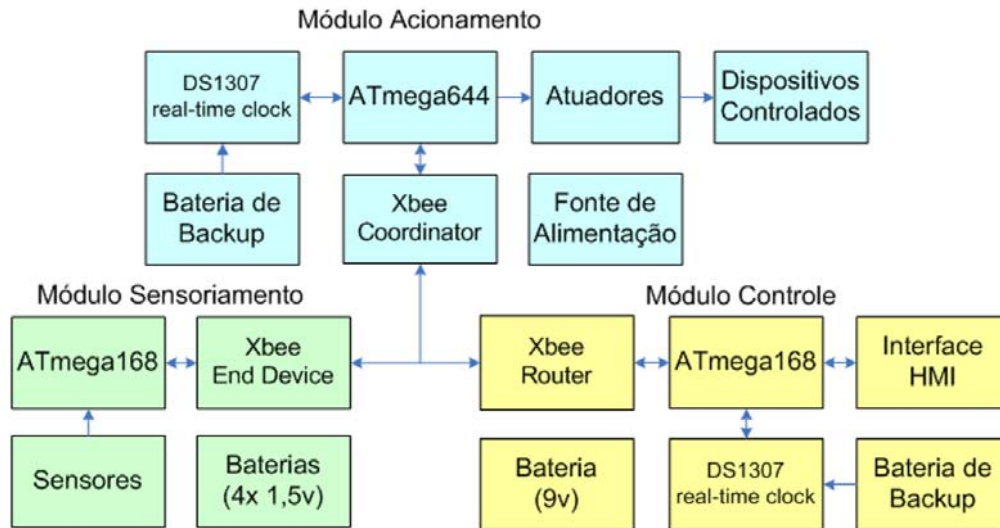


FIGURA 7 – Diagrama de Blocos.

O acionamento dos dispositivos é realizado através do chaveamento liga/desliga ou pelo controle de disparo por ângulo de fase, permitindo que a potência possa ser controlada em determinados níveis.

A comunicação com as outras placas é realizada através do módulo XBee configurado como Coordenador de rede, que também realiza a configuração da rede ZigBee e o mapeamento dos demais módulos XBee presentes no sistema. A placa também possui um circuito integrado de relógio DS1307 que é configurado remotamente pelo usuário para a realização de acionamentos controlados por tempo. O relógio é sincronizado

com o DS1307 do módulo de controle para evitar transmissões de dados desnecessárias entre os módulos do sistema (para visualização do horário atual) e para que o sistema realize os acionamentos no horário correto programado pelo usuário.

A alimentação desse módulo é realizada por uma fonte de corrente contínua de 9 V, uma vez que existe a necessidade de se manter o módulo XBee configurado como coordenador sempre ligado, assim como o microcontrolador que recebe as informações de sensores, do relógio, e verifica os eventos programados pelo usuário para realizar o acionamento dos dispositivos. A Figura 8 apresenta o diagrama elétrico do módulo de acionamento.

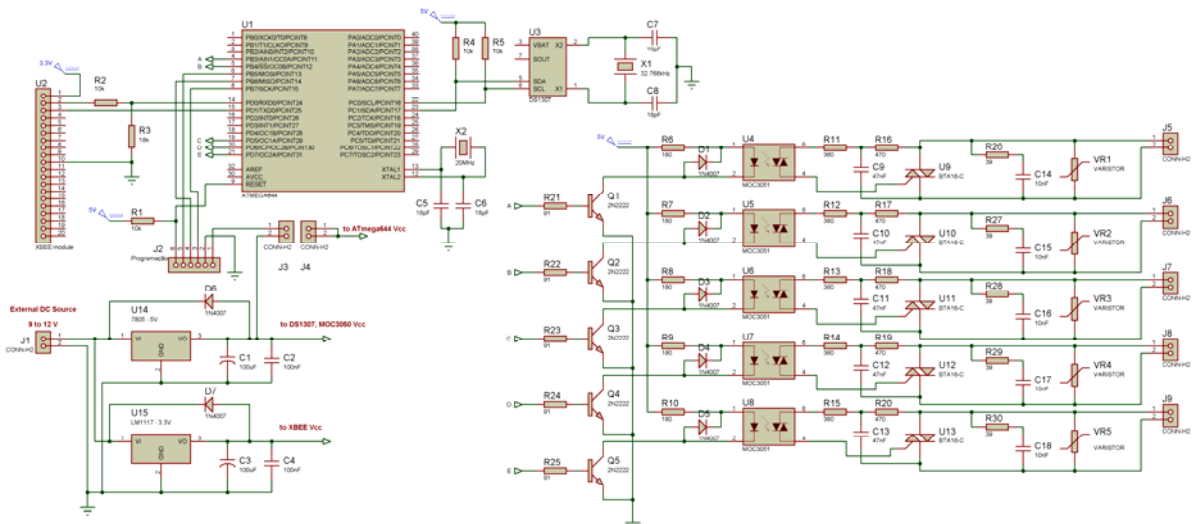


FIGURA 8 – Diagrama elétrico do módulo de acionamento.

3.2. Módulo de Controle

O módulo de controle desenvolvido apresenta interface homem-máquina em que o usuário pode enviar o comando de acionamento manualmente, ou

programar um evento para que o sistema realize o acionamento automático nos dispositivos conectados ao módulo de acionamento. A interface com o usuário é realizada através de uma tela LCD de caracteres 20x4 e quatro botões *push-button*. O

módulo também conta com o circuito integrado DS1307 que permite a visualização da hora/data atual e mantém sincronia com o relógio do módulo de acionamento.

Por se tratar de um módulo portátil, a alimentação é realizada por uma bateria de 9 V. O módulo XBee é configurado como Roteador, pois dessa forma, enquanto a placa estiver ligada, ela

poderá servir como uma ponte na comunicação entre os demais módulos da rede, dependendo da distância que estiverem um do outro. Dessa forma a comunicação irá percorrer a menor distância possível, evitando perdas de dados. A Figura 9 apresenta o diagrama elétrico do módulo de controle.

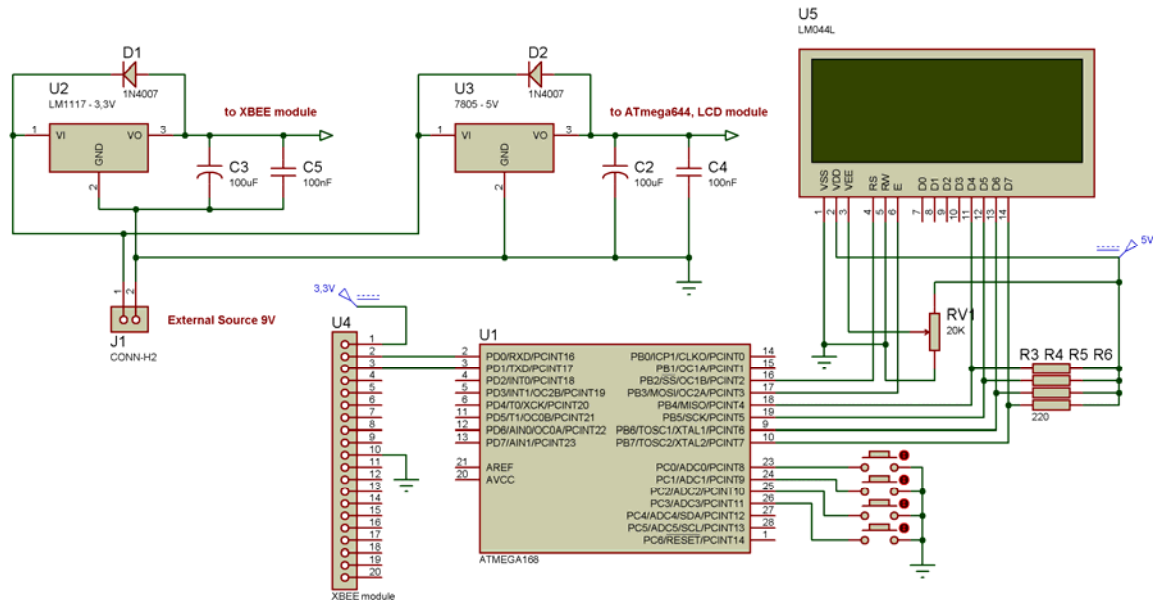


FIGURA 9 – Diagrama elétrico do módulo de controle.

3.3. Módulo de Sensoriamento

O módulo de sensoriamento desenvolvido foi equipado com sensores de temperatura e iluminação para enviar informações aos demais módulos do sistema, de forma que os dados obtidos possam ser aproveitados para as configurações de acionamento, ou simplesmente para informar o usuário.

O módulo de sensoriamento também é portátil, permitindo que seja instalado onde for desejado, desde que permaneça dentro do alcance da rede ZigBee. A alimentação é realizada por um conjunto de quatro pilhas AA, que ligadas em série fornecem um valor de tensão entre 4,8 V e 6 V, dependendo do tipo de pilha utilizada. Os sensores utilizados são o circuito integrado TMP36 para medir temperaturas e um fotorresistor que captura a irradiação luminosa incidente sobre ele. O microcontrolador ATmega168 realiza a conversão A/D dos sinais obtidos dos sensores, calcula o valor médio das grandezas adquiridas ao longo do tempo e codifica os dados para serem enviados aos demais módulos do sistema.

O módulo XBee é configurado como um *End Device* com o conjunto de instruções FFD para transmitir e receber dados. Quando não está se comunicando com os demais módulos, o XBee

permanece no modo de espera, consumindo pouca energia, até que seja interrompido com a requisição de uma nova comunicação. A Figura 10 apresenta o diagrama elétrico do módulo de sensoriamento.

3.4. Implementação e Testes

Definindo as características do sistema, os circuitos e componentes eletrônicos utilizados no projeto, o passo seguinte foi realizar os testes das estruturas eletrônicas individualmente para validar o funcionamento e analisar a viabilidade de integrá-las aos módulos do sistema.

Para cada estrutura testada, foi implementado o circuito correspondente em uma matriz de contatos de testes alimentada com uma fonte ATX. Para os testes que envolviam o uso dos microcontroladores, foram desenvolvidos códigos utilizando a linguagem de programação em C utilizando o ambiente de desenvolvimento AVR Studio e o compilador WinAVR. Foi utilizado também o *software* XCTU para realizar as configurações dos módulos XBee.

Entre os testes realizados, estão o funcionamento dos microcontroladores, do *display* LCD, a medição de temperatura do TMP36 e de iluminação com o LDR utilizando conversor A/D, a transmissão de dados entre os módulos XBee utilizando o padrão ZigBee e entre os módulos

XBee e microcontroladores utilizando o padrão serial RS-232, o acionamento dos relés de estado sólido e a interface homem-máquina do sistema. Foram desenvolvidos códigos para o tratamento dos

sinais obtidos na medição dos sensores, para a interface homem-máquina do sistema e para o tratamento dos eventos programados para o acionamento dos relés.

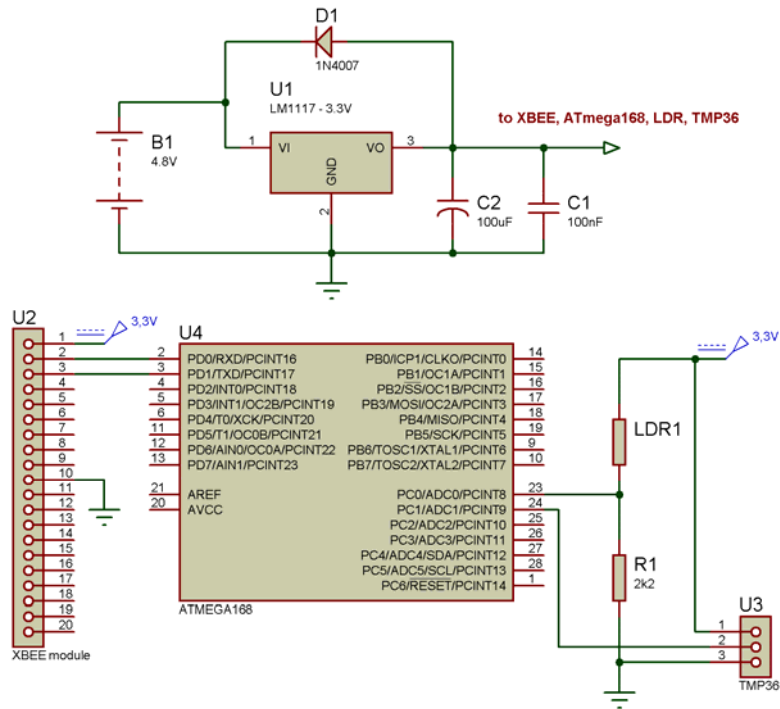


FIGURA 10 – Diagrama elétrico do módulo de sensoriamento.

Após validar todos os testes das estruturas eletrônicas individualmente e integradas em cada módulo, foi realizada a montagem dos módulos em placas de circuito impresso. As Figuras 11, 12 e 13 apresentam os protótipos desenvolvidos para cada módulo do sistema.

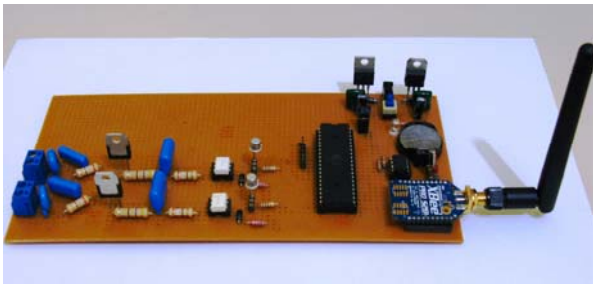


FIGURA 11 – Protótipo do módulo de acionamento.

O protótipo do módulo de acionamento foi desenvolvido com um número reduzido de relés de estado sólido e também foi elaborado um algoritmo mais simplificado, com menor quantidade de eventos programáveis, uma vez que o objetivo principal está em testar a comunicação entre os módulos e não apenas na capacidade de realizar múltiplos acionamentos.

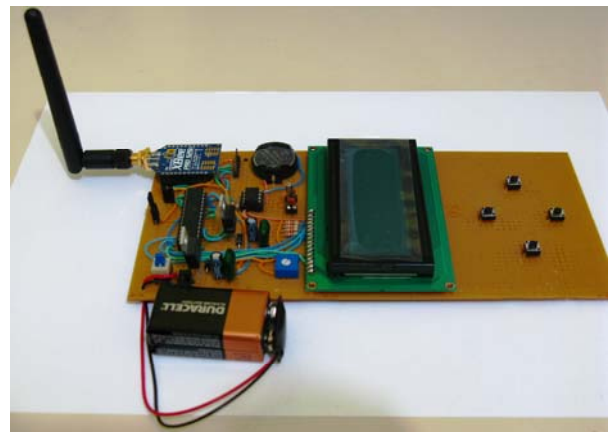


FIGURA 12 – Protótipo do módulo de controle.

4. CONSIDERAÇÕES FINAIS

Através da pesquisa realizada e do sistema microcontrolado desenvolvido nesse projeto, foi possível comprovar a eficiência do padrão ZigBee para realizar comunicação de dados sem fio, de curta distância, em aplicações que envolva controle, automação e medição. A capacidade de implementar uma rede privada auto-organizável com uma grande quantidade de dispositivos conectados entre si, associada ao baixo consumo de energia, torna esse padrão uma excelente escolha

para o desenvolvimento de novos produtos associados ao mercado de automação residencial.

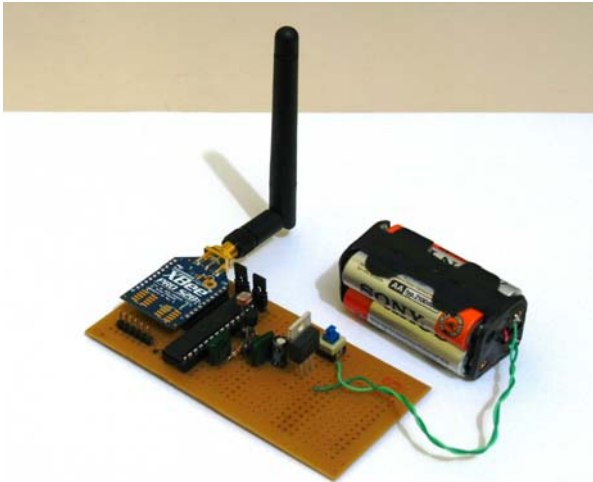


FIGURA 13 – Protótipo do módulo de sensoriamento.

O sistema implementado funcionou conforme esperado, o módulo de acionamento realiza acionamentos manuais ou automáticos conforme programados através do módulo de controle, com configurações de hora/data, temperatura ou intensidade luminosa medidas pelo módulo de sensoriamento. O algoritmo implementado foi eficaz em realizar a análise dos dados configurados pelo usuário e dos dados obtidos nas medições dos sensores para a realização dos acionamentos automáticos. A comunicação ZigBee também transcorreu de maneira esperada; optou-se por utilizar o modo transparente para facilitar a interface entre os microcontroladores, enviando e recebendo dados juntamente com um código de identificação do módulo de origem em cada pacote de dados transmitidos através da rede sem fio.

Pesquisas mais aprofundadas sobre as especificações de radiofrequência, transmissão de dados, configurações de rede, segurança ou economia de energia do padrão ZigBee, assim como a integração de outros periféricos ou protocolos de comunicação no desenvolvimento de sistemas aplicados em automação residencial podem servir como temas para futuros trabalhos relacionados a esse projeto.

REFERÊNCIAS

- ATMEL. **8-bit microcontroller with 64K Bytes In-System Programmable Flash**. Disponível em: <<http://www.atmel.com/Images/doc2593.pdf>>. Acesso em: 1 fev. 2011.
- ATMEL. **8-bit microcontroller with 4/8/16K Bytes In-System Programmable Flash**. Disponível em: <<http://www.atmel.com/Images/doc2545.pdf>>. Acesso em: 1 fev. 2011.
- AURESIDE – **Associação Brasileira de Automação Residencial**. Disponível em: <www.aureside.org.br>. Acesso em: 1 abr. 2011.
- DIGI. **XBee/XBee-PRO ZigBee RF Modules. 2010**. Disponível em: <<http://www.digi.com/products/wireless-wired-embedded-solutions/zigbee-rf-modules/zigbee-mesh-module/xbee-zb-module>> Acesso em: 1 out. 2010.
- ICPDAS. **ZigBee Introduction**. Disponível em: <http://www.icpdas.com/products/GSM_GPRS/zigbee/zigbee_introduction.htm>. Acesso em: 1 jun 2011.
- INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS. **IEEE 804.15.4 - Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications for Low-Rate Wireless Personal Area Networks (WPANs)**. Disponível em: <<http://standards.ieee.org/getieee802/download/802.15.4d-009.pdf>>. Acesso em: 1 out. 2010.
- MATEUS FILHO, P.R.; DIAS, Y.F.G.; FERREIRA Jr., P.A.; BAUCHSPIESS, A. **Automação Predial Wireless em Ambiente com Cargas Térmicas**. 2009. Disponível em: <http://www.lara.unb.br/~bauchspiess/papers/SBAI_2009_55763.pdf>. Acesso em: 1 jan. 2011.
- MONSIGNORE, F. **Sensoriamento de ambiente utilizando o padrão ZigBee**. 2007. Disponível em: <<http://www.teses.usp.br/teses/disponiveis/18/18152/tde-27042007-102640/publico/Ferdinando.pdf>>. Acesso em: 1 out. 2010.
- ROGERCOM. **Controle remoto e aquisição de dados via XBee/ZigBee (IEEE 802.15.4)**. 2008. Disponível em: <<http://www.rogercom.com/ZigBee/ZigBee.htm>>. Acesso em: set. 2010.
- TSANG, K. F.; LEE, W. C.; LAM, K. L.; TUNG, H. Y.; KAI Xuan. **An integrated ZigBee automation system: An energy saving solution**. 2007. Disponível em: <http://ieeexplore.ieee.org/xpl/freeabs_all.jsp?arnumber=4430752>. Acesso em: 1 jan. 2011.



READEQUAÇÃO TECNOLÓGICA DE BAIXO CUSTO DE ROBÔS CARTESIANOS - *RETROFITTING* ROBÔ SANKYO

Thiago Antonio Pereira¹, Anderson Arans Roesner², Fernando Eduardo S. São Thiago³, Ivan Cristofolini⁴, Guilherme Santana Weizenmann⁵, Nelso Gauze Bonacorso⁶

Resumo: Robôs cartesianos destinados a tarefas de montagem possuem custo elevado e, muitas vezes, se torna inviável sua aquisição pelo pequeno empresário. A readequação tecnológica de máquinas desatualizadas apoiadas no trinômio qualidade do serviço, curto prazo de entrega e baixo custo de realização é atualmente a mais solução buscada pelas empresas. Esse projeto de pesquisa trata da readequação tecnológica do robô cartesiano de quatro graus de liberdade produzido pela empresa *Sankyo Robotics* do Japão e adquirido em leilão. Apesar de ser um robô com muitas horas de uso, a sua mecânica está em excelente estado. Para seu sistema eletroeletrônico, além de ser proprietário, antigo e desatualizado o fabricante não fornece mais peças de reposição. A aquisição do robô sem a interface de programação, *teach pendant*, é outro problema que impede sua operação além dos empecilhos de natureza eletroeletrônica. Portanto, o objetivo inicial do projeto é fazer, juntamente com o Instituto Federal de Santa Catarina, a viabilização da readequação tecnológica do robô cartesiano. Visto que se trata de um projeto de pesquisa com seus riscos naturais de sucesso. Posteriormente buscar as melhores alternativas tecnológicas, visando unir o baixo custo com a qualidade.

Palavras-chave: robô cartesiano, *retrofitting* e baixo custo.

Abstract: Cartesian robots for the assembly tasks are expensive and often become unworkable its acquisition by the small entrepreneur. And the technological retrofitting of outdated machines supported on the tripod (service quality, short delivery and low cost of implementation) is currently the most sought solution for businesses. This research project deals with the readjustment of the Cartesian robot technology of four degrees of freedom produced by Sankyo Robotics in Japan and purchased at auction. Despite being a robot with many hours of use, its mechanics are in excellent condition. Your system electronics in addition to being owner, old and outdated the manufacturer no longer provides spare parts. The acquisition of the robot without the programming interface, *teach pendant*, is another problem that prevents its operation beyond the obstacles of nature electronics. Therefore, the initial goal of the project is done, together with the Instituto Federal de Santa Catarina, the technological feasibility of retrofitting the Cartesian robot. Since this is a research project with its natural hazards of success. Subsequent search for the best technological alternatives in order to join the low cost with quality.

Keywords: Cartesian robot, *retrofitting* and low cost.

¹ Graduando CST Mecatrônica Industrial do IFSC <senspereira@hotmail.com>.

² Graduando CST Mecatrônica Industrial do IFSC <andersonroesner_555@hotmail.com>.

³ Graduando CST Mecatrônica Industrial do IFSC <fernandinho_sch@hotmail.com>.

⁴ Graduando CST Mecatrônica Industrial do IFSC <santanaweizenmann@hotmail.com>.

⁵ Graduando CST Mecatrônica Industrial do IFSC <ivancuco@hotmail.com>.

⁶ Professor do DAMM do IFSC, Dr. Eng. <nelso@ifsc.edu.br>.

1. INTRODUÇÃO

Com o avanço da tecnologia e a necessidade de melhorar a produção e a qualidade e de reduzir custos, os mecanismos inteligentes, como os de

CNC (comandos numéricos computadorizados), estão cada vez mais presentes, principalmente no setor industrial. Porém, devido ao alto investimento necessário para obtenção de máquinas novas, tornou-se comum o ato do *retrofitting*, ou

readequação tecnológica, de máquinas desatualizadas. O preço final do *retrofitting* busca sempre ser inferior ao de uma máquina, equipamento ou sistema novo.

Basicamente, no *retrofitting*, há a troca dos comandos eletrônicos por outros de última geração e também de componentes e acionamentos antigos por modernos e mais confiáveis. Segundo Pansiera (2002), a readequação tecnológica de máquinas desatualizadas apoiadas no trinômio qualidade, prazo e custo, é atualmente a solução mais buscada pelas empresas.

Entre as vantagens do *retrofitting* temos:

- aumento da produtividade;
- redução dos períodos de inatividade;
- redução de riscos;
- recursos de programação mais simples;
- garantia de eventuais peças de reposição por um longo período;
- alternativa para novos investimentos;
- maior retorno.

Com esse propósito, foi proposta a readequação tecnológica de um robô cartesiano de três eixos da marca Sankyo, que não oferece mais serviços de assistência técnica ou reposição de peças.

O robô encontra-se em perfeito estado mecânico, porém, a parte de acionamento e comando não funciona, não possui mais a plataforma “*Pendant*”, está desatualizada e todos os componentes são OEM (*Original Equipment Manufacturer*, fabricante original do equipamento), o que dificulta a manutenção e reposição de peças, já que a marca não presta mais esses serviços.

Segundo os manuais do robô, ele possui resolução de 0,001 polegadas, ou 0,0025 mm, e atinja velocidade acima de 80 m/min. por eixo.

O *retrofitting* do robô cartesiano da marca Sankyo é totalmente viável, visto que o custo para compra de um robô novo do tipo cartesiano, como o citado, é muito mais alto. A estrutura mecânica e o painel eletrônico antes do *retrofitting* estão presentes na Figura 1.

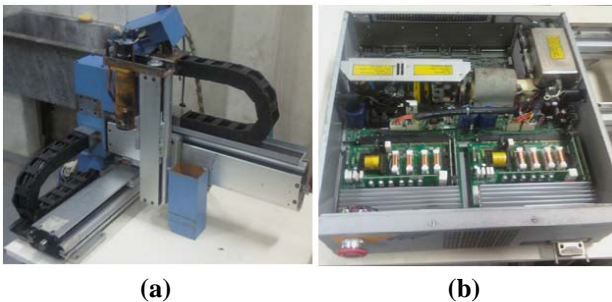


FIGURA 1 – Robô Cartesiano Sankyo antes do retrofitting. (a) Estrutura Mecânica e (b) Painel Eletroeletrônico.

Os robôs do tipo cartesiano realizam movimentos lineares, trabalhando nos eixos x, y e z, como em uma superfície plana. Caracterizam-se

pela pequena área de trabalho, mas com um elevado grau de rigidez mecânica, e são capazes de grande exatidão na localização do atuador. Seu controle é simples devido ao movimento linear dos vínculos e devido ao momento de inércia da carga ser fixo por toda a área de atuação.

2. METODOLOGIA UTILIZADA

Para realização completa do *retrofitting* do robô Sankyo, foi empregada uma metodologia lógica de desenvolvimento dividida em quatro fases: projeto, fabricação, montagem e análise dos resultados.

Na fase de projeto, buscaram-se informações, partindo do próprio manual do equipamento, Sankyo Robotics (2001), para a solução mais adequada para a realização do *retrofitting*. Foram determinados os objetivos principais, as soluções viáveis, definições relacionadas com operação, segurança, ergonomia, manutenção, confiabilidade, qualidade, custo, desempenho e funcionamento do robô.

O projeto foi dividido, segundo o modelo de Back (2008), em três etapas: projeto informacional, projeto conceitual e preliminar. O projeto informacional foi a etapa na qual foi analisado o problema. A tarefa consistiu na análise detalhada do problema de projeto, buscando-se todas as informações necessárias ao pleno entendimento do problema. Ao final dessa etapa foram obtidas as especificações do projeto e a conclusão de que realizar o *retrofitting* é totalmente viável.

As especificações foram:

- a) os componentes de reposição devem ser baratos, padronizados e reduzidos;
- b) exatidão de posicionamento linear $0,03 + (\text{massa} \cdot 0,001) \text{ mm}$;
- c) precisão de posicionamento volumétrico de $\pm 0,04 + (\text{massa} \cdot 0,001) \text{ mm}$;
- d) capacidade de deslocar massas de 2 - 20 kg.

Na fase do projeto conceitual, foram definidas as funções do produto e suas possíveis soluções. As principais funções e as soluções escolhidas foram:

- a) comandar: o software CNC *Mach3* se encaixa melhor nas exigências iniciais, devido ao conhecimento deste por parte da empresa;
- b) intertravar: o intertravamento será um circuito composto de relés e contador, devido à necessidade de segurança quanto ao bom funcionamento de todo o sistema e ser mais barato que um CLP (controlador lógico programável);

- c) transmitir: a escolha da transmissão ficou restrita a polias e correias, para que pudessem ser reaproveitadas as pré-existentes;
- d) referenciar (*home*): por o ambiente de trabalho do robô não possuir excesso de poeira no ar, Fotodiodo e Foto-transistor garantem boa precisão e baixa histerese;
- e) comunicar: a porta paralela é a interface padrão do controlador CNC *Mach3*;
- f) acionar: o acionamento é feito por motores de passo, devido ao seu baixo custo.

No projeto preliminar iniciaram-se as confecções dos diagramas de funcionamento, elétricos e de sinais. A equipe dedicou-se a avaliar as soluções desenvolvidas para dimensionar os componentes selecionados na fase anterior.

Na etapa de fabricação, foram feitos os flanges de adaptação dos motores e os circuitos de *home*, visto que todos os outros dispositivos do robô estavam em perfeito estado de funcionamento, e outros que foram necessários adquiriram-se através de recursos financeiros fornecidos pelo Instituto Federal de Santa Catarina (IFSC).

3. CONCEPÇÃO DO ROBÔ

O robô foi dividido em três módulos: sistema eletroeletrônico, sistema mecânico e sistema de integração da parte mecânica com o eletro-eletrônico que é feito com o software *CNC Mach3*.

3.1. Concepção sistema eletroeletrônico

O sistema eletroeletrônico foi todo substituído, deixando de usar os componentes da marca *Sankyo* para utilizar componentes comerciais e padronizados.

O sistema é composto por um computador portando o software *Mach3*; três drives de corrente para controle dos motores de passo; uma placa de condicionamento de sinais da porta paralela; três placas de circuito impresso para o *home* (uma para cada eixo); um circuito de intertravamento; e uma fonte de 24 volts. De acordo com a Figura 2, observa-se o painel de controle do robô.

Para o melhor entendimento, o funcionamento do robô foi representado no diagrama funcional (Figura 3), onde foram colocadas todas as entradas e saídas, de sinal e potência.

Para a fabricação das placas de circuitos impressos (PCI), optou-se pelo uso do software *Proteus PCB Design Software* da *Labcenter Electronics*. O *Proteus* é um pacote com dois softwares, o *ISIS* e o *ARES*. O *ISIS* é o software utilizado para projeto do circuito elétrico, os *ARES*

têm como função, a partir de um projeto de circuito elétrico do *ISIS*, elaborar o *layout* da PCI.

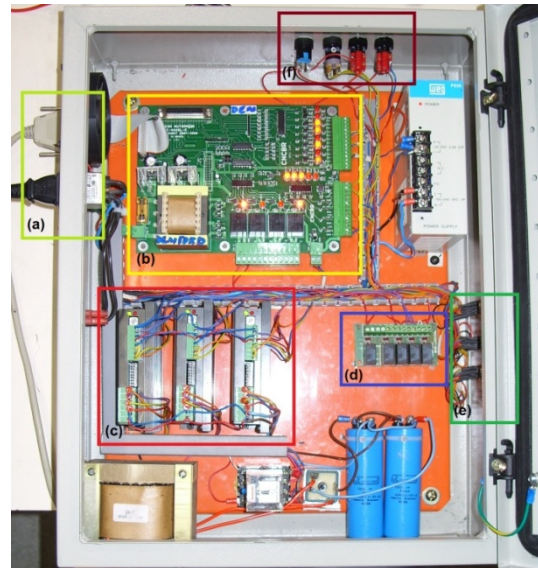
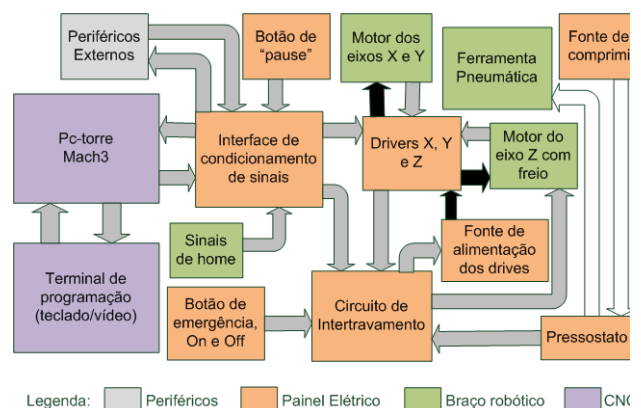


FIGURA 2 – Painel de controle destacando (a) entradas de sinais, (b) placa de interface, (c) drivers de controle, (d) intertravamento, (e) saída para motores e (f) botoeiras.

3.1.1. Circuito Lógico de Intertravamento

Um circuito elétrico lógico de intertravamento foi desenvolvido com a função de verificar o bom funcionamento do robô. Caso os drives de corrente falhem (sobrecarga, sobretensão, aquecimento excessivo), falte alimentação de ar comprimido para a ferramenta (pressostato), falte o sinal presença do controlador (*Mach3*), ou pressionem o botão de parada de emergência, este circuito inibe o programa CNC e desliga a alimentação dos *drivers* dos eixos, evitando que ocorram danos ao equipamento.



Legenda: Periféricos Painel Elétrico Braço robótico CNC

FIGURA 3 – Diagrama Funcional do robô cartesiano desenvolvido.

O intertravamento é um circuito composto por uma contactora (“K”) e por diversos relés, que são ligados em série e acionados quando os componentes essenciais para o funcionamento do robô estão em perfeito funcionamento.

Quando todas as chaves dos relés estiverem fechadas e for pressionado botão de ligar (“ON”), o circuito entra em autorretenção, liberando a potência para o resto do sistema. Quando o botão de desligar (OFF) é pressionado, o sistema abre novamente. O botão de parada de emergência (PE) cortará a alimentação de todo sistema. A Figura 4 aparece o circuito de intertravamento do robô.

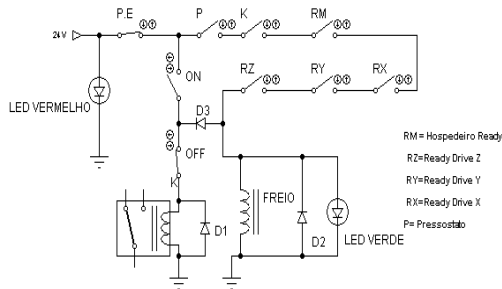


FIGURA 4 – Circuito de intertravamento.

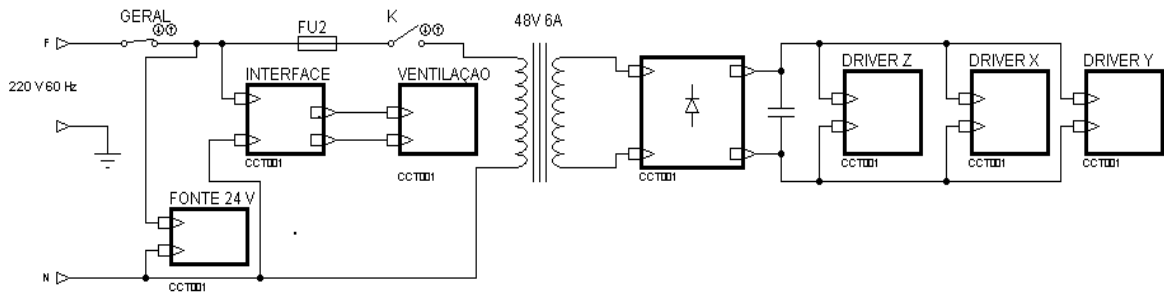


FIGURA 5 – Circuito de potência.

O circuito de *home* (Figura 6) é constituído por uma chave optoeletrônica conectada diretamente à placa de interface que estará lendo a presença do eixo na posição zero. A chave é ativada por uma pequena chapa, presa na parte móvel de cada eixo, que interrompe o feixe de luz.

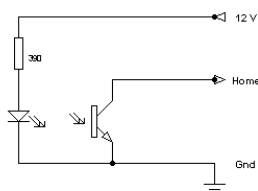


FIGURA 6 – Circuito de *home*.

3.1.4. Placa de condicionamento de sinais

Foi utilizada do fabricante CncBr (2009) a placa de condicionamento de sinais (Figura 7). Essa interface isola e amplifica os sinais vindos da porta paralela do computador, reconhece o sinal de presença do hospedeiro (software CNC) através de uma saída a relé que vai para o circuito lógico de intertravamento. Além disso, conta com saídas de 12 V para alimentar os sensores e a ventilação.

3.1.2. Circuito elétrico de potência

O circuito elétrico de potência faz o acionamento do equipamento. A Figura 5 mostra o circuito de potência desenvolvido para acionamento por motores de passo. A interface e a fonte de 24 V, que alimenta o circuito lógico, são ligadas diretamente na rede (220 V). Os *drivers* são alimentados por uma fonte auxiliar de 67 VCC/ 6 A, composta por um transformador abaixador para 48 V, uma ponte retificadora e um capacitor eletrolítico para filtragem.

3.1.3. Circuito de Referenciamento

Os circuitos de referenciamento estão presentes nos três eixos, ligados à placa de condicionamento de sinais. Este circuito serve para referenciar o robô no início de cada ciclo, conhecido como circuito de “*home*”.

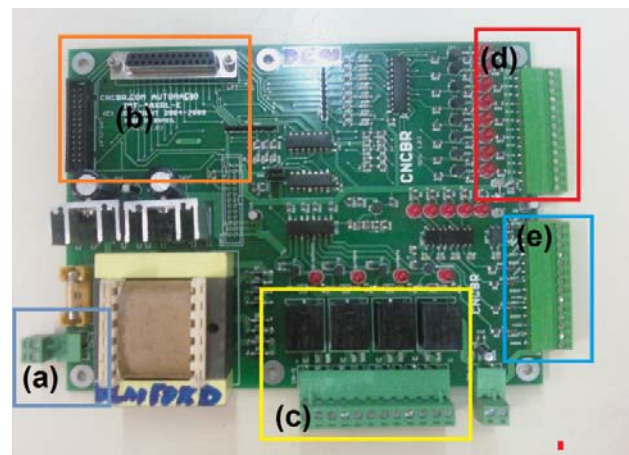


FIGURA 7 – Placa de condicionamento de sinais 4AXRL, destacando (a) alimentação da rede, (b) comunicação com o PC, (c) saídas à relé, (d) saídas a comando e (e) entradas de sinais.

3.1.5. *Drivers* de acionamento de motores de passo

Foram utilizados do fabricante Applied Motion Products (2010) os *drives* de corrente bipolares (Figura 8). Esse modelo selecionado é otimizado

para o uso em conjunto com os motores de passo modelo nema 23 KLM-401, utilizados nos eixos do robô, além de possuir um sistema de suavização de passos (*smooth step*).



FIGURA 8 – Driver de corrente bipolar comercial.

4. CONCEPÇÃO MECÂNICA

A estrutura mecânica da máquina estava em perfeito estado, necessitando apenas de limpeza e lubrificação dos fusos de esferas, substituição de alguns parafusos com oxidação e nova pintura.

Os eixos são do tipo monobloco, ou seja, uma estrutura única que guia e transmite o movimento através de fusos de esferas recirculantes, com cursos de 300 mm para X e Y, e 120 mm para Z. Eixo do robô aparece na Figura 9.

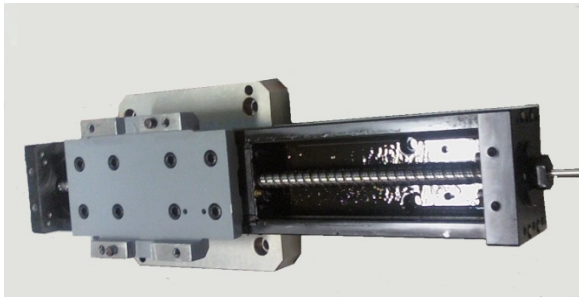


FIGURA 9 – Eixo fuso de esfera do robô.

Os antigos motores AC com *encoders* incrementais foram substituídos por motores de passo de alto torque funcionando em meio passo (400 passos por revolução).

Como o torque dos motores de passo diminui com o aumento da velocidade, e não possuem torques de pico, as polias foram trocadas, de relações de 1:1 para 2:1.

Devido à troca dos motores por motores de um padrão menor, foi necessário confeccionar flanges para adaptação. Os flanges foram usinados em um centro de usinagem CNC. Para isso utilizou-se o ambiente CAD (*Computer Aided Design*, Desenho Assistido por Computador) por meio do software SolidWorks®, e CAM (*Computer Aided Manufacturing*, Manufatura Assistida por Computador) através do software Edgcam, aonde a partir do desenho gerou-se o código G para execução da peça. A concepção mecânica renderizada em CAD e a peça em ambiente CAM podem ser visualizadas na Figura 10.

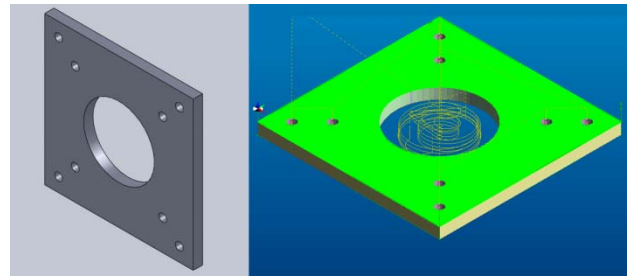


FIGURA 10 – A concepção mecânica renderizada. (a) Ambiente CAD e (b) Ambiente CAM.

5. SOFTWARE CNC

Para controlar a dinâmica do robô *Sankyo*, optou-se pelo uso do *software* controlador CNC *Mach3*. O controlador CNC *Mach3* é uma opção potencial de controle flexível de baixo custo para máquinas. É um controlador CNC baseado em PC que viabiliza o comando de máquinas com até seis eixos, segundo ArtSoft (2008). O *Mach3* aciona motores de passo ou servomotores através de *drives* que utilizem o padrão de comandos *step* e *dir* (passo e direção). O *software* também executa o código G, e possibilita ainda configurações de velocidade, sentido e posição para a máquina.

As telas, os botões e as caixas de diálogo do controlador são personalizáveis de acordo com cada aplicação. A tela principal do programa do controlador Mach3 possui vários campos para configuração e comandos de funções (Figura 11).

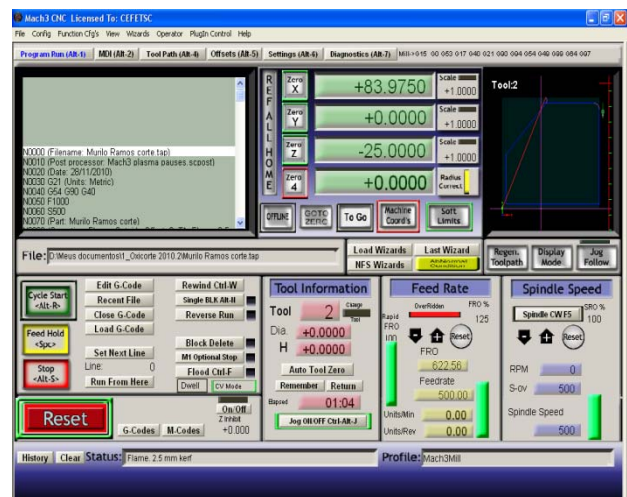


FIGURA 11 – Software Mach3.

Foi necessário configurar o software de acordo com as características mecânicas do robô, tais como número de passos por milímetro, a aceleração e velocidade máxima dos três eixos (Tabela 1). Também foram configurados os pinos de entrada e saída da porta paralela.

Tabela 1 – Configurações de avanço alcançadas com software CNC *Mach3*

Eixos Lineares	Passos/mm	V max [mm/min]	Acc [mm/s/s]
X	40	30000	1800
Y	40	30000	1800
Z	40	30000	1800

6. RESULTADOS E DIFICULDADES ENCONTRADAS

Devido ao torque estático do motor de passo ser alto mesmo desligado, verificou-se ser desnecessário o freio no eixo Z.

Chegou-se a velocidades máximas de 30 m/min em cada eixo, valor superior aos esperados com motores de passo, e resolução de 0,025 mm. Uma foto da estrutura final pode ser vista na Figura 12.

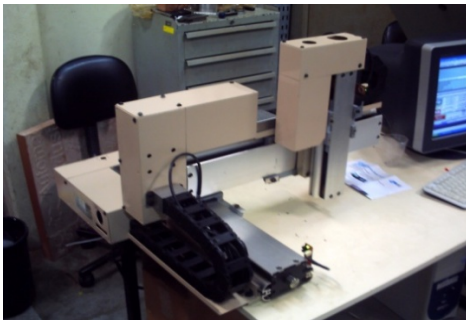


FIGURA 12 – Robô após *retrofitting*.

Para ensaio de repetitividade e para verificar o bom funcionamento dos motores, foi executado diversas vezes um programa em código G com 29046 linhas, gerado no EdgeCam, para execução de um molde em forma livre (Figura 13).

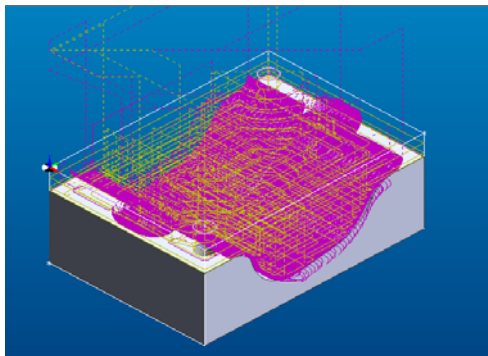


FIGURA 13 – Molde executado no EdgeCam.

A posição de zero máquina foi medida antes e após a execução do programa com um relógio comparador no eixo Y (o eixo inferior, com maior carregamento), e pela ferramenta “*verify*” do Mach3, que executa o home novamente e compara a posição real com a do software. O resultado foi uma variação de aproximadamente $\pm 0,005$ mm no relógio comparador, valor inferior à resolução do robô que, na maioria das vezes, sequer foi percebido pelo Mach3 (Figura 14).



FIGURA 14 – Relógio comparador antes e depois da execução do código.

7. CONCLUSÃO

Ao final do trabalho, obteve-se êxito e resultados melhores que os esperados para um *retrofitting* de baixo custo com motores de passo.

Juntamente com toda a estrutura mecânica, o gabinete eletroeletrônico desempenhou com excelência a função de controle do robô cartesiano Sankyo.

Posteriormente, nos passos seguintes, desejava-se, através de testes mais complexos, modelar corpos de prova de acordo com as normas da ABNT NM-230 para determinar com segurança a repetibilidade e precisão do robô Sankyo.

Dessa forma, podemos validar o projeto de *retrofitting* por inteiro e quantificar todas as vantagens de tal processo.

REFERÊNCIAS

ARTSOFT. ***Mach3 CNC Controller: Software Installation and Configuration***. ArtSoft: USA, 2008.

PANSIERA, P.E., ***A Ciência do Retrofitting - Conceitos Básicos***. Revista Mecatrônica Atual, v. 1, n° 2, Tatuapé -SP, Brasil, p. 41 - 43, 2002.

APPLIED Motion Products. ***Hardware Manual STR4 & STR8 Step Motor Drives***. 2010.

BACK, N. [et al.]. ***Projeto Integrado de Produtos: planejamento, concepção e modelagem***. Barueri, SP: Manole, 2008.

CNCBR. ***Manual da placa de interface INT-4AXRL***. 2009.

SANKYO ROBOTICS. ***CCR-M Series Hardware Manual- SC3000 Robot Systems***. 2001.



A GESTÃO DE ATIVOS INTANGÍVEIS NA ÁREA ADMINISTRATIVA DO DEPTO ACADÊMICO DE ELETRÔNICA DO IF-SC

Wilson Berckembrock Zapelini¹

Resumo: O projeto aqui apresentado tem como perspectiva melhorar o desempenho dos processos e compartilhar o conhecimento produzido entre servidores, visando à busca da excelência da gestão do DAELN, por meio de duas ações: elaboração de um Manual de Rotinas e concepção e disponibilização de um portal corporativo do Departamento. Na primeira ação, foram identificados os conhecimentos tácitos existentes na área administrativa do DAELN, buscando envolver os servidores na análise de suas tarefas e sua interdependência com outras atividades organizacionais. Após isso, foram mapeados todos os processos na área administrativa do DAELN, para tornar explícito o conhecimento tácito, possibilitando a padronização, normatização e informatização dos processos. Paralelamente, na segunda ação, foi concebido o conteúdo e o formato visual do portal corporativo do DAELN. Na sequência, foi implantado o portal virtual do DAELN, tornando-se a principal ferramenta de trabalho, para consulta e compartilhamento de conhecimentos.

Palavras-chave: Gestão do conhecimento. Manual de rotinas. Portal acadêmico.

Abstract: *The project has the prospect to improve the performance of processes and sharing knowledge produced between servers, aimed at the pursuit of excellence in management DAELN through two actions: preparation of a manual routines and design and deployment of a corporate portal of the Department. In the first action were identified tacit knowledge in the area of administrative DAELN, seeking to involve the servers in the analysis of their tasks and their interdependencies with other organizational activities. After that, we mapped all processes in the administrative area of DAELN to make explicit the tacit knowledge, enabling the standardization, normalization and computerization of processes. Similarly in the second action, designed the content and visual format of the corporate portal DAELN. In sequence, we implemented the virtual portal DAELN, becoming the main tool for work, for consultation and knowledge sharing.*

Keywords: *Knowledge management. Routines manual. Academic portal.*

¹ Professor Dr. do DAELN, campus Florianópolis, do IFSC <zapelini@ifsc.edu.br>.

1. INTRODUÇÃO

Em face à contínua mudança no processo econômico-social, resultado da globalização mundial, faz-se necessária uma revisão dos modelos de gestão das organizações. Os novos modelos tornam as instituições mais ágeis, flexíveis e estruturadas para o aprendizado contínuo e fortemente direcionadas para a sociedade que está em pleno desenvolvimento, a sociedade do conhecimento. Este tipo de sociedade tem como base o conhecimento e seus valores intangíveis, necessários à sobrevivência das organizações.

Como o conhecimento passou a ser encarado como um ativo da organização, surge a necessidade

de cuidar com zelo e dedicação similares àquela dispensada aos ativos tangíveis (DAVEMPORT; PRUZAK, 1998). Esta atenção passa pelo estabelecimento de métodos, técnicas, processos e ferramentas para lidar com o conhecimento concebido, desenvolvido e utilizado por uma instituição.

Na administração pública, o foco é aumentar a efetividade da ação pública, com o mínimo de recursos e tempestividade, é preparar cidadãos para atuar como parceiros do Estado na elaboração e implementação de políticas públicas, é promover a inserção social, a redução de desigualdades sociais, é criar uma sociedade competitiva na economia regional e global por meio da educação dos

cidadãos para que eles se tornem trabalhadores competentes do conhecimento (ZAPELINI *et alii*, 2007).

O cenário nas instituições acadêmicas ainda é rudimentar na aplicação da gestão estratégica do conhecimento. Na maior parte das vezes, não há compreensão ou discernimento relativo à cultura da gestão mencionada. Mesmo assim, são evidenciadas, nas distintas gerências ou departamentos das instituições educacionais, posturas ou comportamentos diferenciados. Em setores mais dinâmicos e com um quadro de profissionais com maior nível de capacitação, emerge uma maior diversidade na oferta de cursos, preocupação constante na atualização curricular dos cursos, concepção e desenvolvimento de inúmeras pesquisas tecnológicas, maior envolvimento com a comunidade na realização de atividades de extensão, melhor encaminhamento nos processos e procedimentos administrativos (ZAPELINI *et alii*, 2007).

2. REFERENCIAL TEÓRICO

A gestão do IF-SC (anterior CEFET-SC) passou a dar devida atenção aos seus ativos intangíveis com a estruturação de uma Diretoria de Gestão do Conhecimento, implantada em setembro de 2006, o que reflete uma ação ousada e inovadora. Algumas instituições públicas já vêm implementando algumas ações de gestão do conhecimento. No entanto, o diferencial que o IF-SC formula é caracterizar a gestão do conhecimento como um sistema de gestão pública para toda a Instituição, estabelecido para todos os seus setores e unidades e em nível estratégico. Em suma, é uma posição inovadora perante outras instituições educacionais.

No entanto, apesar desta preocupação da Instituição na organização de seu conhecimento, a burocracia ainda emperra na sua aplicação imediata nos diferentes *campi* e, mais especificamente, nos departamentos acadêmicos do Campus Florianópolis.

Também é importante destacar que mesmo nas áreas mais produtivas, ainda prevalece a inexistência de qualquer intercâmbio ou compartilhamento de informações e/ou conhecimentos entre os servidores. Prevalece também, ainda em muitas situações, o trabalho localizado e individualizado, sem qualquer troca de experiências. O corpo de servidores ainda assume uma postura individualista e razoavelmente desinteressada com relação às questões coletivas da instituição ou da comunidade (ZAPELINI *et alii*, 2007).

Portanto, apesar da singularidade privilegiada, a realidade das instituições de ensino ainda está

impregnada de vícios corporativos e burocráticos, que em muito se afastam de uma organização que evolui e aprende.

As instituições de ensino detêm condições e situações singulares para a geração e disseminação do conhecimento em seus limites geográficos. Contudo, está reservada às instituições de ensino uma mudança drástica em suas posturas. Nesse sentido, a direção mais promissora é a do aprendizado cooperativo, onde professores, administrativos e estudantes põem em comum os recursos materiais e informacionais à sua disposição (LEVY, 1999, p.171).

Levy (1999, p.172) aprofunda a questão ao destacar que as novas possibilidades de criação coletiva distribuída, de aprendizado cooperativo e de colaboração em rede propiciada pelo ciberespaço estão questionando o funcionamento das instituições e os modos habituais de divisão do trabalho, tanto nas empresas quanto nas escolas. Não se trata apenas de utilizar a qualquer custo as tecnologias, mas sim de acompanhar consciente e deliberadamente uma mudança de civilização que está questionando profundamente as formas institucionais, as mentalidades e a cultura dos sistemas educativos tradicionais e, notadamente, os papéis de professor e aluno.

O Departamento Acadêmico de Eletrônica (DAELN) tem conseguido se sobressair no cenário institucional por sua ousadia e competência em vencer, permanentemente, novos desafios. O contexto institucional atual, com a transformação do CEFET-SC em IF-SC, lança novos desafios. Nesse sentido, estão sendo lançadas algumas possibilidades de novos cursos para este departamento, como Engenharia Eletrônica, Mestrado Acadêmico em Desenvolvimento de Sistemas Eletrônicos, além de manter os atuais cursos técnico e de tecnologia. Sendo assim, gerenciar todos estes cursos, com mais laboratórios, mais professores e mais alunos, demandará uma atenção redobrada na gestão do DAELN. Para tal intento, o Projeto em vista vem, justamente, contribuir para a melhoria e para a modernização da gestão administrativa.

3. MATERIAIS E MÉTODOS

O nascedouro do Projeto partiu da oferta da disciplina de Gestão do Conhecimento e da Informação (GCI) a ser ministrada aos alunos do Curso Superior de Tecnologia em Sistemas Eletrônicos. Já nas primeiras aulas, foi constatada a desmotivação dos alunos, pois a disciplina é da área de gestão e o Curso tem seu foco na área de tecnologia.

Visando superar tal situação, foi proposto o desenvolvimento de um projeto de Gestão do

Conhecimento que empregasse abordagens/ferramentas mais práticas, em consonância com a estrutura curricular da disciplina e, ao mesmo tempo, que atendesse às necessidades do Depto. A proposta foi submetida aos alunos e chefias do departamento, onde foi plenamente aceita por ambos.

Nesse sentido, os objetivos pretendidos e obtidos com o presente trabalho são:

- a) identificar os conhecimentos tácitos existentes na área administrativa do DAELN, buscando envolver os servidores na análise de suas tarefas e sua interdependência com outras atividades organizacionais;
- b) mapear os processos na área administrativa do DAELN, para tornar explícito o conhecimento tácito, possibilitando a padronização, normatização e informatização dos processos;
- c) conceber o conteúdo e o formato visual do portal corporativo do DAELN;
- d) implantar o portal virtual do DAELN, tornando-se a principal ferramenta de trabalho, para consulta e compartilhamento de conhecimentos.

Inicialmente, foi efetuada uma pequena revisão bibliográfica para a fundamentação teórica sobre o assunto. Esta revisão compreendeu a análise de documentos sobre mapeamento de processos e formas de construção de portais corporativos. Ainda como parte integrante desta etapa, foram convidados especialistas nas temáticas do Projeto para proferir palestras, durante o horário das aulas da disciplina GCI.

Posteriormente, foram criadas duas equipes de trabalho na turma da disciplina de GCI, onde uma delas ficou responsável pelo mapeamento dos processos e seus devidos encaminhamentos e, a outra, foi responsável pela construção do portal corporativo do DAELN.

As equipes executoras 1 e 2 trabalharam, fundamentalmente, durante o horário das aulas de GCI, desenvolvendo as atividades programadas, como integrante da avaliação das mesmas na disciplina, já que o Projeto contempla a concepção, desenvolvimento e utilização de ferramentas de gestão do conhecimento. Todavia, eventuais necessidades de programação de horários extras também foram agendadas e devidamente empregadas.

Todo o *staff* administrativo do DAELN foi convidado a participar e contribuir para a boa realização do Projeto, pois resultará na melhoria da

eficiência e da eficácia na gestão deste departamento e, por conseguinte, na simplificação, agilidade e facilidade no exercício das atividades dos profissionais deste departamento. Neste sentido, o pessoal administrativo, como equipe colaborativa, teve sua participação estabelecida por meio de entrevistas concedidas, de auxílio no levantamento da documentação e de co-elaboração/consolidação dos processos.

De forma sintética, o Projeto contempla as quatro etapas, referentes ao ciclo PDCA de Deming (WIKIPÉDIA, 2011), com foco na melhoria contínua:

- 1) o planejamento das ações;
- 2) a execução do que foi planejado;
- 3) o controle das ações encaminhadas;
- 4) a intervenção corretiva que se fez necessária durante a implementação do Projeto.

Na concepção do Portal Corporativo, foram efetuadas pesquisas com alunos e servidores, buscando levantar quais as necessidades e interesses acadêmicos a serem empreendidos e disponibilizados. Dessa forma, um formato visual do site foi desenvolvido, bem como os respectivos conteúdos que comporiam o ambiente virtual. Posteriormente, o DAELN disponibilizou um estagiário-bolsista da área de Informática, para realizar a devida construção virtual do portal corporativo.

4. RESULTADOS

Com a conclusão do Projeto, obtiveram-se os seguintes produtos:

- a) Manual de processos (rotinas) na área administrativa do DAELN;
- b) Portal corporativo, disponibilizando conteúdos, serviços e sistemas para o conjunto dos servidores e alunos do DAELN.

4.1. Manual de processos (rotinas) na área administrativa do DAELN

A primeira etapa desta ação foi conceber um formulário que pudesse expressar os processos e respectivos procedimentos relativos às rotinas administrativas do departamento. Após pesquisa detalhada *in loco*, bem como em sites de outras instituições públicas, o formulário foi elaborado cuja estrutura é mostrada na Figura 1. Salienta-se que este formulário apresenta a Instituição como CEFET-SC, pois esta ainda era a sua denominação na época de desenvolvimento do Projeto.



		MINISTÉRIO DA EDUCAÇÃO SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE SANTA CATARINA DEPARTAMENTO ACADÊMICO DE ELETRÔNICA			
SETOR/ÁREA/COORDENAÇÃO:			RESPONSÁVEL/COORDENADOR:		
NOME DA ROTINA/PROCESSO: _____					
OBJETIVO DA ROTINA: _____					
Nº	DESCRIÇÃO DAS ATIVIDADES (TAREFAS)	RESPONSÁVEL	TEMPO ESTIMADO (dias)	DOCUMENTOS/MEIOS ENVOLVIDOS	
01					
02					
03					
04					
05					
06					
PERIODICIDADE:					Versão:
AMPARO LEGAL:					Abril/2008
TERMINOLOGIA:					
OTIMIZAÇÃO:					
INFORMATIZAÇÃO:					

FIGURA 1 – Formulário de preenchimento das rotinas administrativas.

Após o mapeamento de todos os processos na área administrativa do DAELN, um Manual de Rotinas foi elaborado, no formato físico e no formato digital, de modo que todos os servidores possam ter acesso, deste modo, facilitando a execução das atividades administrativas, bem como estabelecendo um padrão normatizado das rotinas. Assim, este Manual de Rotinas do DAELN auxiliará no entendimento, na execução e no

encaminhamento adequado dos processos, por todo aquele que assim o necessitar ou demandar.

4.2. Portal corporativo do DAELN

Os estudos e pesquisas efetuados para a concepção do portal corporativo do DAELN estabeleceram o formato visual apresentado na Figura 2.


Logo MEC (site)		Logo IFSC (site)	
Conteúdos: PRINCIPAL DAELN Ensino Pós-graduação e Pesquisa Extensão e Relações Externas Gestão			
Logo DAELN	Eletrônica <=> mente O portal de conhecimentos e interatividade da Eletrônica		Nota sobre o nome do Portal
SIGAeletron		INTERATIVIDADE	
SERVIÇOS > Legislações > Publicações > Materiais didáticos > Calendários > Contatos > Links (externos/internos)		DESTAQUES/EVENTOS/NOTÍCIAS	
SISTEMAS > Webmail > Moodle > Biblioteca (Sophia) > Educação a distância > Wiki (Eletrônica)		OFERTAS DE ESTÁGIOS DISPONIBILIDADE DE ESTAGIÁRIOS	
Edição do portal Usuário: Senha:		Calendário Enquete	
MISSÃO Desenvolver e difundir conhecimento científico e tecnológico, formando indivíduos para o exercício da cidadania e da profissão.		Nós temos: ____ visitantes Total de acessos: ____	
IDENTIFICAÇÃO © 2008 – Depto. Acadêmico de Eletrônica (DAELN) – CEFET-SC Av. Mauro Ramos, 950 - Centro - Florianópolis - Santa Catarina - Brasil - CEP 88020-300 Fone: +55(48)3221-0565/0566 – Fax: +55(48)3224-1500 – CNPJ: 81.531.428/0001-62 eletronica@cefetsc.edu.br		VISÃO Consolidar-se como centro de excelência em educação profissional e tecnológica no Estado de Santa Catarina.	
Pesquisa no site		Mapa do site	
			

FIGURA 2 – Formulário de preenchimento das rotinas administrativas.

Este portal, com o auxílio de um estagiário-bolsista da área de Informática, foi devidamente construído sob a plataforma Joomla, conforme apresentação na Figura 3 e cujo site está

disponibilizado na Internet, onde se pode ter acesso por meio do *link*: <http://eletronica.florianopolis.ifsc.edu.br>.

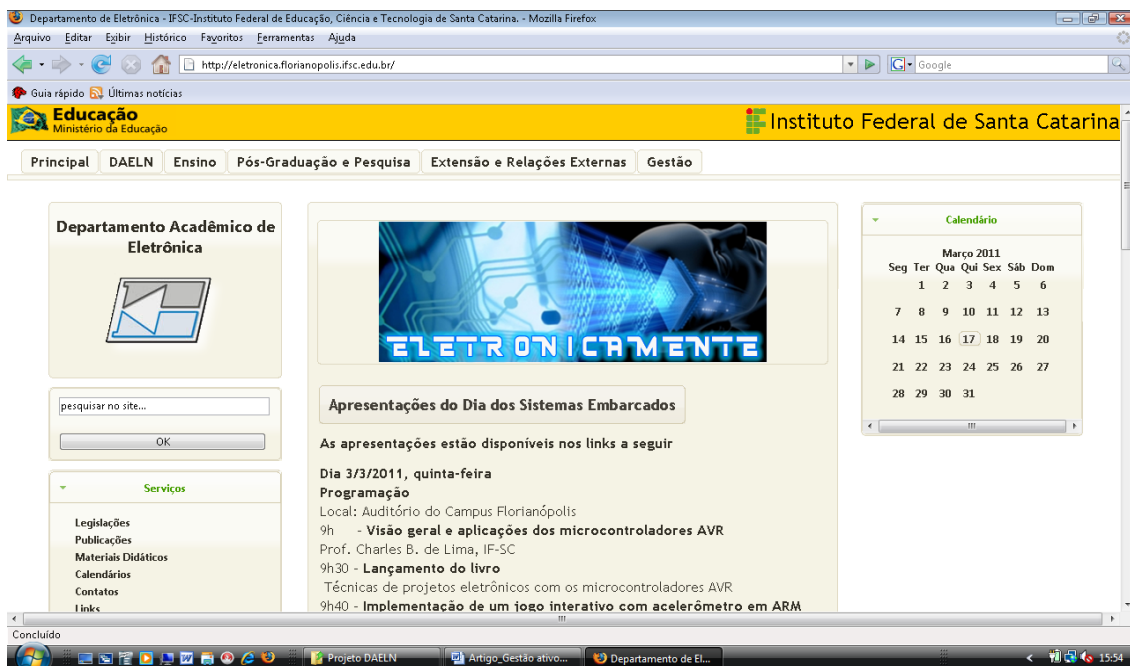


FIGURA 3 – Página principal do site do DAELN.

5. CONCLUSÕES

Duas importantes conclusões podem ser estabelecidas a partir do desenvolvimento deste pioneiro Projeto acadêmico nesta Instituição.

A primeira delas é relativa à possibilidade de se efetuar um bom Projeto com o trabalho dedicado dos alunos. Durante todo o transcorrer deste Projeto, houve uma motivação e uma dedicação ímpar dos mesmos, de modo que se conseguiu efetuar sua conclusão sem dificuldades, demonstrando que quando se concilia estudos teóricos com aplicações práticas, as chances de obtenção de sucesso são muito maiores.

A segunda conclusão refere-se à conjugação de fatores acadêmicos e administrativos, isto é, este Projeto conseguiu conciliar os objetivos pedagógicos na disciplina do Curso com os interesses da gestão do Departamento de Eletrônica.

Após o empreendimento destes dois produtos desenvolvidos no Projeto, cabe agora à gestão do Departamento, empreender duas ações vitais: efetuar constantes atualizações e manutenções no

site corporativo e, a partir do Manual de Rotinas, buscar informatizar as mesmas, de modo a tornar mais eficiente e eficaz as atividades administrativas empreendidas no DAELN, modernizando sua gestão e resultando num processo ensino-aprendizagem mais atualizado, mais transparente e mais democrático.

REFERÊNCIAS

- DAVENPORT, T.H.; PRUSAK, L. *Conhecimento empresarial: como as organizações gerenciam seu capital intelectual*. São Paulo: Campus, 1998.
- LEVY, P. *Cibercultura*. São Paulo: Editora 34, 1999.
- WIKIPEDIA. **Ciclo PDCA**. Disponível em: <http://pt.wikipedia.org/wiki/Ciclo_PDCA>. Acesso em: 22 mar. 2011.
- ZAPELINI, W.B. *et alii*. **Gestão do conhecimento como sistema de gestão do CEFET-SC**. São Luís: MEC, 2007. Artigo apresentado na II Jornada Nacional da Produção Científica em Educação Profissional e Tecnológica.



METODOLOGIA DE PROJETO DE RETIFICADORES COM FILTRO CAPACITIVO

Clóvis Antônio Petry¹

Resumo: Neste artigo apresenta-se o estudo e a metodologia de projeto de retificadores de meia onda e onda completa com filtro capacitivo. Empregados em todas as fontes de alimentação, seja lineares seja chaveadas, os retificadores são conversores de tensão alternada para contínua, comumente usando filtro capacitivo, o que torna sua análise e dimensionamento complexos. A modelagem e o equacionamento do circuito para posterior projeto e especificação dos componentes se tornam tarefas dispendiosas, pois os circuitos utilizam elementos não-lineares, o que faz com que as correntes e tensões no circuito também sejam não-lineares. Assim, neste trabalho se apresenta uma metodologia simples e que dispensa o uso de ábacos, permitindo o projeto e escolha dos componentes com base em equações de baixa ordem e complexidade, facilitando o uso por estudantes e projetistas.

Palavras-chave: Retificador. Filtro capacitivo. Metodologia de projeto. Eletrônica de potência.

Abstract: This paper introduces the study and design methodology for half and full wave rectifiers with capacitive filter. Used in all power supplies such linear or switching, rectifiers are converters from alternate current to continuous current that normally used capacitive filters, what demands difficulty for its analysis and designing. Those difficulties occurs because the converters are essentially composed by non linear elements such diodes or switching semiconductors, so currents and voltages are non linear and analysis became complex and hard to realize. In this context, this paper presents a simple design methodology that dispenses the usage of abacus allowing the analysis and design with simple and low order expressions, that is interesting for designers and students.

Keywords: Rectifier. Capacitive filter. Design methodology Power electronics.

¹ Professor do DAELN, campus Florianópolis, do IFSC <petry@ifsc.edu.br>.

1. INTRODUÇÃO

O uso de equipamentos eletrônicos nas residências, comércio e indústria tem aumentado a cada dia, com a proliferação de aplicações com as mais diversas finalidades, dentre elas: médicas, fabris, segurança, comunicação, entretenimento etc.

O estágio de entrada, do ponto de vista do fornecimento de energia, de grande parte dos equipamentos eletrônicos é um circuito retificador, tanto em fontes lineares quanto em fontes chaveadas.

Estes circuitos retificadores, genericamente denominados de conversores corrente alternada para corrente contínua (ca-cc), empregam dispositivos semicondutores não-lineares, que podem ser diodos, tiristores ou interruptores chaveados em alta

frequência, no caso de MOSFETs (*metal-oxide-semiconductor-field-effect-transistor*) e IGBTs (*insulated-gate-bipolar-transistor*).

A análise matemática destes circuitos, em função das não-linearidades dos componentes envolvidos, se torna complexa, exigindo uma abordagem simplificada com fins de projeto e especificação de componentes (BARBI, 2005, 2006).

Uma alternativa para se evitar a análise dispendiosa dos circuitos dos retificadores é utilizar os simuladores de circuitos eletrônicos, obtendo-se então as amplitudes e formas de onda de interesse.

Por outro lado, a alternativa de utilizar simuladores é pouco prática para fins de projeto, quando um mesmo produto precisa ser alterado, ou então durante a fase de especificação de

componentes, onde comumente se torna necessária a alteração de variáveis, visando a otimização do projeto ou a redução de seu custo final.

De outro modo, existe a possibilidade de uma análise mais completa, como, por exemplo, as realizadas em Pressman (1998) ou Barbi (2005), mas que levam a elaboração de ábacos, dificultando a posterior etapa de projeto de circuitos em virtude de exigir a consulta a estes ábacos para a especificação dos componentes do conversor.

Assim, neste trabalho se pretende apresentar uma metodologia simples e com bons resultados para circuitos retificadores monofásicos.

O trabalho está organizado nos seguintes tópicos:

Retificador monofásico de meia onda – onde se apresenta o funcionamento, equacionamento, metodologia de projeto e resultados de simulação do retificador monofásico de meia onda;

Retificador monofásico de onda completa em ponte – é apresentado o funcionamento, equacionamento, metodologia de projeto e resultados de simulação do retificador monofásico de onda completa em ponte;

Retificador monofásico ponte completa dobrador de tensão – onde se apresentam as diferenças no projeto deste conversor em relação aos retificadores de meia onda e onda completa;

Projeto com tensão de entrada variável – considerações a respeito do projeto nesta situação de operação;

Corrente de partida de circuitos retificadores com filtro capacitivo – considerações sobre como limitar a corrente de partida nos conversores cc-ca;

Considerações finais – discussão dos resultados obtidos e possibilidades de continuidade do trabalho;

Referências bibliográficas – literatura consultada para desenvolvimento do trabalho.

2. RETIFICADOR MONOFÁSICO DE MEIA ONDA

2.1. Apresentação do conversor

O circuito do retificador monofásico de meia onda é mostrado na Figura 1. Este retificador consiste na utilização de apenas um diodo e filtro capacitivo na saída.

As principais formas de onda do retificador de meia onda são mostradas na Figura 2. Para este conversor, têm-se duas etapas distintas de funcionamento, durante o semiciclo positivo da tensão da rede:

- $0 \leq t \leq t_1$ - o diodo está bloqueado e a carga recebe energia do capacitor;

- $t_1 \leq t \leq t_2$ - o diodo está conduzindo e o capacitor é carregado com a energia vinda da rede. Este intervalo é denominado de t_c na Figura 2;
- $t_2 \leq t \leq \pi$ - o diodo está bloqueado e a carga recebe energia do capacitor.

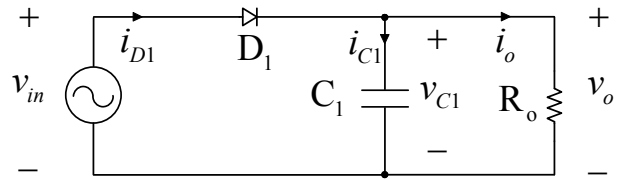


FIGURA 1 – Circuito do retificador monofásico de meia onda.

No semiciclo negativo da tensão da rede, ou seja, no tempo de π até 2π , o diodo permanece bloqueado, e a carga recebe energia do capacitor.

A tensão máxima no capacitor de filtro é denominada de V_{C1max} e a tensão mínima de V_{C1min} . A corrente que circula pelo diodo é considerada, simplificada, com forma triangular e possui valor de pico denominado de I_{D1max} .

O intervalo no qual ocorre transferência de energia da rede para o capacitor, quando o diodo conduz, é denominado de tempo de condução (t_c).

A corrente na carga é considerada contínua e sem ondulação, com valor constante I_o .

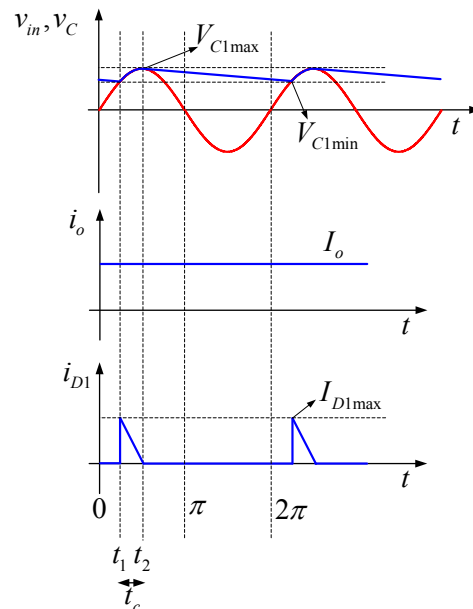


FIGURA 2 – Formas de onda para o retificador de meia onda.

2.2. Análise matemática do retificador

A análise simplificada apresentada neste trabalho é baseada em UNITRODE (1986) e Barbi (2005). Naqueles trabalhos, a forma de onda da

corrente foi considerada retangular, concluindo-se posteriormente que a mesma seria triangular.

Assim, neste trabalho, apresentar-se-á a análise considerando a forma de onda triangular, como será feito a seguir.

A energia transferida da rede para o capacitor durante o intervalo de condução do diodo ($t_c = t_2 - t_1$) durante o semiciclo positivo da rede é dada por (1).

$$W_{in} \cong \frac{1}{2} \cdot C_1 \cdot (V_{C1max}^2 - V_{C1min}^2) \quad [1]$$

Já a energia transferida para a carga durante um ciclo da rede será dada por (2)

$$W_{in} = \frac{P_{in}}{f_r} \quad [2]$$

A frequência da rede de energia elétrica é denominada de f_r .

Igualando-se as expressões (1) e (2), obtém-se (3).

$$C_1 = 2 \cdot \frac{P_{in}}{f_r \cdot (V_{C1max}^2 - V_{C1min}^2)} \quad [3]$$

A tensão mínima no capacitor de filtro pode ser determinada pela expressão (4).

$$V_{C1min} = V_{C1max} \cdot \cos(2\pi \cdot f_r \cdot t_c) \quad [4]$$

Isolando-se t_c , obtém-se (5).

$$t_c = \frac{\arccos\left(\frac{V_{C1min}}{V_{C1max}}\right)}{2\pi \cdot f_r} \quad [5]$$

A tensão média, aproximada, na saída do retificador é dada por (6).

$$V_{omed} = V_{C1med} = \frac{V_{C1max} + V_{C1min}}{2} \quad [6]$$

O cálculo exato, considerando a integral da forma de onda de tensão no capacitor, leva a uma expressão mais complexa, com um erro de menos de 1% em relação ao valor aproximado. Assim, pode-se utilizar a expressão (6) sem acarretar em erro significativo.

A tensão máxima, desconsiderando a queda de tensão no diodo, será dada por (7).

$$V_{C1max} = \sqrt{2} \cdot V_{inef} \quad [7]$$

Considerando a ondulação de tensão sobre o capacitor (*ripple*), denominada de ΔV_{C1} , se tem (8) e (9).

$$\Delta V_{C1} = \frac{\Delta\%}{100} \cdot V_{C1max} \quad [8]$$

$$V_{C1min} = V_{C1max} - \Delta V_{C1} \quad [9]$$

A ondulação de tensão ($\Delta\%$) foi especificada como um percentual da tensão máxima (de pico) na rede.

A corrente na carga pode ser determinada por (10).

$$I_o = I_{omed} = I_{oef} = \frac{V_{omed}}{R_o} = \frac{V_{C1med}}{R_o} \quad [10]$$

A potência processada pelo circuito, desconsiderando as perdas nos seus elementos, será dada por (11).

$$P_{in} = P_o = V_{omed} \cdot I_o \quad [11]$$

De outro modo, a energia elétrica transferida da rede para o capacitor durante a condução do diodo é dada em (12).

$$\Delta Q = \frac{I_{D1max} \cdot t_c}{2} = C_1 \cdot \Delta V_{C1} \quad [12]$$

Por conseguinte, a corrente máxima pode ser obtida com (13).

$$I_{D1max} = \frac{2 \cdot C_1}{t_c} \cdot (V_{C1max} - V_{C1min}) \quad [13]$$

A corrente no diodo é dada por (14).

$$i_{D1} = i_{C1} + i_o \quad [14]$$

Além disso, o valor eficaz desta corrente será dado por (15).

$$I_{D1ef}^2 = I_{D1med}^2 + I_{D1caef}^2 \quad [15]$$

O valor eficaz da corrente no diodo (I_{D1ef}) é composto pela soma quadrática de seu valor médio (I_{D1med}) e do valor eficaz de sua parcela alternada (I_{D1caef}).

Portanto, obtém-se (16).

$$I_{D1caef} = \sqrt{I_{D1ef}^2 - I_{D1med}^2} \quad [16]$$

Considerando uma forma de onda triangular para a corrente no diodo, seu valor instantâneo será obtido com (17).

$$i_{D1}(t) = I_{D1max} - \frac{I_{D1max}}{t_c} \cdot t \text{ para } t_1 \leq t \leq t_2 \quad [17]$$

O valor médio e o valor eficaz da corrente no diodo serão dados, respectivamente, por (18) e (19).

$$I_{D1med} = \frac{I_{D1max} \cdot t_c}{2 \cdot t_r} \quad [18]$$

$$I_{D1ef} = \frac{I_{D1max}}{3} \cdot \sqrt{3 \cdot \frac{t_c}{t_r}} \quad [19]$$

O período da tensão alternada senoidal da rede de energia elétrica é dado por (20).

$$t_r = \frac{1}{f_r} \quad [20]$$

A corrente eficaz no capacitor, considerando que a corrente de saída (i_o) é contínua, será obtida com (21).

$$I_{Cef} = \frac{I_{D1max}}{6 \cdot t_r} \cdot \sqrt{3 \cdot t_c \cdot (4 \cdot t_r - 3 \cdot t_c)} \quad [21]$$

Finalmente, o fator de potência da estrutura será dado por (22), (23), (24) e (25).

$$I_{fef} = I_{D1ef} = \frac{I_{D1max}}{3} \cdot \sqrt{3 \cdot \frac{t_c}{t_r}} \quad [22]$$

$$P_f = P_{in} = P_o = V_{omed} \cdot I_o \quad [23]$$

$$S_f = V_{inef} \cdot I_{fef} \quad [24]$$

$$FP = \frac{P_f}{S_f} = \frac{V_{omed} \cdot I_o}{V_{inef} \cdot I_{fef}} \quad [25]$$

2.3. Exemplo numérico e resultado de simulação

Com o objetivo de comprovar a metodologia de análise do retificador de meia onda apresentada, será realizado um exemplo numérico, com as seguintes especificações:

- $V_{inef} = 219,91$ V;
- $P_o = 100$ W;
- $\Delta\% = 10\%$;
- $f_r = 50$ Hz.

Os valores calculados, simulados, e o erro comparativo do calculado com o simulado são apresentados na Tabela 1.

O erro (ε) é calculado considerando o valor simulado (x_{sim}) como o verdadeiro em relação ao valor calculado (x_{cal}), assim, obtém-se (26).

$$\varepsilon = \frac{x_{cal} - x_{sim}}{x_{sim}} \cdot 100\% \quad [26]$$

O capacitor calculado foi mostrado em (27).

$$C_1 = 2,177 \cdot 10^{-4} F \quad [27]$$

Tabela 1 - Resultados calculados e simulados do retificador de meia onda.

Variável	Calculado	Simulado	Erro(%)
V_{C1max}	311,00 V	311,00 V	0,00
ΔV_{C1}	31,1 V	28,89 V	-7,66
V_{C1min}	279,9 V	282,08 V	0,77
t_c	1,436ms	1,434ms	0,3
V_{C1med}	295,45 V	298,06 V	0,88
I_o	0,338 A	0,339 A	0,28
I_{D1max}	9,43 A	9,26 A	-1,82
I_{D1med}	0,338 A	0,338 A	0,00
I_{D1ef}	1,459 A	1,454 A	-0,33
I_{C1ef}	1,419 A	1,414 A	-0,36
$P_o = P_f$	100 W	100,44 W	0,44
S_f	320,70 VA	319,85 VA	-0,29
FP	0,312	0,314	0,72

Pelos resultados apresentados, nota-se que o erro é significativo apenas na ondulação de tensão sobre o capacitor de filtro.

Neste caso, o erro cometido é no sentido conservativo, ou seja, para a ondulação de tensão no capacitor se tem na prática um valor menor, o que é desejável.

O circuito simulado no *software* de simulação numérica PSIM (<http://www.powersimtech.com>) está mostrado na Figura 3.

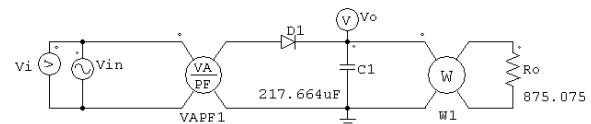


FIGURA 3 – Circuito simulado.

Os resultados de simulação são mostrados na Figura 4.

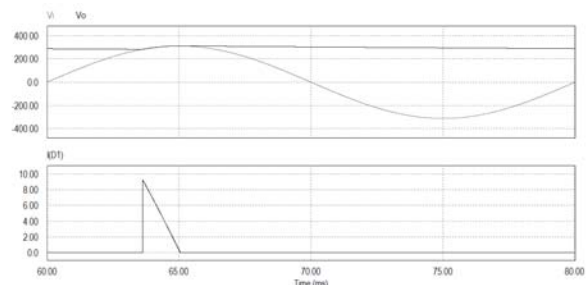


FIGURA 4 – Resultados de simulação.

O resistor de carga foi calculado por (28). O seu valor é fundamental para que os valores calculados e simulados sejam condizentes.

$$R_o = \frac{V_{omed}}{I_o} = 875,075 \Omega \quad [28]$$

3. RETIFICADOR MONOFÁSICO DE ONDA COMPLETA

O circuito do retificador monofásico de onda completa é mostrado na Figura 5. Este retificador consiste na utilização de uma ponte completa de diodos, formada por quatro diodos discretos ou por um módulo com os quatro diodos integrados. O capacitor de filtro da tensão de saída também é parte imprescindível do conversor.

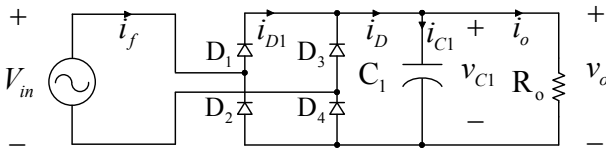


FIGURA 5 – Circuito do retificador monofásico de onda completa em ponte.

As principais formas de onda do retificador de meia onda são mostradas na Figura 6.

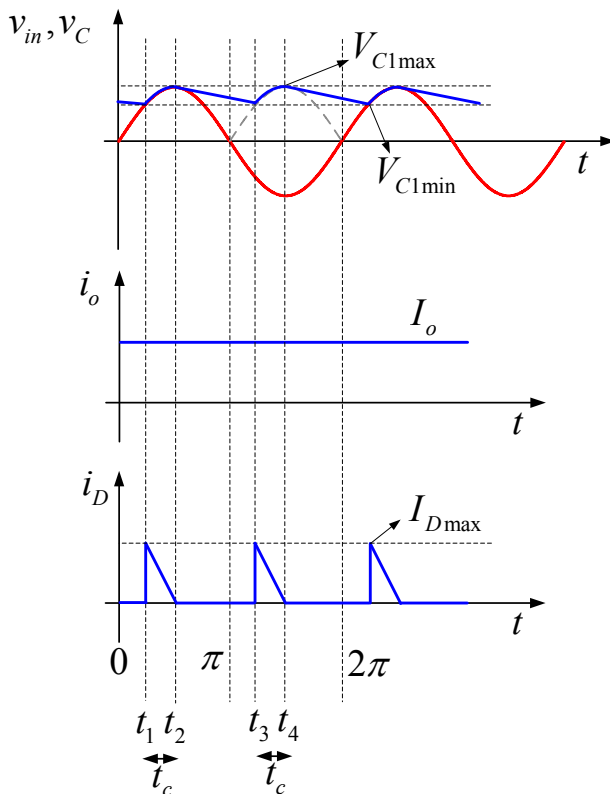


FIGURA 6 – Formas de onda para o retificador de onda completa em ponte.

Para este conversor, têm-se quatro etapas distintas de funcionamento, durante um período da tensão da rede:

- $0 \leq t \leq t_1$ - os diodos estão bloqueados e a carga recebe energia do capacitor;

- $t_1 \leq t \leq t_2$ - os diodos D_1 e D_4 estão conduzindo e o capacitor é carregado com a energia vinda da rede. Este intervalo é chamado de t_c na Figura 6;
- $t_2 \leq t \leq \pi$ - os diodos estão bloqueados e a carga recebe energia do capacitor;
- $\pi \leq t \leq t_3$ - os diodos estão bloqueados e a carga recebe energia do capacitor;
- $t_3 \leq t \leq t_4$ - os diodos D_2 e D_3 estão conduzindo e o capacitor é carregado com a energia vinda da rede. Este intervalo é chamado de t_c na Figura 6;
- $t_4 \leq t \leq 2\pi$ - os diodos estão bloqueados e a carga recebe energia do capacitor.

A tensão máxima no capacitor de filtro é denominada de V_{C1max} , e a tensão mínima de V_{C1min} . A corrente que circula pelos diodos é considerada, simplificada, com forma triangular e possui valor de pico denominado de I_{D1max} .

O intervalo no qual ocorre transferência de energia da rede para o capacitor, quando os diodos conduzem, é denominado de tempo de condução (t_c).

A corrente na carga é considerada contínua e sem ondulação, com valor constante I_o .

3.1. Análise matemática do retificador

A análise simplificada apresentada neste trabalho é baseada em UNITRODE (1986) e Barbi (2005). Naqueles trabalhos, a forma de onda da corrente foi considerada retangular, concluindo-se posteriormente que mesma seria triangular.

Assim, neste trabalho apresentar-se-á a análise considerando a forma de onda triangular, como será feito a seguir.

A energia transferida da rede para o capacitor durante o intervalo de condução dos diodos ($t_c = t_2 - t_1$) durante cada semiciclo é dada por (29).

$$\frac{W_{in}}{2} \cong \frac{1}{2} \cdot C_1 \cdot (V_{C1max}^2 - V_{C1min}^2) \quad [29]$$

Já a energia transferida para a carga durante um ciclo da rede será dada por (30).

$$W_{in} = \frac{P_{in}}{f_r} \quad [30]$$

A frequência da rede de energia elétrica é denominada de f_r .

Igualando-se as expressões (29) e (30), obtém-se (31).

$$C_1 = \frac{P_{in}}{f_r \cdot (V_{C1max}^2 - V_{C1min}^2)} \quad [31]$$

A tensão mínima no capacitor de filtro pode ser determinada pela expressão (32).

$$V_{C1min} = V_{C1max} \cdot \cos(2\pi \cdot f_r \cdot t_c) \quad [32]$$

Isolando-se t_c , obtém-se (33).

$$t_c = \frac{\arccos\left(\frac{V_{C1min}}{V_{C1max}}\right)}{2\pi \cdot f_r} \quad [33]$$

A tensão média, aproximada, na saída do retificador é dada por (34).

$$V_{omed} = V_{C1med} = \frac{V_{C1max} + V_{C1min}}{2} \quad [34]$$

O cálculo exato, considerando a integral da forma de onda de tensão no capacitor, leva a uma expressão mais complexa, com um erro de menos de 1% em relação ao valor aproximado. Assim, pode-se utilizar a expressão (34) sem acarretar em erro significativo.

A tensão máxima, desconsiderando a queda de tensão nos diodos será dada por (35).

$$V_{C1max} = \sqrt{2} \cdot V_{inef} \quad [35]$$

Considerando uma ondulação de tensão sobre o capacitor (*ripple*), denominada de ΔV_{C1} , se tem (36) e (37).

$$\Delta V_{C1} = \frac{\Delta\%}{100} \cdot V_{C1max} \quad [36]$$

$$V_{C1min} = V_{C1max} - \Delta V_{C1} \quad [37]$$

A ondulação de tensão ($\Delta\%$) foi especificada como um percentual da tensão máxima (de pico) na rede.

A corrente na carga pode ser determinada por (38).

$$I_o = I_{omed} = I_{oef} = \frac{V_{omed}}{R_o} = \frac{V_{C1med}}{R_o} \quad [38]$$

A potência processada pelo circuito, desconsiderando as perdas nos seus elementos, será dada por (39).

$$P_{in} = P_o = V_{omed} \cdot I_o \quad [39]$$

De outro modo, a energia elétrica transferida da rede para o capacitor durante a condução dos diodos é dada pela expressão (40).

$$\Delta Q = \frac{I_{Dmax} \cdot t_c}{2} = C_1 \cdot \Delta V_{C1} \quad [40]$$

Por conseguinte, a corrente máxima pode ser obtida com (41).

$$I_{Dmax} = \frac{2 \cdot C_1}{t_c} \cdot (V_{C1max} - V_{C1min}) \quad [41]$$

A corrente na saída da ponte retificadora, ou seja, no conjunto de diodos, é dada por (42).

$$i_D = i_{C1} + i_o \quad [42]$$

Além disso, o valor eficaz desta corrente será dado por (43).

$$I_{Def}^2 = I_{Dmed}^2 + I_{Dcaef}^2 \quad [43]$$

O valor eficaz da corrente na saída da ponte retificadora (I_{Def}^2) é composto pela soma quadrática de seu valor médio (I_{Dmed}^2) e do valor eficaz de sua parcela alternada (I_{Dcaef}^2). Portanto, obtém-se (44).

$$I_{Dcaef} = \sqrt{I_{Def}^2 - I_{Dmed}^2} \quad [44]$$

Considerando uma forma de onda triangular para a corrente nos diodos, seu valor instantâneo será dado por (45).

$$i_D(t) = I_{Dmax} - \frac{I_{Dmax}}{t_c} \cdot t \quad \text{para } t_1 \leq t \leq t_2 \quad [45]$$

O valor médio e o valor eficaz da corrente na saída da ponte retificadora serão dados, respectivamente, por (46) e (47).

$$I_{Dmed} = \frac{I_{Dmax} \cdot t_c}{t_r} \quad [46]$$

$$I_{Def} = \frac{I_{Dmax}}{3} \cdot \sqrt{6 \cdot \frac{t_c}{t_r}} \quad [47]$$

O período da tensão alternada senoidal da rede de energia elétrica é dado por (48).

$$t_r = \frac{1}{f_r} \quad [48]$$

A corrente eficaz no capacitor, considerando que a corrente de saída (i_o) é contínua, será dada por (49).

$$I_{Cef} = \frac{I_{Dmax}}{3 \cdot t_r} \sqrt{3 \cdot t_c \cdot (2 \cdot t_r - 3 \cdot t_c)} \quad [49]$$

Por sua vez, a corrente média nos diodos será a metade da corrente média da saída da ponte retificadora, resultando em (50).

$$I_{D1med} = \frac{1}{2} \cdot \frac{I_{Dmax} \cdot t_c}{t_r} \quad [50]$$

Já a corrente eficaz em cada diodo será dada por (51).

$$I_{D1ef} = \frac{I_{Dmax}}{3} \cdot \sqrt{3 \cdot \frac{t_c}{t_r}} \quad [51]$$

Finalmente, o fator de potência da estrutura será dada por (52), (53), (54) e (55).

$$I_{fef} = I_{Def} = \frac{I_{Dmax}}{3} \cdot \sqrt{6 \cdot \frac{t_c}{t_r}} \quad [52]$$

$$P_f = P_{in} = P_o = V_{omed} \cdot I_o \quad [53]$$

$$S_f = V_{inef} \cdot I_{fef} \quad [54]$$

$$FP = \frac{P_f}{S_f} = \frac{V_{omed} \cdot I_o}{V_{inef} \cdot I_{fef}} \quad [55]$$

3.2. Exemplo numérico e resultados de simulação

Com o objetivo de comprovar a metodologia de análise do retificador de onda completa em ponte apresentada, será realizado um exemplo numérico, com as seguintes especificações:

- $V_{inef} = 219,91 \text{ V}$;
- $P_o = 100 \text{ W}$;
- $\Delta\% = 10\%$;
- $f_r = 50 \text{ Hz}$.

Os valores calculados, simulados, e o erro comparativo do calculado com o simulado são apresentados na Tabela 2.

O erro (ε) é calculado considerando o valor simulado (x_{sim}) como o verdadeiro em relação ao valor calculado (x_{cal}), assim, obtém-se (56).

$$\varepsilon = \frac{x_{cal} - x_{sim}}{x_{sim}} \cdot 100\% \quad [56]$$

O capacitor calculado está mostrado em (57).

$$C_1 = 1,088 \cdot 10^{-4} \text{ F} \quad [57]$$

Pelos resultados apresentados, nota-se que o erro é significativo na ondulação de tensão sobre o capacitor de filtro e no fator de potência da estrutura.

Em ambos os casos, o erro cometido é no sentido conservativo, ou seja, para a ondulação de tensão no capacitor se tem na prática um valor menor, o que é desejável. Já para o fator de potência, o valor obtido na prática é maior do que o valor calculado, o que também é desejável.

Tabela 2 - Resultados calculados e simulados do retificador de onda completa em ponte.

Variável	Calculado	Simulado	Erro(%)
V_{C1max}	311,00 V	311,00 V	0,00
ΔV_{C1}	31,1 V	26,81 V	-16,00
V_{C1min}	279,9 V	284,27 V	1,54
t_c	1,436ms	1,442ms	0,45
V_{C1med}	295,45 V	298,06 V	0,88
I_o	0,338 A	0,339 A	0,55
I_{Dmax}	4,71 A	4,63 A	-1,81
I_{Dmed}	0,338 A	0,339 A	0,55
I_{Def}	1,031 A	1,032 A	0,03
I_{C1ef}	0,974 A	0,973 A	-0,14
I_{D1med}	0,169 A	0,1694 A	0,16
I_{D1ef}	0,729 A	0,727 A	-0,25
$P_o = P_f$	100 W	101,26 W	1,24
S_f	226,83 VA	227,23 VA	0,17
FP	0,441	0,468	5,8

O circuito simulado no *software* de simulação numérica PSIM (<http://www.powersimtech.com>) está mostrado na Figura 7.

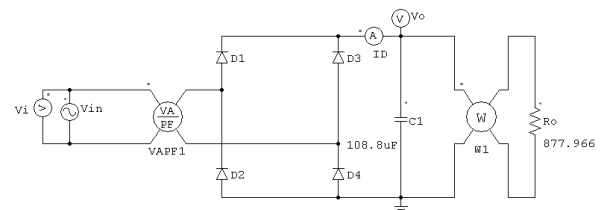


FIGURA 7 – Circuito simulado.

Os resultados de simulação são mostrados na Figura 8.

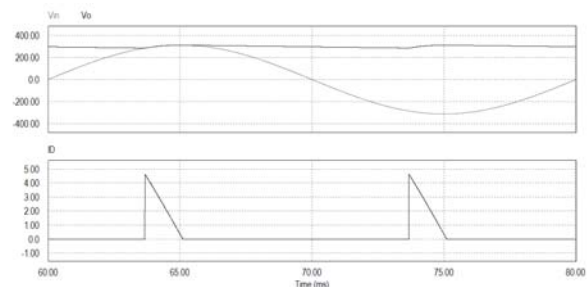


FIGURA 8 – Resultados de simulação.

O resistor de carga foi calculado pela Equação (58). O seu valor é fundamental para que os valores calculados e simulados sejam condizentes.

$$R_o = \frac{V_{omed}}{I_o} = 877,966 \Omega \quad [58]$$

4. RETIFICADOR MONOFÁSICO PONTE COMPLETA DOBRADOR DE TENSÃO

O retificador monofásico ponte completa dobrador de tensão é utilizado frequentemente em equipamentos que operam com duas tensões de

alimentação, ou seja, bivolt. O circuito deste retificador é mostrado na Figura 9.

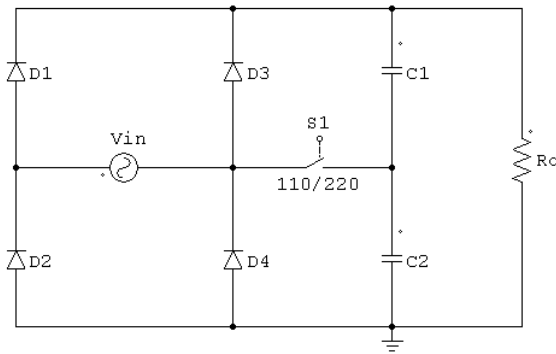


FIGURA 9 – Circuito do retificador monofásico de onda completa dobrador de tensão.

A chave S_1 tem a finalidade de fazer a seleção da tensão de entrada, com duas condições:

- S_1 aberta – operação em 220 V e retificação em onda completa;
- S_1 fechada – operação em 110 V e retificação em meia onda.

Nota-se então que este retificador tem dois modos distintos de operação quando operando em 110 ou em 220 V. Assim, o projeto deste conversor deve ser feito no pior caso de operação, qual seja:

- operação em 110 V, isto é, na menor tensão, onde se terão as maiores correntes na entrada para a mesma potência de saída;
- funcionamento como retificador de meia onda, o que levará ao projeto dos capacitores com maior valor.

Maiores detalhes do funcionamento deste retificador podem ser obtidos em Barbi (2005).

Com a universalização de fontes chaveadas de baixa potência alimentando os circuitos eletrônicos, a preferência por tensão universal de operação tem predominado sobre o uso de fontes bivolt. Assim, o circuito retificador de onda completa em ponte é o que tem sido largamente empregado nestas fontes de alimentação, levando ao desuso do retificador dobrador de tensão

5. PROJETO COM TENSÃO DE ENTRADA VARIÁVEL

Ao se realizar um projeto onde a tensão de entrada é variável, o que é comum em projetos práticos, deve-se considerar as piores situações.

Assim, para determinar o capacitor e as correntes dos elementos, deve-se considerar a menor tensão, pois nessa situação se terão as

maiores correntes nos elementos, e a ondulação será crítica.

Já para a escolha da tensão nominal do capacitor e da tensão reversa dos diodos, deve-se considerar a maior tensão e no seu valor de pico.

6. CORRENTE DE PARTIDA EM CIRCUITOS RETIFICADORES COM FILTRO CAPACITIVO

Ao se ligar um circuito retificador com filtro capacitivo, a corrente de partida tende a assumir valores elevados e que podem ser destrutivos aos componentes do circuito, principalmente os diodos semicondutores.

Esta corrente de partida do circuito é devida ao fato de o capacitor de filtro estar descarregado e se comportar como um curto-circuito ao se ligar a fonte.

A pior situação ocorre ao se ligar uma fonte na maior tensão da rede e justamente no seu pico. Assim, a corrente de partida teórica seria infinita. Os limitantes da amplitude desta corrente são as resistências e indutâncias parasitas da rede de energia elétrica, transformadores, fusíveis, disjuntores e chaves que estão em série até a tomada de energia elétrica na qual a fonte está conectada.

Deve-se então considerar a utilização de uma resistência em série com o circuito para a partida do mesmo. Esta resistência é calculada por (59).

$$R_s = \frac{\sqrt{2} \cdot V_{in\max}}{I_{D\max}} \quad [59]$$

Onde a corrente $I_{D\max}$ é a corrente máxima não repetitiva do diodo escolhido. Por exemplo, para os diodos da série 1N400x, a corrente média é 1 A e a corrente máxima não repetitiva é 30 A. Nesta situação, considerando uma rede com tensão de 220 V $\pm 20\%$, se teria a resistência calculada por (60).

$$R_s = \frac{\sqrt{2} \cdot (220 + 20\%)}{30} = 12,44 \Omega \quad [60]$$

7. CONSIDERAÇÕES FINAIS

Neste artigo apresentou-se uma metodologia para o projeto de retificadores com filtro capacitivo. O equacionamento realizado é simplificado, considerando a corrente nos diodos com forma de onda triangular. No entanto, os resultados obtidos comprovam que o erro entre os valores calculados e os valores extraídos de simulação numérica é pequeno, corroborando a metodologia utilizada e tornando-a atrativa para projeto de conversores desta natureza.

A metodologia aqui apresentada pode ser empregada para conversores lineares ou chaveados, empregando ou não transformador na entrada. No

caso da utilização de transformadores de baixa frequência, o que ocorre em fontes lineares, a especificação de sua potência aparente é algo complicado e normalmente inexplorado na literatura convencional de eletrônica.

Assim, além da contribuição com uma nova metodologia de projeto de retificadores, simples e com pequeno erro, apresentou-se também o cálculo da corrente eficaz e potência aparente do transformador, além do fator de potência da estrutura, o que é muito importante na ocasião do projeto e escolha dos componentes do conversor.

Agradecimentos

O autor gostaria de agradecer aos alunos dos cursos do DAELN pela revisão e sugestões de melhorias no artigo.

REFERÊNCIAS

BARBI, I. **Eletrônica de potência**. Florianópolis: Edição do Autor. 2005.

_____. **Projeto de Fontes Chaveadas**. 2ª ed. Revisada, Florianópolis, 2006.

PRESSMAN, A. I. **Switching Power Supply Design**. New York: McGraw Hill, 1998.

UNITRODE. **Line Input AC to DC Conversion and Input Filter Capacitor Selection**. Power Supply Seminar, Unitrode Switching Regulated Power Supply Design Seminar Manual, Texas, EUA. 1986.