



## SISTEMA DE CONDICIONAMENTO DE SINAIS PARA CONTROLE DIGITAL DE RETIFICADORES PWM COM CORREÇÃO DE FATOR DE POTÊNCIA

Flabio Alberto Bardemaker Batista<sup>1</sup>, Raul Laureano<sup>2</sup>

**Resumo:** Este documento apresenta um sistema de condicionamento de sinais para controle digital de retificadores PWM com correção de fator de potência e para o desenvolvimento de outras atividades de pesquisa na área. Utilizando os controladores da família TMS320 C2000 da Texas Instruments com a possibilidade de uso de diferentes cartões de controle e de ferramentas de *debug in system* através de interface JTAG, foram feitos testes com circuitos de sensores de corrente e tensão (filtros, proteções e leitura de grandezas), sinais de modulação por largura de pulso (PWM) para comando das chaves, saída digital/analógico, circuitos de sincronismo (I/O e A/D), circuito de relé pré-carga, interfaces com o usuário (botões, LEDs, potenciômetro) e comunicação serial. Também é apresentado um exemplo de aplicação do sistema proposto em um retificador com elevado fator de potência.

**Palavras-chave:** Fator de potência. Condicionamento de Sinais. Retificadores PWM.

**Abstract:** *This paper presents a system of signals conditioning for digital control of power factor correction PWM rectifiers and for the development of other research activities in the area. Using the TMS320 C2000 family of controllers from Texas Instruments with the possibility of using different control cards and tools to debug in system through JTAG interface, they were made tests with current sensors circuits and voltage (filters, protections and reading quantities), pulse width modulation signals (PWM) to drive the switches, digital/analog output, synchronism circuits (I/O and A/D), precharge relay circuit, user interfaces (buttons, LEDs, potentiometer) and serial communication. An example of the application of the proposed system in a rectifier with a high power factor is also presented.*

**Keywords:** Power factor. Conditioning signals. PWM rectifiers

<sup>1</sup> Professor do Departamento Acadêmico de Eletrônica (DAELN), campus Florianópolis, IF-SC <flabio@ifsc.edu.br>.

<sup>2</sup> Acadêmico do curso de Sistemas Eletrônicos, campus Florianópolis, IF-SC <raulareano@hotmail.com>.

### 1. INTRODUÇÃO

A evolução tecnológica na área de eletrônica de potência tem propiciado inúmeros benefícios à humanidade. Novos equipamentos e dispositivos eletrônicos são constantemente lançados no mercado, tornando-se cada vez mais presentes e indispensáveis na vida das pessoas. A eletrônica de potência tem um papel fundamental nesse processo, pois o processamento eficiente de energia é um tema de relevância cada vez maior, em função da grande demanda de energia e dos aspectos ambientais inerentes aos processos de geração. Todavia, a grande proliferação de equipamentos eletrônicos nas indústrias e residências tem causado grande preocupação, uma vez que, por operarem de

forma não linear, drenam correntes distorcidas da rede elétrica. (ORTMANN, 2008)

Os conversores CA-CC, ou retificadores, são o estágio de entrada de diversos equipamentos em áreas como: industrial, residencial, comercial, etc. Como exemplo, tem-se os retificadores PWM (*Pulse Width Modulation*) que utilizam a modulação por largura de pulso e com o controle adequado das chaves, conseguem atingir os limites exigidos pelas normas regulamentadoras de produtos. Em algumas aplicações, como acionamento de máquinas CC e CA e fontes ininterruptas de potência, o controle da tensão e corrente se faz necessário para melhorar o fator de potência. Sendo assim, seu conhecimento e gerenciamento para operar com elevado fator de

potência, proporciona maior eficiência, além de uma redução do custo com a energia elétrica.

Nesse estudo, visa-se aplicar uma maneira de melhorar o desempenho dos retificadores PWM, utilizando um sistema de condicionamento de sinais genérico, onde se pode controlar o comando adequado das chaves, obtendo os sinais de referência da rede através circuitos de sincronismo e circuitos com sensores para que o controlador possa receber os sinais de tensão e corrente dos retificadores, drivers PWM para adequar os níveis de tensão e corrente para o acionamento dos semicondutores de potência, circuito de relé pré-carga, circuitos para interface com o usuário (LEDs, chaves, potenciômetro e botões), conversor D/A, interface JTAG (*Joint Test Access Group*) e comunicação serial. Foi utilizado o controlador de sinal TMS320F28335 para o desenvolvimento do firmware e programado através do software Code Composer, disponibilizado pela Texas Instruments, utilizando os computadores do IFSC. Na Figura 1 está o diagrama de blocos do sistema proposto e seus possíveis periféricos.

## 2. DESCRIÇÃO DO SISTEMA

Primeiramente fez-se um planejamento e revisão bibliográfica sobre os circuitos a serem utilizados, para um melhor conhecimento de todo sistema. Depois foram feitos testes dos circuitos para aperfeiçoá-los de acordo com o projeto.

Foram projetados e testados circuitos de sincronismo, interfaces com o usuário, conversor D/A, saída de sinais PWM para controle de *drivers*, relé pré-carga, leitura de sensores de corrente e tensão (filtros e proteções), interface JTAG e desenvolvimento do *firmware* para o DSP utilizando o controlador de sinal TMS320F28335, podendo também ser usado o TMS320F28069, bem como outros processadores dessa mesma família que apresentem pinagem equivalente.

O *software* utilizado para programá-lo foi o *Code ComposerV5*, disponibilizado pela *Texas Instruments*. O *software* foi instalado nos computadores do Instituto Federal de Ciência e Tecnologia de Santa Catarina (IFSC).

Depois de testado os circuitos em matriz de contato, foi desenhado o primeiro *layout* com componentes PTH (*Pin Through Hole*), e logo após a confecção, foram feitos os testes finais e programação para fins de validação do protótipo.

Com o intuito de melhorar alguns fatores, como por exemplo, o tamanho da placa e localização de alguns circuitos, foi projetado, confeccionada e testada uma placa com componentes SMD (*Surface Mounted Device*).

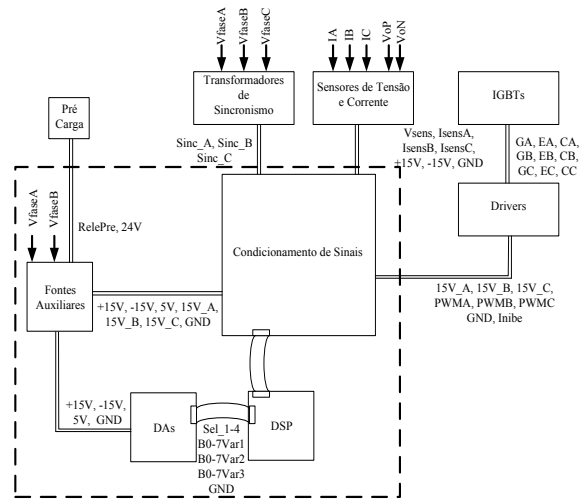


FIGURA 1 - Diagrama de blocos do sistema proposto

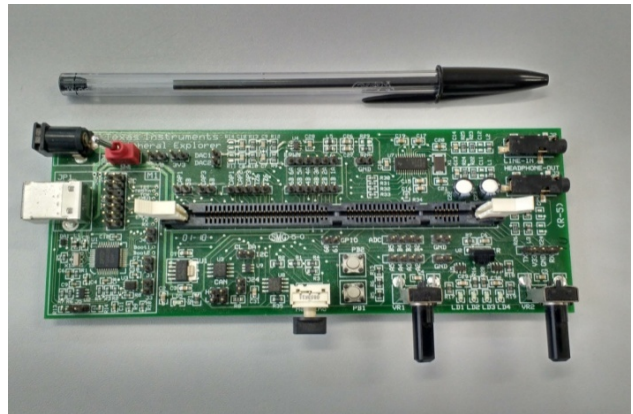


FIGURA 2 - Kit DSP utilizado

### 2.1. Sistema de controle utilizado

A Figura 2 apresenta o kit de desenvolvimento TMDSPREX28335-C2000 Peripheral Explorer Kit da Texas Instruments com o processador 28335 utilizado para programar e realizar os testes com os circuitos propostos.

### 2.2. Condicionamento de sinais

Neste projeto, os circuitos de condicionamento de sinais servem para adequar os níveis dos sinais para que possam ser lidos pelo sistema de controle.

#### 2.2.1. Sensores

Na área de eletrônica, os sensores são utilizados para informar um circuito sobre ações ou estímulos externos em que devam atuar, ou comandar uma determinada ação.

Para isso são utilizados sensores elétricos que transformam a unidade física que desejam medir em corrente ou tensão, obtendo assim medidas em número para atuação do circuito sobre eventos externos.

Os sinais dos retificadores (corrente ou tensão) nem sempre tem as características necessárias para serem utilizados em um sistema de controle.

A Figura 3 apresenta o circuito genérico projetado, que pode ser utilizado na saída de diversos sensores para condicionar o sinal vindo dos retificadores e serem lidos pelo sistema de controle. Os níveis mínimos e máximos nas entradas do conversor A/D do DSP devem ficar entre 0 V e 3,3 V. Para manter-se nos níveis esperados foi colocado um divisor de tensão em paralelo com o resistor de medida dos sensores. O segundo estágio consiste em um amplificador com ganho unitário junto com um filtro passa baixa para prevenir o fenômeno de *aliasing* durante a conversão do sinal analógico para digital feita pelos pinos de A/D do DSP. A terceira parte do circuito contém um amplificador inversor e um nível de *offset* de 1,65 V, podendo ser conectado ou não através de um *jumper*, para evitar a aplicação de tensão negativa no controlador. Na última parte do circuito outro amplificador inversor com um resistor de baixo valor em sua saída para limitar a corrente em caso de atuação do grampeador TL7726.

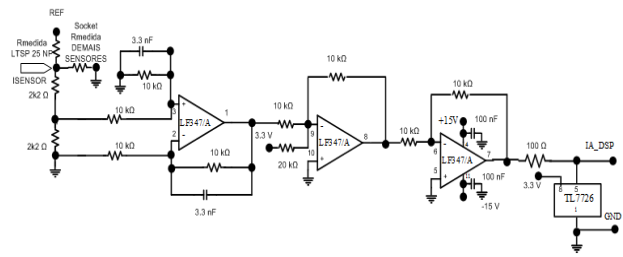
**FIGURA 3 - Circuito base de condicionamento de sinal dos sensores**

Na Tabela 1, são mostrados os sensores utilizados nos testes com suas respectivas mudanças em relação ao circuito genérico (Figura 3) para o devido funcionamento do sistema.

Para o sensor de corrente com entrada e saída em corrente (LTSP 25 -NP), na configuração utilizada, a corrente máxima nominal no primário é 8,33 A e a corrente máxima nominal no secundário é 12,5 mA. Sua alimentação é de 5 V e como possui *offset* de 2,5 V, não é preciso utilizar a parte do circuito *offset* do circuito genérico.

Para o sensor de corrente com entrada em corrente e saída em tensão (LTS 6 - NP), como já possui *offset* de 2,5 V, também não é preciso utilizar a parte de *offset* do circuito base. Sua alimentação é de 5 V e, de acordo com a folha de dados do fabricante, foi calculado seu resistor de medida para que a máxima tensão de saída do circuito de sensores seja 3,3 V, que é o limite de tensão para a operação do conversor A/D.

Para os sensores de corrente com entrada e saída em corrente que não possuem *offset* e tem alimentação de ± 15V (LA 55 - P e LA 150 - P) também foram calculados seus resistores de medida para máxima tensão. Quando utilizados em corrente alternada deverá ser usado o *jumper* para inserir *offset* de 1,65 V, com o objetivo de não ter tensões negativas na entrada do conversor A/D.



**TABELA 1 - Mudanças em relação ao circuito genérico.**

Sensor	Medida	Tipo de saída	OFFSET Sensor	Mudança circuito genérico
LTSP 25 - NP	Corrente	Corrente	Sim	- Conectar os pinos REF e M do sensor nos pinos 1 e 3 do molex de entrada respectivamente.
LTS 6 - NP	Corrente	Tensão	Sim	- Conectar RL (3k3 Ω) no socket do circuito e conectar os pinos 0 e out do sensor nos pinos 2 e 3 do molex respectivamente.
LA 55 - P	Corrente	Corrente	Não	- Conecte RM (68 Ω) no socket do circuito e conectar o pino M do sensor no pino 3 do molex. - Conectar jumper do offset.
LA 150 - P	Corrente	Corrente	Não	- Conectar RM (68 Ω) no socket do circuito e conectar o pino M do sensor no pino 3 do molex. - Conectar jumper do offset.
LV 20 - P	Tensão	Corrente	Não	- Conectar RM (120 Ω) no socket do circuito e R1 (22 kΩ) na entrada do sensor. - Conectar o pino M do sensor no pino 3 do molex.

Para o sensor de tensão com entrada e saída em corrente sem *offset* com alimentação de ± 15 V (LV - 20 P), foram calculados os resistores de entrada e saída do sensor de acordo com o nível máximo de tensão desejado na entrada e saída.

### 2.2.2. Circuitos de Sincronismo

Neste projeto, os circuitos de sincronismo são utilizados a fim de extrair informações da tensão da rede elétrica, tais como frequência e fase, para posterior comparação e processamento no DSP.

Para amostragem dos sinais de sincronismo foram utilizados dois tipos de circuitos, um com saída num pino I/O e outro com saída para um pino A/D. Os dois circuitos foram testados com um transformador de 220 V para 6 V na entrada com intuito de isolar o circuito da rede.

Na Figura 4 tem-se o circuito de sincronismo ligado ao pino I/O do DSP, onde os pulsos de sincronismo são gerados a partir da comparação dos sinais de entrada com zero, utilizando um comparador com histerese (ajustado com potenciômetro) cuja saída em nível alto é em 3,3 V.

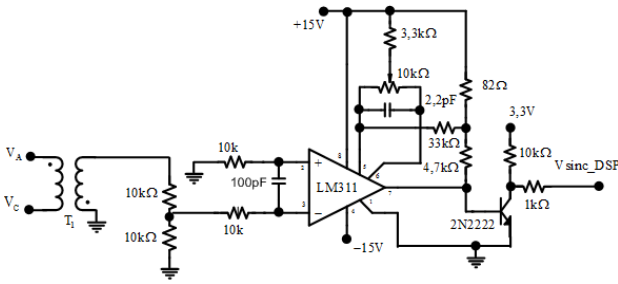


FIGURA 4 – Circuito de sincronismo com saída I/O

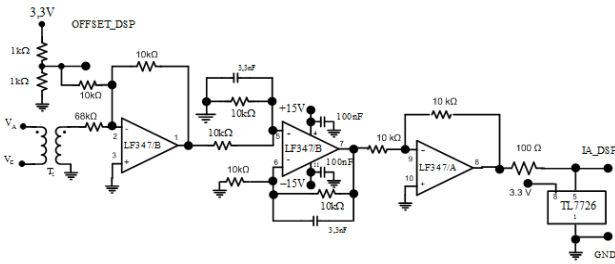


FIGURA 5 – Circuito de sincronismo com saída para A/D

Na Figura 5 tem-se o circuito de sincronismo ligado ao pino de A/D do DSP. Logo após o transformador de 220 V para 6 V foi colocado um amplificador não inversor com atenuação e um offset de 1,65 V para evitar que o sinal de entrada no DSP exceda seus limites de 0 V e 3,3 V.

Na segunda parte contém um inversor com ganho unitário junto com um filtro passa baixa para prevenir o fenômeno de *aliasing* durante a conversão do sinal analógico para digital feita pelos pinos de A/D do DSP.

A terceira parte do circuito contém um amplificador inversor e um resistor de baixo valor em sua saída para limitar a corrente em caso de atuação do grameador TL 7726.

### 2.3. Buffers para drivers

Como se viu anteriormente os sinais do conversor e da rede são monitorados através de circuitos de condicionamento de sinais para serem lidos pelos pinos de entrada do DSP. Logo após, o DSP, com a devida programação, pode-se calcular os algoritmos de controle por intermédio de malha de tensão e malha de corrente, e enviar a ação de comando através da saída PWM do DSP. Para que os interruptores do retificador operem de maneira adequada, neste projeto utilizam-se seis circuitos dedicados para *drivers* PWM externos conectados em seis saídas PWM do DSP.

Os pulsos de comando dos interruptores de potência são gerados pelo DSP. Porém a saída do DSP é de 3,3 V, e para comandar os interruptores de potência normalmente é necessária uma tensão maior.

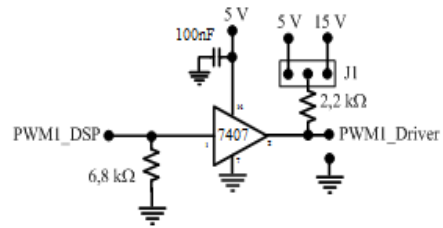


FIGURA 6 - Circuito PWM

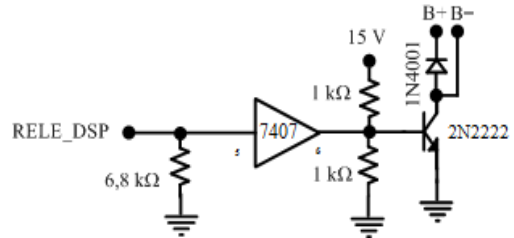


FIGURA 7 - Circuito pré-carga

Como mostra na Figura 6, para adaptar estes sinais ao nível de tensão dos circuitos lógicos e a entrada dos circuitos de comando são utilizados “*buffers*” (CI 7407) com a saída em coletor aberto conectada a uma tensão maior. No caso do circuito utilizado pode ser escolhido o valor de 5V ou 15V, utilizando um *jumper*.

### 2.4. Acionamento do relé de pré-carga

A fim de limitar a corrente de pico proveniente do momento em que os conversores eletrônicos de potência a serem testados forem ligados na rede, utiliza-se um circuito de pré-carga.

No sistema proposto utiliza-se um relé, o qual entra em condução quando atinge um determinado valor, comandado pela programação do controlador.

A Figura 7 mostra o circuito utilizado de acionamento do relé pré-carga que, com o comando do DSP, aciona o relé.

Para condicionar os sinais até a entrada do relé é usado o CI 7407. O tempo de habilitação do relé é especificado de acordo com a programação do DSP.

### 2.5. Conversor D/A

Os sinais no DSP, na maioria das vezes, são processados continuamente à medida que chegam e logo são convertidos para a forma digital, através da entrada A/D, e processados para calcular os algoritmos de controle. Para a visualização dos sinais internos do DSP na forma analógica, podem ser implementados conversores digital-analógico (D/A) como no caso mostrado na Figura 8.

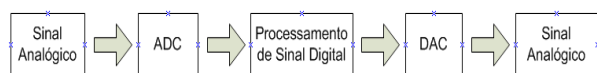


FIGURA 8 – Conversão de Sinais



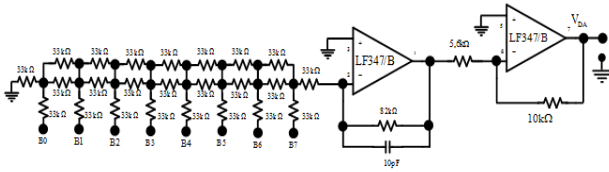


FIGURA 9 - Circuito DAC

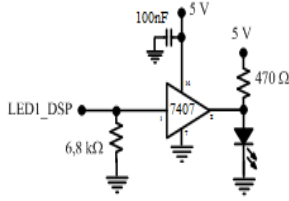


FIGURA 10 - Circuito LED

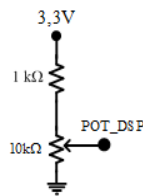


FIGURA 11 - Circuito potenciômetro

Com o intuito de visualizar os sinais internos do DSP foi projetado um conversor digital-analógico (D/A) de 8 bits com redes R2R.

Na Figura 9 mostra-se o esquema elétrico do conversor D/A utilizado, juntamente com um amplificador para o ajuste do ganho de amostragem.

## 2.6. Interfaces com o usuário

Com a finalidade de indicar a sinalização ou estado dos circuitos e do retificador foram implementados três circuitos com LEDs. Os LEDs são comandados via DSP e seu acionamento é realizado por *buffers* (CI 7407), mostrado na Figura 10.

Os pinos do DSP conectados na entrada dos circuitos LEDs foram configurados como saídas I/O do DSP. Para ajustar algumas variáveis dos circuitos propostos tais como: razões cíclicas, tensões e correntes, foi implementado um circuito com potenciômetro diretamente ligado no DSP, como mostra na Figura 11.

O pino do DSP conectado no circuito do potenciômetro foi configurado na entrada A/D do DSP.

Com a finalidade interação do usuário com a placa foram colocados três circuitos de botões diretamente ligados no DSP, como mostra na Figura 12. Os pinos do DSP conectados nos circuitos dos botões foram configurados como entradas I/O do DSP.

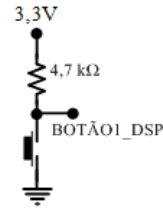


FIGURA 12 - Circuito botão

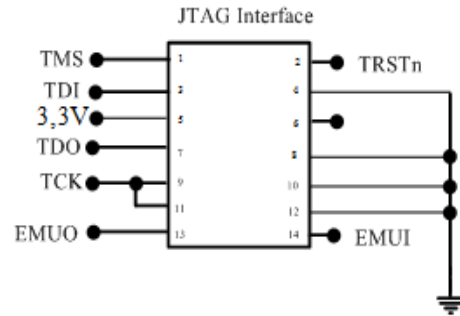


FIGURA 13– Conexões JTAG

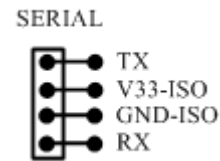


FIGURA 14 – Conexões para comunicação serial

## 2.7. Interface JTAG e Comunicação Serial

Para poder modificar a qualquer momento o projeto sem que haja a necessidade da troca de equipamentos foi implementado no projeto uma interface JTAG (*Joint Test Action Group*) conectada diretamente no DSP.

O dispositivo é acessado através de linhas seriais conectados com pinos na placa através dos quais as portas, memória, *lock bits*, registros, etc., podem ser lidos e escritos em alta velocidade.

A possibilidade de *upgrade* é uma das vantagens do DSP que com o adaptador JTAG e o *software* disponibilizado pelo fabricante é possível monitorar e modificar a memória e os registros do processador.

A Figura 13 mostra a interface com as suas respectivas conexões com o DSP.

Comunicação serial é um protocolo de comunicação cuja informação é transmitida bit a bit e através desse circuito é possível a comunicação do DSP com alguns periféricos e também a monitoração de algumas variáveis do sistema.

Na Figura 14 apresenta as conexões da comunicação serial com os pinos do DSP.

### 3. TESTES REALIZADOS

A fim de validar o protótipo foram realizados testes para verificar as funcionalidades dos circuitos propostos e sua interação com o DSP.

#### 3.1. Teste dos botões e LEDs

Para testar os circuitos de LEDs e botões da placa fez-se a programação do DSP, para que quando fosse apertado um botão, acenda seu respectivo LED. A Figura 15 apresenta a programação utilizada.

Após ser gravado o código no *control card*, foi ligada a placa e ao apertar os botões, foram acesos seus respectivos LEDs.

#### 3.2. Teste circuito PWM e potenciômetro

Neste teste foi configurado para que o potenciômetro regule a razão cíclica da saída do pino PWM 1 do DSP, como mostra na Figura 16. Colocando o *jumper* na tensão desejada (5 V ou 15 V), a saída do circuito PWM pode ser vista na saída do circuito. A Figura 17 mostra a tensão no potenciômetro e a saída do circuito PWM 1 em 72% de razão cíclica regulada pelo potenciômetro.

```
while(1)
{
    if (botao1 == 1) GpioDataRegs.GPACLEAR.bit.GPIO26 = 1; //Acende LED1
    else GpioDataRegs.GPASET.bit.GPIO26 = 1; //Apaga LED1

    if (botao2 == 1) GpioDataRegs.GPACLEAR.bit.GPIO16 = 1; //Acende LED2
    else GpioDataRegs.GPASET.bit.GPIO16 = 1; //Apaga LED2

    if (botao3 == 1) GpioDataRegs.GPACLEAR.bit.GPIO20 = 1; //Acende LED3
    else GpioDataRegs.GPASET.bit.GPIO20 = 1; //Apaga LED3
}
```

FIGURA 15 - Código para teste do LED e botão

```
interrupt void adc_isr(void)
{
    Voltage_VR1 = AdcMirror.ADCRESULT0; // store results global
    Voltage_VR2 = AdcMirror.ADCRESULT1;
    EPwm1Regs.CMPA.half.CMPA = Voltage_VR1*(37500/4096);
    // Reinitialize for next ADC sequence
    AdcRegs.ADCCTRL2.bit.RST_SEQ1 = 1; // Reset SEQ1
    AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1; // Clear INT_SEQ1 bit
    PieCtrl1Regs.PIEACK.all = PIEACK_GROUP1; // Acknowledge interrupt to PIE
}
```

FIGURA 16 – PWM1 e potenciômetro

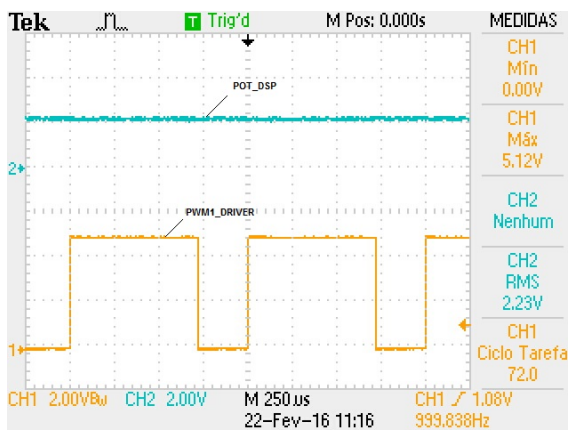


FIGURA 17 - Teste do circuito PWM e potenciômetro

```
EPwm3Regs.TBCTL.bit.CLKDIV = 0; // CLKDIV = 1
EPwm3Regs.TBCTL.bit.HSPCLKDIV = 1; // HSPCLKDIV = 1
EPwm3Regs.TBCTL.bit.CTRMODE = 2; // up - down mode
EPwm3Regs.AQCTLA.all = 0x0006; // ZRO = set, PRD = clear
EPwm3Regs.TBPRD = 37500; // 1kHz - PWM signal
```

FIGURA 18 - Configuração PWM

```
if (teste < 50)
{
    GpioDataRegs.GPCSET.bit.GPIO87 = 1;
    GpioDataRegs.GPASET.bit.GPIO60 = 1;
    teste2 = 1;
    teste++;
}
if (teste >= 50)
{
    GpioDataRegs.GPCCLEAR.bit.GPIO87 = 1;
    GpioDataRegs.GPBCLEAR.bit.GPIO60 = 1;
    teste2 = 0;
    teste++;
}
if (teste == 100) teste = 0;
```

FIGURA 19 - Teste do relé de pré-carga

Nos outros pinos de PWM, como mostra a programação na Figura 18, foi configurado um sinal de 1 kHz e com o valor de razão cíclica de 50%.

#### 3.3. Teste do circuito de pré-carga

Para o teste com o circuito de relé pré-carga, foi gerado um sinal no DSP para que a cada 5 segundos ele entre em condução e acione a pré-carga e mais 5 segundos para que ele desligue o circuito, como mostra na Figura 19. Para acioná-lo basta fazer a sua alimentação correta e conectar o relé na saída do circuito.

O teste realizado mostrou a eficiência do circuito desde os pulsos até o acionamento do relé de pré-carga.

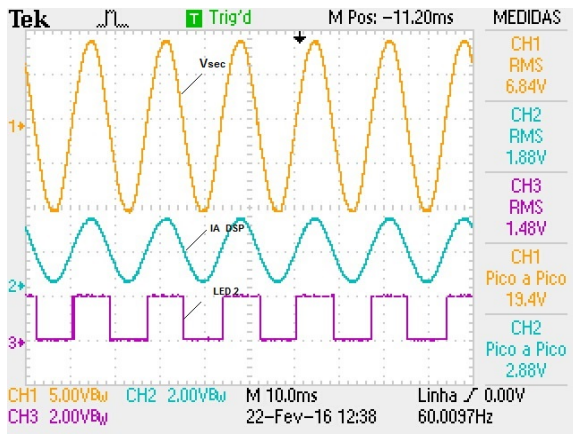
#### 3.4. Teste dos circuitos de sincronismo

Foram realizados dois testes com os circuitos de sincronismo. No circuito de sincronismo A/D fez-se um experimento para que fosse adquirida a média da tensão de saída do circuito de sincronismo A/D 2, com uma aquisição de pontos com base na frequência fundamental da mesma, onde a média retirada em um ciclo é aplicada no ciclo seguinte e redirecionada para o LED 2.

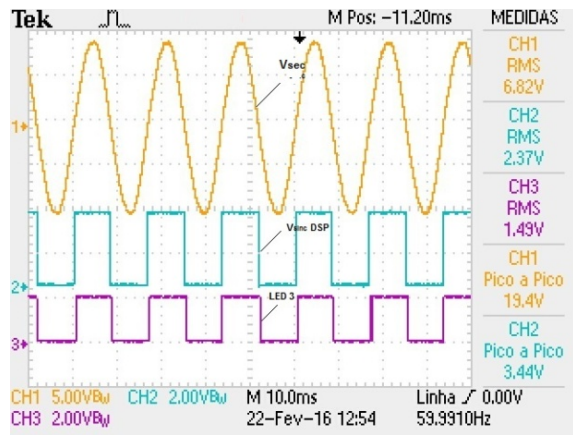
A Figura 20 apresenta as formas de onda de saída do transformador, saída do circuito de sincronismo A/D 2 e do LED 2.

Como mostra a Figura 20, quando a tensão de saída do circuito de sincronismo A/D 2 fica acima da média calculada, o LED acende e quando fica abaixo da média ele apaga.

Já no teste do circuito de sincronismo I/O, foi utilizado o circuito de sincronismo I/O 3 que foi programado para que acenda e apague LED 3 de acordo com os pulsos gerados pela saída do circuito de sincronismo I/O 3.



**FIGURA 20 - Formas de onda de saída do transformador, sincronismo AD 2 e LED 2**



**FIGURA 21 - Forma de onda de saída do transformador, sincronismo I/O 3 e LED 3**

Como mostra na Figura 21, foi configurado para que o circuito de sincronismo 3 acionasse o LED 3 da placa alcançando assim o resultado esperado.

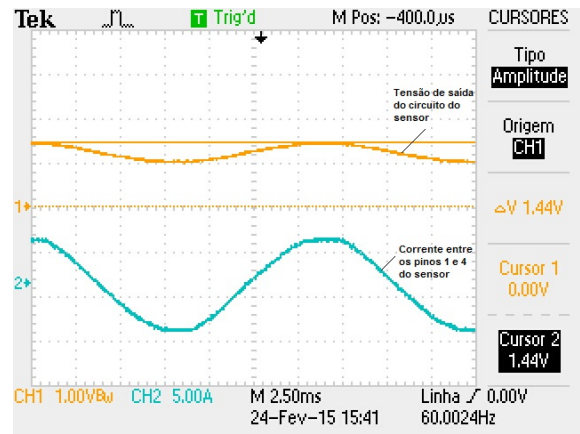
### 3.5. Teste dos Sensores

Para testar o circuito dos sensores, fez-se uma programação para que quando a tensão de saída do circuito do sensor 1 exceder 1,35 V acenda o LED 1. Na Figura 22 mostra-se o código para acender o LED 1.

Quando chega ao circuito de condicionamento de sinais da placa a tensão de saída do sensor passa por um divisor de tensão e filtros para garantir que os sinais estejam nos níveis suportados pelo DSP. Por isso a tensão esperada na saída do circuito é a metade da tensão de saída do sensor.

```
VAD1 = sensor_corrente * (3.3/4096);
if (VAD1>1.35) GpioDataRegs.GPASET.bit.GPIO48 = 1;
else GpioDataRegs.GPBCLEAR.bit.GPIO48 = 1;
```

**FIGURA 22 – Teste do sensor**



**FIGURA 23 - Tensão de saída do circuito do sensor e corrente de entrada nos sensores**

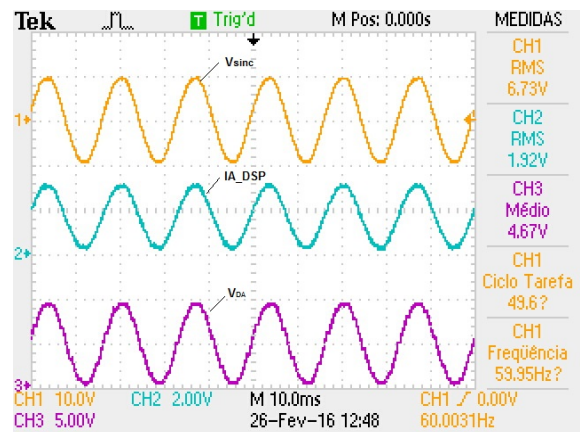
A Figura 23 apresenta a tensão de saída do circuito um pouco abaixo do esperado devido a não idealidade dos componentes.

Com a tensão em 1,44 V o LED 1 acendeu, cumprindo o objetivo do teste, podendo o ajuste do offset do sensor ser calibrado via programação.

### 3.6. Teste da leitura do circuito de sincronismo com conversor D/A

Para demonstrar uma aplicação prática dos circuitos testados, utilizou-se o conversor D/A para fazer a leitura dos sinais do circuito de sincronismo A/D 1. Utilizando como base a saída do circuito de sincronismo, a entrada A/D do DSP obtém a variação de tensão e, em seguida, escala para um valor entre 0 e 255. Utilizando uma série de máscaras de comparação contendo valores binários, o valor de leitura é comparado e aciona as respectivas portas do conversor D/A.

A forma de onda da Figura 24 apresenta os sinais de tensão de saída do transformador, saída do circuito de sincronismo A/D 1 e a saída do conversor D/A.



**FIGURA 24 - Tensão de saída do transformador, sincronismo A/D 1 e conversor D/A.**



### 3.7. Teste da interface JTAG

Primeiramente o teste consistiu em estabelecer a conexão do computador com a placa através da interface JTAG. Estabelecida a conexão, foi gravado um simples código de acender o LED através dos botões da placa, e por fim, foram enviados comandos do computador para a placa com o intuito de acender o LED sem a necessidade de apertar os botões.

Com esses testes de comunicação entre a placa e o computador foi validado o funcionamento da interface JTAG. A Figura 25 apresenta a bancada de testes com a interface JTAG *Blackhawk USB2000 Controller*. O *software* utilizado para gravar e enviar os comandos para o DSP foi o *Code Composer Studio*.

### 3.8. Protótipos desenvolvidos

Os circuitos necessários para a implementação prática foram feitos em apenas uma placa de circuito impresso fabricada na fresa do fabricante LPKF, disponível no departamento acadêmico de eletrônica (DAELN) do Instituto Federal de Santa Catarina (IFSC). O *software* utilizado para o desenvolvimento do *layout* da placa foi o Proteus.

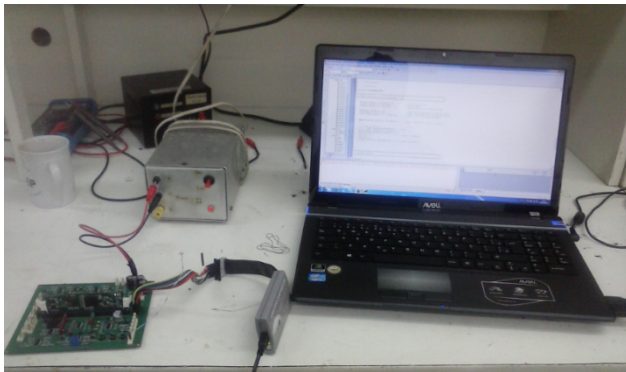


FIGURA 25 – Bancada de testes da interface JTAG

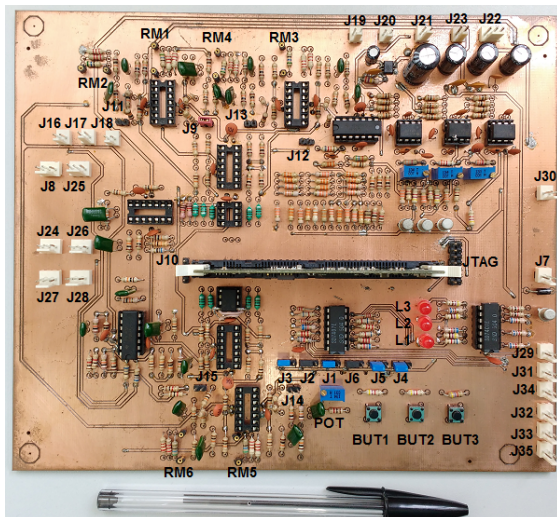


Figura 26 - Placa PTH (18,5cm x 22 cm)

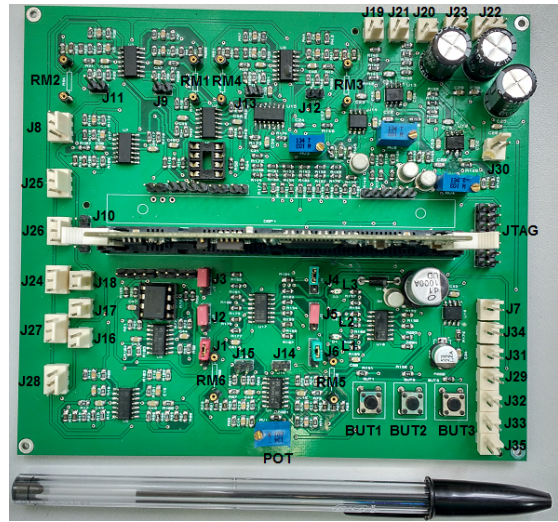


FIGURA 27 - Placa SMD (12,5cm x 14 cm)

A Figura 26 mostra o *layout* da placa PTH (*Pin Through Hole*) produzida com tamanho de 18 cm por 22 cm. Depois de serem feitos os testes na placa foram notados alguns erros de desenho do *layout* e algumas melhorias a serem feitas tais como diminuição do tamanho da placa, trilhas e melhor localização dos circuitos.

Com esse intuito, foi projetado um *layout* com a maioria dos componentes em SMD (*Surface Mount Device*). A Figura 27 mostra o *layout* da placa SMD com as dimensões de 13 cm por 14 cm.

## 4. APLICAÇÃO DO SISTEMA PROPOSTO

Nesta seção é apresentado um exemplo de aplicação do sistema proposto (PIVA, 2016) onde é realizado o controle de um conversor boost PFC baseado na célula de comutação de quatro estados com a estrutura de controle apresentada na Figura 28.

A Figura 29 mostra as formas de onda de tensão e corrente de entrada resultantes da utilização deste controle onde verifica-se o alto fator de potência obtido na estrutura, sendo este 0,99, já a taxa de distorção harmônica da corrente de entrada - THDi é de 3,48%.

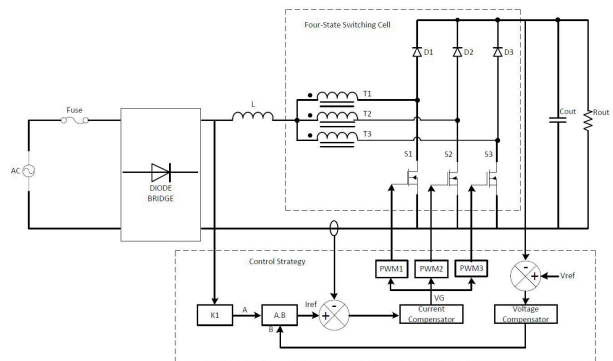


FIGURA 28 – Estrutura de controle do retificador com PFC



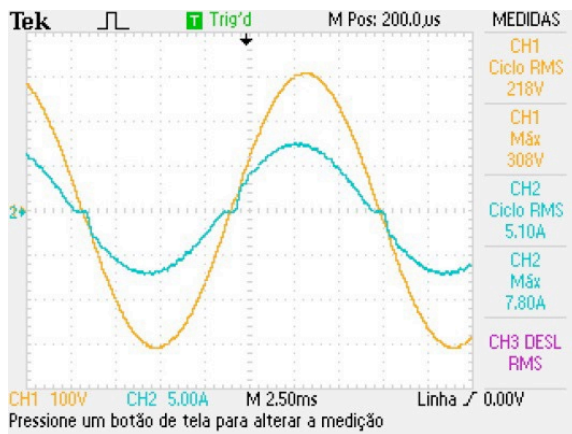


FIGURA 29 – Formas de onda da tensão e corrente de entrada do retificador

## 5. CONCLUSÕES

O projeto proposto é uma ferramenta útil para aplicação em sistemas de controle digital em conversores eletrônicos de potência, podendo ser utilizado de forma prática e flexível, capaz de receber sinais dos retificadores PWM e da rede de fornecimento de energia para, com a devida programação no DSP, fazer o condicionamento e controle digital dos sinais com correção de fator de potência, atendendo o objetivo geral deste trabalho.

Ao longo da confecção do *layout* encontravam-se problemas, pois se tentava colocar os circuitos com o mínimo de espaço possível para a placa não ficar extensa, com trilhas longas, como as de alimentação, deixando propensas a interferências externas.

Os circuitos propostos foram testados, verificando sua funcionalidade de acordo com os resultados esperados, sendo apresentados exemplos de programação e de aplicação do sistema completo.

## REFERÊNCIAS

- BATISTA, F. A. B. **Modulação vetorial aplicada a retificadores trifásicos PWM unidirecionais**. Tese (Doutorado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2006.
- BORGONOVO, D. **Análise modelagem e controle de retificadores PWM trifásicos**. Tese (Doutorado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2005.
- CHEHAB NETO, A. C. **Retificador PWM trifásico de 26kW, três níveis, unidirecional, fator de potência unitário e alto rendimento para aplicação em centrais de telecomunicação**. Dissertação (Mestrado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2002.
- GOMES, C. E. M. **Controle digital de um condicionador de tensão alternada usando PLL para a obtenção do sinal de referência**. Dissertação (Mestrado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2007.
- HOLDEFER, A. E. **Controle digital de um retificador trifásico utilizando o controlador TMS320LF2407**. Dissertação (Mestrado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2004.
- MUSSA, S. A. **Controle de um conversor CA-CC trifásico PWM de três níveis com fator de potência unitário utilizando DSP**. Tese (Doutorado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2003.
- MUSSOI, F. L. R. **Sinais Senoidais: Tensão e Corrente Alternadas**. Versão 4.0. Florianópolis, 2008.
- ORTMANN, M. S. **Filtro ativo trifásico com controle vetorial utilizando DSP: projeto e implementação**. Dissertação (Mestrado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2008.
- ORTMANN, M. S. **Retificadores multiníveis PWM unidirecionais de alto fator de potência com célula de comutação de múltiplos estados**. Tese (Doutorado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2012.
- PIVA, J. L.; PERACA, M. T.; BATISTA, F. A. B. **Conversor boost PFC baseado na célula de comutação de quatro estados**. In: 12th IEEE/IAS International Conference on Industry Applications INDUSCON2016, 2016, Curitiba - PR.
- SINCLAIR, Ian R. **Sensors and transducers**. 3ª edição [S.l.]. NEWNES, 2003.
- TOMASELLI, L. C. **Controle de um pré-regulador com alto fator de potência utilizando o controlador DSP TMS320F243**. Dissertação (Mestrado) – Faculdade de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2001.